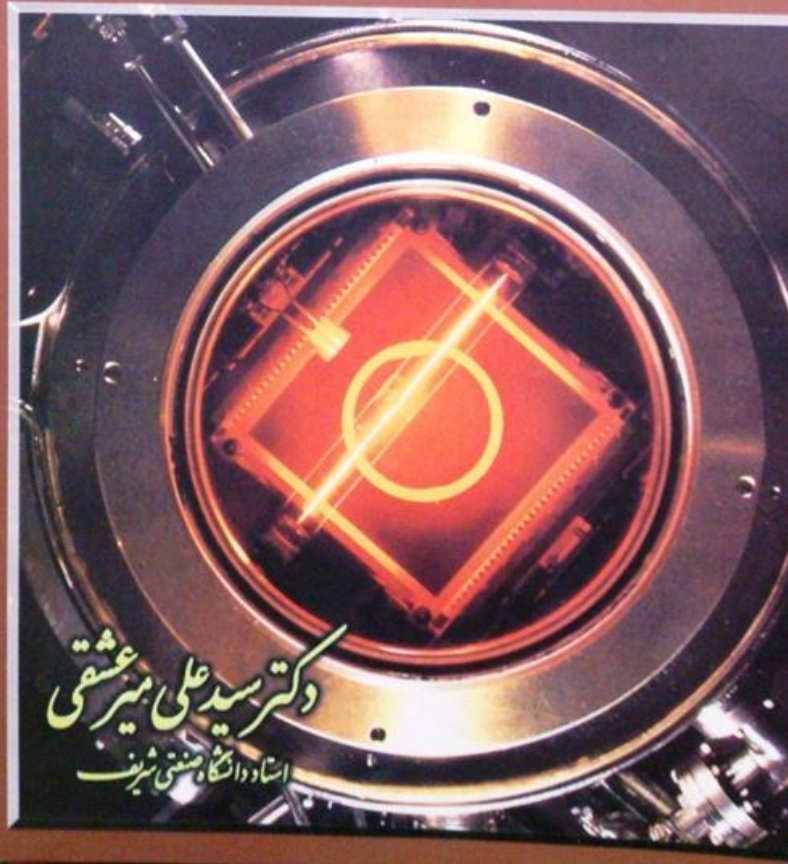


دوبلن دوم

مبانی الکترونیک

جلد دوم



دکتر سید علی میر عشقی
استاد دانشگاه صنعتی شریف

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

مبانی الکترونیک

(جلد دوم)

نویسنده: دکتر سیدعلی میر عشقی

استاد دانشگاه صنعتی شریف

میرعلشایی، علی
مبانی الکترونیک / علی میرعلشایی، اصفهان،
نشر شیخ بهایی، ۱۳۸۰.
۲ ج: مصور، نمودار.
(ج. ۲)

فهرست نویسی براساس اطلاعات فیبا.
واژه نامه.

۱. الکترونیک. الف. عنوان.
TK۷۸۱۵/م۹
۱۳۷۸

کتابخانه ملی ایران

۶۲۱/۳۸۱

۱۲۸۷۳-۷۸م



عنوان کتاب : مبانی الکترونیک (جلد دوم)
ناشر : نشر شیخ بهایی - ۹۱۳۳۱۴۳۵۰۷
نویسنده : میرعلشایی، سیدعلی
ویراستار : مدرس هاشمی، سید محمود - برنجکوب، محمود
چاپ : اصفهان
صحافی : سپاهان نوین
نوبت چاپ : هفدهم، ۸۹
شمارگان : ۳۰۰۰ نسخه
تعداد صفحات : ۳۴۴

قیمت : ۶۵۰۰۰ ریال

مرکز پخش : علم گستر سپاهان ۹-۲۲۱۹۹۷۸ (۰۳۱۱)

شابک : ۹۷۸-۹۶۴-۹۰۵۳۹-۳-۶

پیشگفتار

استقبال شایان توجه علاقمندان از کتاب مبانی الکترونیک در طی سالیان گذشته، اینجانب را بر آن داشت تا علیرغم اشتغالات متعدد، کار نگارش و تدوین جلد دوم کتاب را در دستور کار خود قرار دهم. خوشبختانه با کمک و یاری خداوند بزرگ و همکاری دوستان عزیزم در نشر شیخ بهایی موفق به اتمام این کار گردیده و اکنون حاصل این تلاش به دانشجویان محترم و دوستداران الکترونیک تقدیم می شود.

در این کتاب علیرغم جلد اول که در آن عمده تجزیه و تحلیلهای مدارهای ترانزیستوری دوقطبی براساس مدل h صورت گرفته، مدل π را مبنای کار قرار داده ایم. در این انتخاب چند نکته مهم مورد توجه قرار گرفته است که از جمله آنها همانندی آن با مدل ترانزیستورهای اثر میدان (FET)، کاربرد آن در مدل فرکانس بالای ترانزیستور و متداول و آسانتر بودن استفاده از آن در تحلیل مدارهای پیچیده تر همچون مدارهای مجتمع را می توان نام برد. ضمناً به اعتقاد مؤلف دانشجویان ضمن مطالعه جلد اول کتاب به اندازه کافی با مدل h تمرین نموده و از مهارت لازم در استفاده از آن برخوردار گردیده اند.

در این جلد تمامی سرفصلهای الکترونیک II رشته مهندسی برق، به همراه مثالها و تمرینهای لازم ارائه گردیده است. در مواردی از جمله در فصل فیدبک برای آسانتر نمودن درک مطالب از

روشهای نوینی استفاده شده است. جهت کاملتر شدن هر چه بیشتر مطالب، فصل ۱۵ مشتمل بر مباحث اساسی رفتار فرکانسی تقویت‌کننده‌های ترانزیستوری به محتویات کتاب افزوده شده است. امید است این اثر نیز همانند جلد اول مورد بهره‌برداری گسترده دانشجویان و مهندسان برق و الکترونیک قرار گیرد. پیشاپیش از هر گونه اشتباه و غلط چاپی ممکن پوزش طلبیده و از خوانندگان عزیز و همکاران محترم انتظار دارم نظرات و پیشنهادات اصلاحی خود را از طریق ناشر به اطلاع مؤلف برسانند.

نگارش و تدوین این کتاب بدون همکاری صمیمانه آقایان مهندس ابومسلم جان‌نثاری و دکتر محمود مدرس هاشمی میسر نمی‌گردید. بدین وسیله از زحمات ارزشمند جناب آقای مهندس جان‌نثاری که در مراحل ابتدایی تدوین متن و تهیه و حل مسائل مرا یاری نموده‌اند تشکر و قدردانی می‌نمایم. از همکار محترم جناب آقای دکتر مدرس هاشمی که ضمن قبول زحمت تدریس متن دست‌نویس کتاب در دانشگاه صنعتی اصفهان و تهیه پیشنهادات اصلاحی و شرکت در جلسات مکرر و بحث و تبادل نظر با مؤلف، بزرگواریه در غیاب اینجانب مسئولیت ویرایش و بازخوانی متن تایپ شده نهایی را به عهده گرفته‌اند صمیمانه تشکر و سپاسگزاری می‌نمایم. همچنین مراتب سپاس و تشکر خود را از زحمات برادران محترم برنجکوب و سایر مسئولین فنی نشر شیخ‌بهایی که در انتشار کتاب مسئولانه همکاری نموده‌اند ابرار می‌دارم.

سید علی میرعشقی

پاییز ۱۳۸۰

(چهار)

فهرست مطالب

فصل هشتم: تقویت‌کننده عملیاتی

- ۱-۸ تقویت‌کننده عملیاتی ایده‌آل ۳
- ۲-۸ مدارهای کاربردی تقویت‌کننده عملیاتی ۴
- ۳-۸ عملکرد تقویت‌کننده عملیاتی واقعی ۲۵
- ۴-۸ خلاصه فصل ۳۷
- ۵-۸ مسائل ۳۹

فصل نهم: تقویت‌کننده‌های تفاضلی

- ۱-۹ اصول کار و ساختمان ۴۹
- ۲-۹ تعاریف اساسی ۵۰
- ۳-۹ تقویت‌کننده تفاضلی با ترانزیستورهای دوقطبی (BJT) ۵۲
- ۴-۹ تقویت‌کننده تفاضلی با استفاده از JFET ۷۶
- ۵-۹ خلاصه فصل ۸۲
- ۶-۹ مسائل ۸۳

(پنج)

فصل دهم: فیدبک

۱-۱۰	فیدبک منفی	۹۲
۲-۱۰	مزایای فیدبک منفی	۹۲
۳-۱۰	انواع اتصال مدار فیدبک	۹۷
۴-۱۰	انواع تقویت‌کننده‌های فیدبک منفی	۹۹
۵-۱۰	تقویت‌کننده‌های فیدبک واقعی (غیر ایده‌آل)	۱۰۷
۶-۱۰	فیدبک محلی	۱۲۸
۷-۱۰	خلاصه فصل	۱۳۱
۸-۱۰	مسائل	۱۳۲

فصل یازدهم: تنظیم‌کننده‌های ولتاژ

۱-۱۱	تنظیم ولتاژ	۱۴۱
۲-۱۱	تنظیم‌کننده‌های ولتاژ ساده	۱۴۳
۳-۱۱	تنظیم‌کننده‌های ولتاژ پیشرفته	۱۴۸
۴-۱۱	نمودار کلی و اجزاء یک تنظیم‌کننده پیشرفته	۱۵۵
۵-۱۱	تنظیم‌کننده‌های ولتاژ مدار مجتمع	۱۶۴
۶-۱۱	تنظیم‌کننده‌های ولتاژ کلیدی	۱۶۸
۷-۱۱	خلاصه فصل	۱۷۳
۸-۱۱	مسائل	۱۷۵

(ثش)

فصل دوازدهم: طبقات خروجی (قدرت) در تقویت‌کننده‌ها

۱-۱۲	کلاسهای کار ترانزیستور (طبقه خروجی)	۱۸۲
۲-۱۲	طبقه خروجی کلاس A	۱۸۴
۳-۱۲	طبقه خروجی کلاس B	۱۹۱
۴-۱۲	طبقه خروجی کلاس AB	۱۹۶
۵-۱۲	تقویت‌کننده‌های قدرت مدار مجتمع	۲۱۲
۶-۱۲	قطعات الکترونیکی توان بالا	۲۱۴
۷-۱۲	خلاصه فصل	۲۱۹
۸-۱۲	مسائل	۲۲۰

فصل سیزدهم: منابع جریان و بارهای فعال

۱-۱۳	منبع جریان ایده‌آل	۲۳۰
۲-۱۳	منابع جریان ترانزیستوری	۲۳۰
۳-۱۳	مدارهای آینه جریان	۲۳۳
۴-۱۳	بارهای فعال	۲۳۹
۵-۱۳	خلاصه فصل	۲۴۸
۶-۱۳	مسائل	۲۴۸

فصل چهاردهم: تحلیل مدارهای داخلی تقویت‌کننده عملیاتی

۱-۱۴	طرح کلی یک تقویت‌کننده عملیاتی	۲۵۶
۲-۱۴	محاسبه برخی از پارامترهای تقویت‌کننده عملیاتی	۲۵۹

(هفت)

۳-۱۴	مدارهای داخلی تقویت‌کننده عملیاتی 741	۲۶۲
۴-۱۴	خلاصه فصل	۲۷۴
۵-۱۴	مسائل	۲۷۵

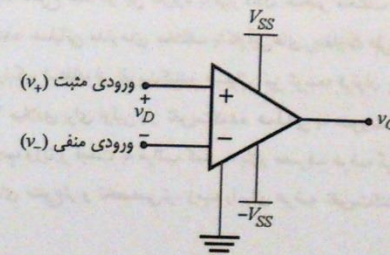
فصل پانزدهم: رفتار فرکانسی تقویت‌کننده‌های ترانزیستوری

۱-۱۵	پاسخ فرکانسی تقویت‌کننده‌ها	۲۷۸
۲-۱۵	پاسخ فرکانسی مدار امیتر مشترک	۲۸۶
۳-۱۵	پاسخ فرکانسی مدار کلکتور مشترک	۲۹۱
۴-۱۵	پاسخ فرکانسی مدار بیس مشترک	۲۹۵
۵-۱۵	پاسخ فرکانسی تقویت‌کننده‌های چند طبقه	۲۹۷
۶-۱۵	خلاصه فصل	۳۰۸
۷-۱۵	مسائل	۳۰۹
	پاسخ مسائل	۳۱۵
	مراجع	۳۲۳
	واژه‌نامه فارسی به انگلیسی	۳۲۵
	واژه‌نامه انگلیسی به فارسی	۳۲۸
	نمایه	۳۳۱

تقویت‌کننده عملیاتی

ایده به کارگیری تقویت‌کننده عملیاتی ($op-amp$)^۱ اولین بار در دهه ۱۹۴۰ میلادی و در مدار کامپیوترهای آنالوگ مطرح شد. در این کاربرد با قرار دادن عناصر مختلف بین سرهای ورودی و خروجی تقویت‌کننده عملیاتی مدارهای مختلف با کارآیی‌های متفاوت طراحی می‌شد. با گسترش دامنه کاربرد الکترونیک، استفاده از تقویت‌کننده عملیاتی نیز توسعه فراوان یافت. در سال ۱۹۶۰ میلادی برای اولین بار تقویت‌کننده عملیاتی به صورت مدار مجتمع طراحی و ساخته شد و با حجم، وزن و قیمت به مراتب کمتر به بازار مصرف عرضه گردید. پیشرفت فن‌آوری و مطرح شدن نیازهای متنوع‌تر و تخصصی‌تر، زمینه را برای عرضه تقویت‌کننده‌های عملیاتی خاص فراهم نمود.

تقویت‌کننده عملیاتی در واقع یک تقویت‌کننده ولتاژ با بهره ولتاژ بسیار زیاد است و معمولاً دارای یک سر خروجی و دو سر ورودی است که سرهای ورودی به صورت تفاضلی عمل می‌کنند. به عبارت دیگر این تقویت‌کننده اختلاف ولتاژ بین دو ورودی (v_D) را تقویت می‌کند. یکی از دو سر، ورودی منفی (-) یا معکوس‌کننده نام دارد، زیرا تقویت‌کننده برای ورودیهای اعمال شده به این سر دارای بهره منفی خواهد بود. سر دیگر ورودی مثبت (+) یا غیر معکوس‌کننده است و سیگنالهای ورودی به این سر در خروجی با بهره مثبت ظاهر می‌شوند. این تقویت‌کننده دارای مقاومت خروجی بسیار کوچک (حدود چند اهم) بوده و از مقاومت ورودی بسیار بزرگی (بیش از چند صد کیلو اهم) برخوردار است. چون تقویت‌کننده عملیاتی یک قطعه فعال است، برای تأمین انرژی مصرفی و بایاس ترانزیستورهای داخلی خود به تغذیه DC نیاز دارد. اتصال به ولتاژ تغذیه از دو سر مشخص صورت می‌گیرد. در بعضی از تقویت‌کننده‌های عملیاتی یک سر نیز برای اتصال به زمین در نظر گرفته شده است. علاوه بر این ممکن است سرهایی برای جبران ولتاژ انحراف از میزان ورودی یا کاربردهای خاص دیگر پیش‌بینی شده باشد. (در مورد ولتاژ انحراف از میزان در بخش سوم این فصل توضیح داده خواهد شد). در شکل ۸-۱ علامت مداری تقویت‌کننده عملیاتی نشان داده شده است. نمایش سر اتصال زمین به منظور درک قانون KCL در سرهای تقویت‌کننده عملیاتی به عنوان یک مدار الکتریکی است. زیرا بدون در نظر گرفتن این سر، KCL بین جریان سرهای ورودی و خروجی برقرار نخواهد بود. معمولاً از نمایش سرهای $+V_{SS}$ و $-V_{SS}$ و سر زمین خودداری می‌شود.



شکل ۸-۱: نمایش نمادین یک تقویت‌کننده عملیاتی

در این فصل ابتدا به معرفی یک مدل ساده تقویت‌کننده عملیاتی تحت عنوان تقویت‌کننده عملیاتی ایده‌آل پرداخته و سپس کاربردهای آن را مورد بررسی قرار می‌دهیم. در پایان تفاوت‌های تقویت‌کننده عملیاتی ایده‌آل و واقعی را مطالعه نموده و به بحث پیرامون عملکرد تقویت‌کننده عملیاتی واقعی می‌پردازیم.

۱-۸ تقویت‌کننده عملیاتی ایده‌آل

تقویت‌کننده عملیاتی ایده‌آل در واقع یک مدل ساده تقویت‌کننده عملیاتی است که برای آن ویژگیهای ایده‌آل زیر فرض می‌شود:

- بهره ولتاژ آن بی‌نهایت است ($A_v = v_O / v_D = \infty$).
- مقاومت خروجی آن صفر است ($R_o = 0$).
- مقاومت ورودی آن بی‌نهایت است ($R_i = \infty$).
- پهنای باند آن بی‌نهایت است ($f_T = \infty$).
- ولتاژ انحراف از میزان ورودی آن صفر است. یعنی به ازای $v_D = 0$ ولتاژ خروجی برابر صفر است ($v_O = 0$).

در حالی که هیچ‌یک از فرضهای فوق با خواص تقویت‌کننده عملیاتی واقعی مطابقت کامل ندارد، اما نتایج به دست آمده از تجزیه و تحلیل مدارهای با مدل ایده‌آل، در فرکانسهای پایین به نتایج واقعی بسیار نزدیک هستند. همچنین فرض می‌شود که سیگنالهای خروجی و ورودی به صورت زیر با هم ارتباط دارند:

- برای $v_O = V_{sat}$ ، $v_D > 0$ است.
- برای $-V_{sat} < v_O < V_{sat}$ ، $v_D = 0$ است.
- برای $v_O = -V_{sat}$ ، $v_D < 0$ است.

در روابط مذکور، v_D اختلاف ولتاژ ورودی مثبت نسبت به ورودی منفی یا $v_- - v_+$ است. ولتاژ V_{sat} ، ولتاژ اشباع خروجی است و معمولاً حدود یک یا دو ولت از V_{SS} (ولتاژ منبع تغذیه) کمتر است. ناحیه $-V_{sat} < v_O < V_{sat}$ ناحیه خطی کار تقویت‌کننده عملیاتی است. به عبارت دیگر در این ناحیه، تغییرات ولتاژ خروجی با تغییرات ولتاژ ورودی متناسب است. تعبیر

صفر بودن v_D در ناحیه خطی این است که چون ولتاژ خروجی همواره اندازه محدودی دارد، با توجه به بی‌نهایت بودن بهره ولتاژ تقویت‌کننده عملیاتی ایده‌آل، ولتاژ ورودی v_D الزاماً باید صفر در نظر گرفته شود ($v_D = v_O/A_V$). صفر بودن v_D در ناحیه خطی به مفهوم برابر بودن ولتاژ سرهای مثبت و منفی است. به عبارت دیگر در این ناحیه بین سرهای ورودی تقویت‌کننده عملیاتی اتصال کوتاه مجازی در نظر گرفته می‌شود ($v_+ = v_-$).

از بی‌نهایت بودن مقاومت ورودی می‌توان نتیجه گرفت که جریان در سرهای ورودی برابر صفر است و به بیان دیگر ورودی تقویت‌کننده عملیاتی به صورت یک مدار باز مجازی عمل می‌کند ($i_+ = i_- = 0$). بنابراین در ناحیه خطی می‌توان دو سر ورودی تقویت‌کننده عملیاتی را اتصال کوتاهی با جریان صفر یا مدار بازی با اختلاف پتانسیل صفر در نظر گرفت. این مطلب به عنوان یک اصل اساسی در عملکرد تقویت‌کننده عملیاتی در مدارهای الکتریکی مورد توجه قرار می‌گیرد. در بخش بعد به بررسی مدارهای مهم و کاربردی تقویت‌کننده عملیاتی، با تکیه بر مشخصات مدل ایده‌آل آن می‌پردازیم.

۲-۸ مدارهای کاربردی تقویت‌کننده عملیاتی

در این بخش به معرفی کاربردهای متنوع و مهم تقویت‌کننده عملیاتی می‌پردازیم.

تقویت‌کننده با بهره منفی

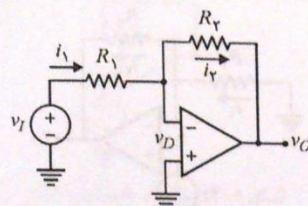
در شکل ۲-۸ مدار یک تقویت‌کننده با بهره منفی نشان داده شده است. در این تقویت‌کننده همان‌طور که ملاحظه خواهیم کرد بهره ولتاژ فقط بستگی به مقاومتهای R_1 و R_F خواهد داشت. برای روشن شدن مطلب ابتدا حلقه ورودی را در نظر بگیرید. با توجه به اینکه ورودی تقویت‌کننده عملیاتی اتصال کوتاه مجازی است ($v_D = 0$) معادله KVL به صورت رابطه زیر است:

$$v_I = R_1 i_1 - v_D = R_1 i_1 \quad (1-8)$$

اما از آنجا که جریانهای ورودی به سرهای تقویت‌کننده عملیاتی ایده‌آل برابر صفر فرض می‌شوند (مدار باز مجازی) جریانهای i_1 و i_F برابرند. حال با نوشتن معادله KVL در حلقه خروجی داریم

$$v_O = -R_F i_F - v_D = -R_F i_1 \quad (2-8)$$

در این صورت با توجه به تساوی $i_F = i_1$ برای بهره این تقویت‌کننده خواهیم داشت



شکل ۲-۸: تقویت‌کننده با بهره منفی

$$A_V = \frac{v_O}{v_I} = -\frac{R_F i_F}{R_1 i_1} = -\frac{R_F}{R_1} \quad (3-8)$$

مثال ۸-۱: در مدار تقویت‌کننده شکل ۲-۸، $R_1 = 10 \text{ K}\Omega$ و $R_F = 100 \text{ K}\Omega$ است.

الف) بهره ولتاژ A_V را محاسبه نمایید.

ب) تعیین کنید به ازای چه محدوده‌ای از تغییرات دامنه سیگنال ورودی تقویت‌کننده خطی باقی خواهد ماند؟ (ولتاژ اشباع خروجی را ۱۲ V فرض کنید).

حل:

الف) از رابطه ۳-۸ داریم

$$A_V = -\frac{R_F}{R_1} = -\frac{100}{10} = -10$$

ب) شرط اینکه خروجی اشباع نشود این است که $-V_{sat} < v_O < V_{sat}$ باشد. بنابراین با توجه

به بهره محاسبه شده می‌توان نوشت

$$v_O = A_V v_I = -10 v_I \quad (4-8)$$

$$-12 < -10 v_I < 12 \quad (5-8)$$

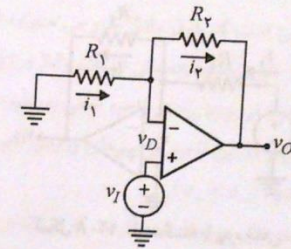
با در نظر گرفتن رابطه ۵-۸ حدود تغییرات مجاز v_I برای کار تقویت‌کننده عملیاتی در ناحیه خطی به صورت زیر خواهد بود:

$$-1.2 < v_I < 1.2$$

تقویت‌کننده با بهره مثبت

در تقویت‌کننده با بهره مثبت، ورودی به سر مثبت تقویت‌کننده عملیاتی وصل می‌شود

(شکل ۳-۸). در این تقویت‌کننده معادلات KVL به صورت زیر نوشته می‌شوند:



شکل ۸-۳: تقویت‌کننده با بهره مثبت

$$i_1 R_1 - v_D + v_I = 0 \quad (8-6)$$

$$i_1 R_1 + i_F R_F + v_O = 0 \quad (8-7)$$

که با توجه به خواص تقویت‌کننده عملیاتی ایده‌آل و توضیحات تقویت‌کننده قبلی از معادلات مذکور داریم

$$v_I = -i_1 R_1$$

$$v_O = -i_1 R_1 - i_F R_F = -i_1 (R_1 + R_F)$$

در نتیجه بهره ولتاژ تقویت‌کننده برابر است با

$$A_V = \frac{v_O}{v_I} = \frac{-i_1 (R_1 + R_F)}{-i_1 R_1} = 1 + \frac{R_F}{R_1} \quad (8-8)$$

همان‌طور که ملاحظه می‌شود بهره ولتاژ این تقویت‌کننده همواره مثبت است.

مثال ۸-۲: مدار تقویت‌کننده شکل ۸-۳ را در نظر بگیرید.

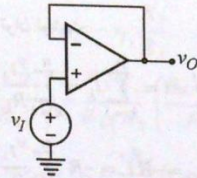
(الف) با فرض $R_1 = 10 \text{ K}\Omega$ و $R_F = 150 \text{ K}\Omega$ بهره ولتاژ را محاسبه نمایید.

(ب) با فرض $R_1 = \infty$ و $R_F = 0$ شکل تقویت‌کننده جدید را ترسیم نموده و بهره ولتاژ و مقاومت ورودی آن را به دست آورید.

حل:

$$A_V = \frac{v_O}{v_I} = 1 + \frac{R_F}{R_1} = 1 + \frac{150}{10} = 16 \quad (\text{الف})$$

(ب) شکل ۸-۴ تقویت‌کننده مورد نظر را نشان می‌دهد. در این حالت $A_V = 1$ می‌شود.

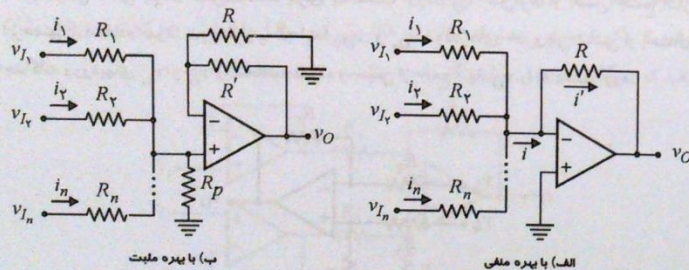


شکل ۸-۴: مدار یک بافر با بهره واحد

مقاومت ورودی این مدار با توجه به صفر بودن جریان ورودی سر مثبت برابر ∞ خواهد شد. ملاحظه می‌شود که تقویت‌کننده فوق همه شرایط یک بافر را داراست ($A_V = 1$, $R_i = \infty$ و $R_o = 0$) و به همین دلیل در بسیاری از کاربردها به عنوان یک مدار بافر تقریباً ایده‌آل مورد استفاده قرار می‌گیرد. این مدار را ولتاژ فالوئر^۱ نیز می‌نامند؛ زیرا ولتاژ خروجی آن همواره ولتاژ ورودی را دنبال می‌کند.

مدار جمع‌کننده

هر یک از تقویت‌کننده‌های با بهره منفی یا مثبت را با اضافه کردن چند مقاومت در ورودی مطابق شکل‌های ۸-۵-الف و ۸-۵-ب می‌توان به مدار جمع‌کننده تبدیل نمود. در شکل ۸-۵-الف نظر به اینکه ورودی تقویت‌کننده عملیاتی اتصال کوتاه مجازی است سر منفی دارای ولتاژ صفر است. در این صورت جریان در مقاومت R_k متصل به ورودی v_{I_k} برابر



شکل ۸-۵: مدار جمع‌کننده

v_{I_k}/R_k خواهد بود. در نتیجه می‌توان نوشت

$$i' = i = \sum_{k=1}^n i_k = \sum_{k=1}^n \frac{v_{I_k}}{R_k} \quad (۹-۸)$$

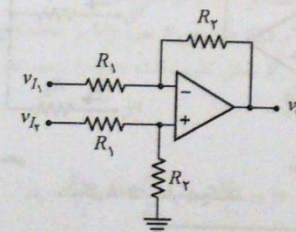
$$v_O = -R i' = -R \sum_{k=1}^n \frac{v_{I_k}}{R_k} \quad (۱۰-۸)$$

ملاحظه می‌شود که در ولتاژ خروجی مجموع ولتاژهای ورودی، هر یک با بهره به منفی معینی ظاهر می‌شوند. مثلاً ورودی v_{I_1} با بهره $-R/R_1$ در خروجی دیده می‌شود. چنانچه همه مقاومتها با هم مساوی باشند، ولتاژ سیگنال خروجی برابر مجموع ولتاژ سیگنالهای ورودی و فقط با 180° اختلاف فاز خواهد بود. محاسبه ولتاژ خروجی مدار شکل ۸-۵ ب در مسأله ۴ آخر فصل به عهده خواننده واگذار شده است.

تقویت‌کننده تفاضلی

منظور از تقویت‌کننده تفاضلی، تقویت‌کننده‌ای است که در خروجی آن تفاضل دو سیگنال ورودی با بهره معینی ظاهر می‌شود. در تقویت‌کننده‌های تفاضلی، معمولاً مقدار متوسط سیگنالهای ورودی نیز تقویت شده و به صورت یک مؤلفه ناخواسته در خروجی ظاهر می‌شود. در یک تقویت‌کننده تفاضلی ایده‌آل دامنه این مؤلفه در خروجی صفر است. در شکل ۸-۶ مدار یک تقویت‌کننده تفاضلی با تقویت‌کننده عملیاتی نشان داده شده است.

با فرض خطی بودن تقویت‌کننده برای به دست آوردن v_O می‌توان از اصل جمع آثار (برهم‌نهی) استفاده نمود. بدین ترتیب که ابتدا v_{O_1} و v_{O_2} ، ولتاژهای خروجی ناشی از اعمال جداگانه ورودیهای v_{I_1} و v_{I_2} را محاسبه نموده و سپس از جمع آنها، v_O را به دست آورد.



شکل ۸-۶: تقویت‌کننده تفاضلی

$$v_{O_1} = -v_{I_1} \frac{R_2}{R_1} \quad (۱۱-۸)$$

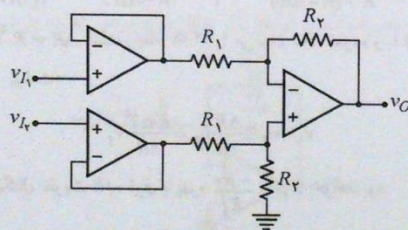
$$v_{O_2} = v_+ \left(\frac{R_1 + R_2}{R_1} \right) = \frac{R_2 v_{I_2}}{R_1 + R_2} \left(\frac{R_1 + R_2}{R_1} \right) = v_{I_2} \frac{R_2}{R_1} \quad (۱۲-۸)$$

$$v_O = v_{O_1} + v_{O_2} = \frac{-R_2}{R_1} (v_{I_1} - v_{I_2}) \quad (۱۳-۸)$$

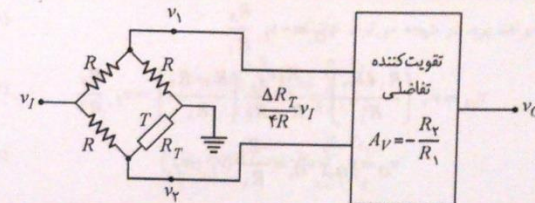
با توجه به رابطه ۸-۱۳ مشاهده می‌کنیم که در ولتاژ خروجی فقط تفاضل سیگنالهای ورودی تقویت شده است. البته چنانچه تقویت‌کننده عملیاتی را غیر ایده‌آل در نظر بگیریم خواهیم دید که مجموع $(v_{I_1} + v_{I_2})$ نیز با بهره کوچکی در خروجی ظاهر می‌شود.

در تقویت‌کننده شکل ۸-۶ مقاومت ورودی از دید ورودی v_{I_1} برابر R_1 و از دید ورودی v_{I_2} برابر $R_1 + R_2$ است (چرا؟). در بسیاری از کاربردها لازم است این دو مقاومت مساوی و خیلی بزرگ باشند. در این گونه موارد می‌توان از دو مدار بافر (شکل ۸-۴) در دو سر ورودی استفاده نمود. شکل ۸-۷ یک تقویت‌کننده تفاضلی با ورودیهای بافر شده را نشان می‌دهد. بهره ولتاژ این تقویت‌کننده نیز برابر $-R_2/R_1$ است. در این تقویت‌کننده هر دو منبع ورودی v_{I_1} و v_{I_2} ، مقاومت‌های ورودی بی‌نهایت (تقویت‌کننده عملیاتی ایده‌آل) را می‌بینند.

مثال ۸-۳: از کاربردهای مهم تقویت‌کننده‌های تفاضلی، تقویت سیگنال خروجی مبدل‌های الکتریکی از جمله میکروفن، پیزوالکتریک و ترموکوپل است. در مدار شکل ۸-۸ از تقویت‌کننده تفاضلی شکل ۸-۷ برای تقویت سیگنال خروجی مدار پل دماسنجی استفاده شده است. در مدار پل قطعه T یک ترمیستور است که مقاومت الکتریکی آن (R_T) با افزایش دما کاهش می‌یابد. نشان دهید که سیگنال خروجی مدار شکل ۸-۸ متناسب با تغییر دما (ΔT) است.



شکل ۸-۷: یک تقویت‌کننده تفاضلی با ورودیهای بافر شده



شکل ۸-۸: مدار اندازه‌گیری دما

حل:

با فرض اینکه R_T مقاومت الکتریکی ترمیستور در دمای T_0 برابر R باشد و در نظر گرفتن اینکه جریانه‌های ورودی تقویت‌کننده تفاضلی مورد استفاده برابر صفر است در دمای T_0 می‌توان نوشت

$$\begin{aligned} v_1 &= \frac{R}{R+R} v_I = \frac{v_I}{2} \\ v_2 &= \frac{R_T}{R+R_T} v_I = \frac{R}{R+R} v_I = \frac{v_I}{2} \\ v_O &= -\frac{R_2}{R_1} (v_1 - v_2) = 0 \end{aligned}$$

یعنی در دمای T_0 ولتاژ خروجی تقویت‌کننده برابر صفر است. در صورتی که دما به اندازه ΔT تغییر کند، مقاومت ترمیستور به اندازه $\Delta R = K\Delta T$ تغییر خواهد کرد. در این صورت برای سیگنال تفاضلی از دو سر مدار پل خواهیم داشت

$$v_1 - v_2 = \frac{v_I}{2} - \frac{R - \Delta R}{R + (R - \Delta R)} v_I = \left(\frac{1}{2} - \frac{R - \Delta R}{2R - \Delta R} \right) v_I = \frac{\Delta R}{2(2R - \Delta R)} v_I \quad (14-8)$$

نظر به اینکه معمولاً $\Delta R \ll R$ است رابطه ۱۴-۸ را می‌توان ساده نموده و با توجه به $\Delta R = K\Delta T$ آن را به صورت زیر نوشت:

$$v_1 - v_2 \approx \frac{\Delta R}{4R} v_I = \frac{K\Delta T}{4R} v_I \quad (15-8)$$

خروجی نهایی، سیگنال تقویت شده فوق با بهره A_V خواهد بود.

$$v_O = A_V (v_1 - v_2) = -\frac{R_2}{R_1} \frac{K\Delta T}{4R} v_I \quad (16-8)$$

ملاحظه می‌کنیم که v_O با تغییر دما متناسب است. با انتخاب مناسب مقادیر مقاومتهای R_1 و R_2 می‌توان دامنه سیگنال خروجی v_O را در حد دلخواهی تنظیم نمود (R باید برابر R_T باشد).

مدار انتگرالگیر

در مدار شکل ۲-۸ چنانچه به جای مقاومتهای R_1 و R_2 امپدانسهای Z_1 و Z_2 را قرار دهیم (شکل ۹-۸) و معادلات مربوط را برحسب فازورهای ولتاژ و جریان بنویسیم، نسبت فازور ولتاژ خروجی به فازور ولتاژ ورودی برابر Z_2/Z_1 خواهد بود؛ در این صورت می‌توان نوشت

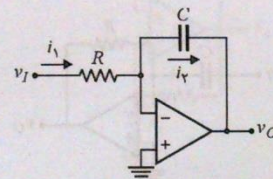
$$\frac{V_O}{V_I} = \frac{-Z_2}{Z_1} = \frac{-1/j\omega C}{R} = -\frac{1}{j\omega RC} \quad (17-8)$$

با آشنایی قبلی که با روش فازوری داریم روشن است که رابطه ۱۷-۸ در حوزه زمان به صورت زیر خواهد بود:

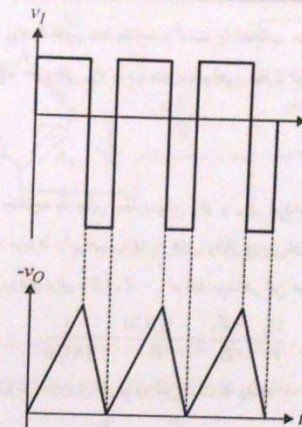
$$v_O(t) = -\frac{1}{RC} \int v_I(t') dt' \quad (18-8)$$

لازم به ذکر است که رابطه ۱۸-۸ را می‌توان از طریق نوشتن معادلات در حوزه زمان به دست آورد، لذا این رابطه برای ورودیهای غیر سینوسی نیز معتبر است. از نظر فیزیکی می‌توان عملکرد مدار مزبور را بدین صورت توضیح داد که ورودی تقویت‌کننده عملیاتی از طریق مقاومت R جریان متناسب با ولتاژ ورودی v_I را به داخل خازن C می‌فرستد و ولتاژ خروجی v_O که همان ولتاژ دو سر خازن است از آن انتگرال می‌گیرد.

از مدار انتگرالگیر در اسیلوسکوپ برای تولید موج دنداناره‌ای لازم برای انحراف افقی اشعه کاتدی و جاروب کردن صفحه اسیلوسکوپ استفاده می‌شود. برای این منظور ورودی مدار مذکور، که به انتگرالگیر میلر نیز معروف است، توسط یک شکل موج مربعی تغذیه می‌شود (شکل ۱۰-۸).



شکل ۹-۸: مدار انتگرالگیر



شکل ۸-۱۰: ایجاد شکل موج دندان‌اره‌ای با انتگرالگیری از شکل موج مربعی

مدار مشتقگیر

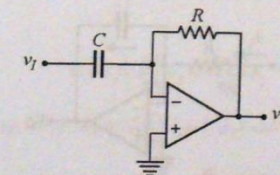
اگر در مدار شکل ۸-۹ جای خازن و مقاومت را عوض کنیم یک مدار مشتقگیر به وجود می‌آید (شکل ۸-۱۱). در این مدار برای ولتاژهای ورودی و خروجی بر حسب فازورهای آنها داریم

$$\frac{V_o}{V_i} = -\frac{R}{1/jC\omega} = -jRC\omega \quad (8-19)$$

$$V_o = -jRC\omega V_i \quad (8-20)$$

با توجه به رابطه ۸-۲۰، معادله زمانی بین ولتاژهای ورودی و خروجی برابر است با

$$v_o(t) = -RC \frac{dv_i}{dt} \quad (8-21)$$



شکل ۸-۱۱: مدار مشتقگیر

یعنی در خروجی، مشتق شکل موج ورودی v_i با 180° اختلاف فاز ظاهر خواهد شد. همان‌طور که از رابطه ۸-۱۹ می‌توان دریافت، بهره ولتاژ مدار مشتقگیر با افزایش فرکانس زیاد می‌شود. این خصوصیت، مدار مذکور را به یک تقویت‌کننده اغتشاش تبدیل می‌کند، به گونه‌ای که یک تغییر ناگهانی کوچک در ورودی باعث ایجاد ولتاژ زیادی در خروجی می‌شود. به علت این ناپایداری مدار مشتقگیر کاربرد چندانی ندارد.

مبدل امپدانس منفی

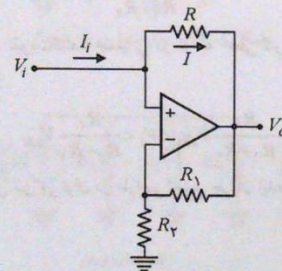
منظور از مبدل امپدانس منفی، مداری است که بتواند با استفاده از مقاومتهای معمولی در دو سر ورودی خود یک مقاومت منفی ایجاد نماید. در مدار شکل ۸-۱۲ می‌توان نشان داد که نسبت V_i به I_i یک عدد منفی است. به عبارت دیگر از سر ورودی مثبت، مدار دارای مقاومت منفی است. برای اثبات این مطلب کافی است مقادیر I_i و V_i را با توجه به خواص تقویت‌کننده عملیاتی ایده‌آل محاسبه نموده و نسبت V_i/I_i را به دست آوریم.

$$I_i = I = \frac{V_+ - V_o}{R} = \frac{V_i - V_o}{R} \quad (8-22)$$

$$V_i = V_+ = V_- = \frac{V_o}{R_1 + R_2} R_2 \quad (8-23)$$

حال اگر از رابطه ۸-۲۳، V_o را به دست آورده و در رابطه ۸-۲۲ جایگزین کنیم خواهیم داشت

$$I_i = \frac{V_i}{R} \left(1 - \frac{R_1 + R_2}{R_2} \right) = -\frac{V_i}{R} \frac{R_1}{R_2} \quad (8-24)$$



شکل ۸-۱۲: مدار مبدل مقاومت منفی

یا

$$R_i = \frac{V_i}{I_i} = -R \frac{R_2}{R_1} \quad (25-8)$$

بنابراین مقاومت ورودی یک مقاومت منفی با مقدار RR_2/R_1 خواهد بود. در صورتی که بخواهیم یک امپدانس غیر مقاومتی منفی ($-Z_L$) در ورودی داشته باشیم کافی است به جای مقاومت R ، امپدانس Z را در مدار قرار دهیم. در این صورت با فرض $R_1 = R_2$ امپدانس ورودی برابر $-Z$ می‌شود. همان‌طور که قبلاً اشاره کردیم برای اینکه تقویت‌کننده عملیاتی در ناحیه خطی کار کند، لازم است با محدود کردن ورودی از اشباع آن جلوگیری به عمل آید. در مدار مبدل مقاومت منفی داریم

$$V_+ - V_- = V_i - \frac{V_o}{R_1 + R_2} R_2 \quad (26-8)$$

وقتی تقویت‌کننده عملیاتی به اشباع مثبت برود $V_o = V_{sat}$ خواهد بود و این در حالتی است که $V_+ - V_- > 0$ شود. یعنی داشته باشیم

$$V_i - \frac{V_o}{R_1 + R_2} R_2 > 0 \quad (27-8)$$

که با توجه به $V_o = V_{sat}$ خواهیم داشت

$$V_i > \frac{V_{sat}}{R_1 + R_2} R_2 \quad (28-8)$$

در اشباع منفی $V_o = -V_{sat}$ است و $V_+ > V_-$ است و بنابراین باید در نظر گرفتن رابطه ۲۶-۸ داریم

$$V_i < \frac{-V_{sat}}{R_1 + R_2} R_2 \quad (29-8)$$

در این صورت شرط اینکه تقویت‌کننده عملیاتی در ناحیه خطی کار کند این است که مقدار V_i از محدوده زیر تجاوز ننماید:

$$-\frac{R_2}{R_1 + R_2} V_{sat} < V_i < \frac{R_2}{R_1 + R_2} V_{sat} \quad (30-8)$$

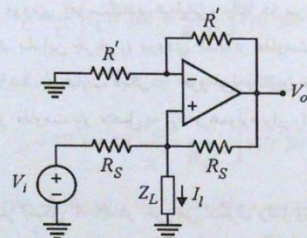
از مبدل مقاومت منفی نیز می‌توان در طراحی منبع جریان ایده‌آل با تقویت‌کننده عملیاتی استفاده نمود.

منبع جریان ایده‌آل

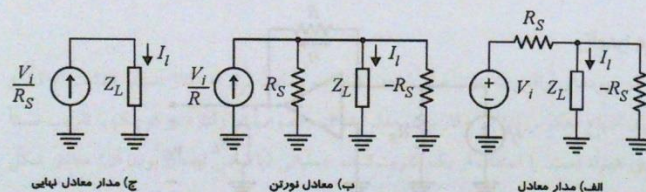
بخش اصلی مدار شکل ۱۳-۸ در حقیقت همان مبدل مقاومت منفی است که در آن R_1 و R_2 مساوی و برابر R' و مقاومت R برابر مقاومت منبع R_S انتخاب شده است. با توجه به مقادیر مقاومتها، مقاومت ورودی مبدل مقاومت منفی در شکل ۱۳-۸ برابر $-R_S$ است و چنانچه مدار معادل آن را در نظر بگیریم شکل ۱۴-۸ الف حاصل می‌شود. این مدار با تبدیل مدار تونن به نورتن به صورت شکل ۱۴-۸ ب در می‌آید. در این مدار حاصل ترکیب موازی R_S و $-R_S$ یک مقاومت بی‌نهایت خواهد بود، که در نتیجه مدار معادل نهایی شکل ۱۴-۸ ج خواهد بود.

در این مدار واضح است که جریان $I_L = V_i / R_S$ مستقل از مقاومت بار Z_L است. به عبارت دیگر مجموعه مدار مورد بحث از دید امپدانس Z_L به صورت یک منبع جریان ایده‌آل عمل می‌کند؛ زیرا مقدار آن همواره مستقل از Z_L و برابر V_i / R_S است.

در صورتی که در مورد Z_L ناگزیر به وصل یک سر آن به زمین نباشیم، به سادگی می‌توان نشان داد که مدار شکل ۱۵-۸ می‌تواند به عنوان یک منبع جریان ایده‌آل با اندازه $I_L = V_i / R_S$ مورد



شکل ۱۳-۸: مدار منبع جریان ایده‌آل

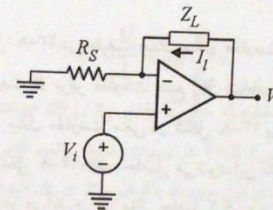


ج) مدار معادل تونن

ب) مدار معادل نورتن

الف) مدار معادل

شکل ۱۴-۸: مدارهای معادل منبع جریان ایده‌آل شکل ۱۳-۸



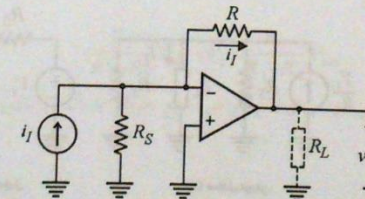
شکل ۸-۱۵: مدار منبع جریان ایده‌آل با امپدانس بار Z_L بین سرهای ورودی و خروجی تقویت‌کننده عملیاتی استفاده قرار گیرد. مدارهای مذکور را می‌توان به عنوان مبدل ولتاژ به جریان نیز به کار برد؛ زیرا این مدارها یک جریان I_i متناسب با منبع ولتاژ V_i برای بار Z_L تأمین می‌نمایند.

مبدل جریان به ولتاژ

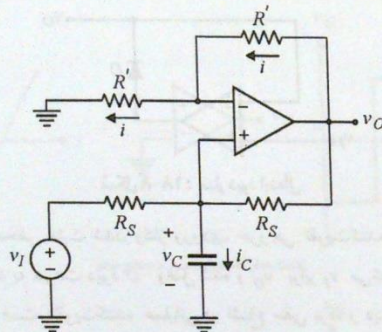
در شکل ۸-۱۶ مدار یک مبدل جریان به ولتاژ نشان داده شده است. در این مدار به علت اتصال کوتاه مجازی بودن ورودی تقویت‌کننده عملیاتی، ولتاژ دو سر R_S صفر است و در نتیجه جریانی از آن عبور نمی‌کند. بنابراین جریان i_f ورودی تماماً از مقاومت R گذشته و ولتاژ خروجی برابر $v_O = -Ri_f$ خواهد شد. به عبارت دیگر در خروجی، ولتاژی متناسب با جریان i_f خواهیم داشت. این ولتاژ مستقل از مقاومت بار متصل به v_O و همواره برابر $-Ri_f$ است.

مدار انتگرالگیر مثبت

در مدار انتگرالگیر میلر (شکل ۸-۹)، در خروجی انتگرال ولتاژ ورودی با علامت منفی ظاهر می‌شود. از مدار شکل ۸-۱۳ می‌توان به عنوان انتگرالگیر مثبت استفاده نمود و به جای Z_L یک خازن قرار داد (شکل ۸-۱۷).



شکل ۸-۱۶: مدار مبدل جریان به ولتاژ



شکل ۸-۱۷: مدار انتگرالگیر مثبت

در این مدار جریان $i_C = v_i/R_S$ از خازن می‌گذرد و در نتیجه ولتاژ دو سر آن برابر است با

$$v_C = \frac{1}{C} \int i_C(t') dt' = \frac{1}{R_S C} \int v_i(t') dt' \quad (۳۱-۸)$$

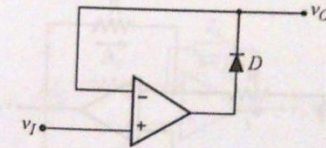
در این مدار $v_O = \gamma R' i$ است. اما با توجه به $v_+ = v_-$ جریان i برابر v_C/R' می‌شود. بنابراین

$$v_O = \gamma R' i = \gamma R' \frac{v_C}{R'} = \frac{\gamma}{R_S C} \int v_i(t') dt' \quad (۳۲-۸)$$

این مدار نه تنها به لحاظ داشتن بهره ولتاژ مثبت بلکه از این نظر که خازن آن از یک طرف به زمین وصل شده است نسبت به انتگرالگیر میلر مزیت دارد. در این مدار تأمین ولتاژ اولیه برای خازن (در صورت نیاز) ساده‌تر خواهد بود.

دیود ایده‌آل

در دیودهای واقعی به علت صفر نبودن مقاومت هدایت (R_f)، ولتاژ آستانه هدایت (V_f) و جریان اشباع معکوس (I_S)، به کار بردن مدل ایده‌آل، خصوصاً در ولتاژهای کوچک با تقریب نسبتاً زیادی همراه است. با استفاده از یک تقویت‌کننده عملیاتی (با فرض ایده‌آل بودن آن) مطابق شکل ۸-۱۸ می‌توان مشخصه‌ای همانند مشخصه دیود ایده‌آل ایجاد نمود.



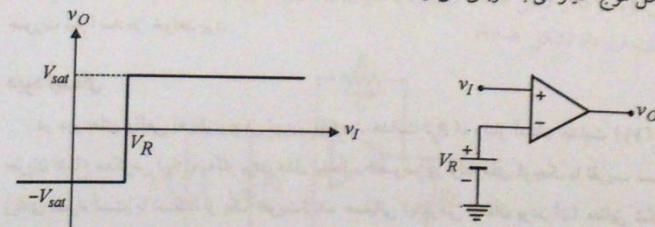
شکل ۸-۱۸: مدار دیود ایده‌آل

در این مدار به محض مثبت شدن ولتاژ ورودی، خروجی تقویت‌کننده عملیاتی می‌خواهد به اشباع مثبت برود، که به سرعت دیود D وصل شده و v_O برابر v_I می‌شود (چرا؟). اما وقتی که ولتاژ ورودی منفی است، تقویت‌کننده عملیاتی در اشباع منفی بوده و دیود D قطع است. لذا خروجی صفر بوده و مدار از دید ورودی مانند مدار باز عمل می‌کند.

مقایسه‌کننده

از تقویت‌کننده عملیاتی می‌توان مطابق مدار شکل ۸-۱۹ به عنوان یک مقایسه‌کننده استفاده نمود. در این مدار به محض اینکه ولتاژ v_I از V_R بیشتر شود خروجی به اشباع مثبت (V_{sat}) رفته و همین که v_I از V_R کمتر شود خروجی به اشباع منفی ($-V_{sat}$) خواهد رفت. در شکل ۸-۱۹ ب مشخصه انتقالی مدار نشان داده شده است.

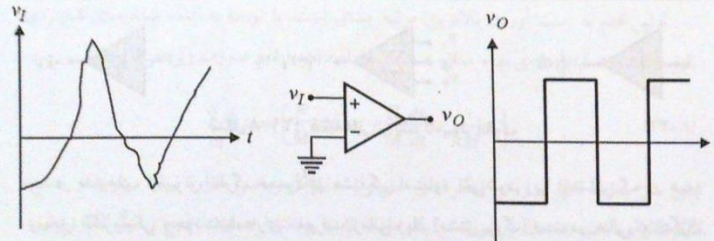
در مدار مقایسه‌کننده مذکور چنانچه $V_R = 0$ انتخاب شود مدار به یک آشکارساز عبور از سطح صفر تبدیل می‌شود. در این مدار هر بار که ورودی از صفر عبور کند خروجی تغییر حالت داده و در خروجی یک موج مربعی ظاهر می‌شود (شکل ۸-۲۰ الف). همچنین این مدار به عنوان مبدل شکل موج سینوسی به مربعی می‌تواند به کار گرفته شود (شکل ۸-۲۰ ب).



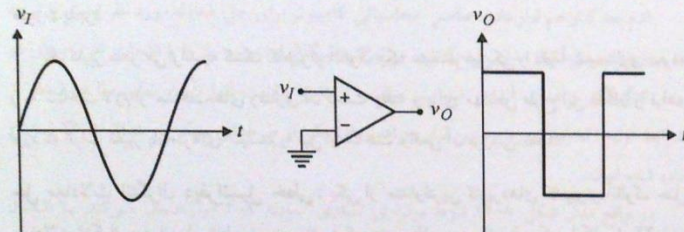
(ب) مشخصه انتقالی

(الف) مدار مقایسه‌کننده

شکل ۸-۱۹: مقایسه‌کننده با استفاده از تقویت‌کننده عملیاتی



(الف) مدار آشکارساز عبور از سطح صفر

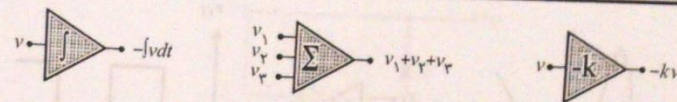


(ب) مدار تبدیل شکل موج سینوسی به مربعی

شکل ۸-۲۰: کاربردهای مدار مقایسه‌کننده

کامپیوتر آنالوگ

کامپیوتر آنالوگ به عنوان یک وسیله دقیق قادر است رفتار یک سیستم فیزیکی را که به صورت یک مجموعه معادلات دیفرانسیل و انتگرال قابل توصیف باشد پیش‌بینی و شبیه‌سازی نماید. برنامه‌نویسی چنین کامپیوتری عبارتست از به کارگیری تعدادی تقویت‌کننده عملیاتی برای انجام عملیاتی که در معادلات توصیف‌کننده سیستم مورد استفاده قرار گرفته‌اند. یک کامپیوتر آنالوگ واقعی علاوه بر تقویت‌کننده عملیاتی شامل مقاومتها و خازنهای دقیق، مولد شکل موجهای مختلف برای تأمین ورودیهای گوناگون، وسایلی برای اعمال شرایط اولیه، پتانسیومترهای دقیق برای وارد نمودن ثابتهای قابل تغییر، کلیدهایی برای کنترل عملیات، اسیلوسکوپ جهت نمایش خروجی و یک صفحه اتصالات جهت به هم بستن قطعه‌های مختلف موجود در برنامه است. در شکل ۸-۲۱ مدارهای تقویت‌کننده با بهره منفی، جمع‌کننده و انتگرالگیر که با تقویت‌کننده عملیاتی طراحی می‌شوند توسط علائم خاصی نمایش داده شده‌اند.



شکل ۸-۲۱: قطعه‌هایی از یک کامپیوتر آنالوگ

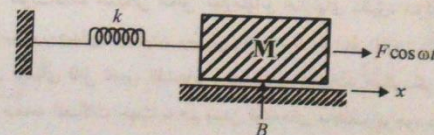
در مدارهای کامپیوتر آنالوگ معمولاً از مشتگیری استفاده نمی‌شود، زیرا اغتشاش که در همه وسایل الکترونیکی وجود دارد، دارای تغییرات زمانی زیاد (مشتق بزرگ) است در حالی که انتگرال آن در طول زمان معمولاً صفر می‌شود. بنابراین سعی می‌شود طراحی بر مبنای انتگرالگیری صورت پذیرد.

یک کاربر ماهر می‌تواند به کمک کامپیوتر آنالوگ یک سیستم فیزیکی را دقیقاً شبیه‌سازی نموده و به شناخت لازم از مشخصه‌های رفتاری آن دست یافته و برای مهندس طراح این امکان را فراهم آورد که اثرات تغییر پارامترهای سیستم را قبل از ساخت واقعی آن بررسی نماید.

حل معادلات انتگرال دیفرانسیل خطی: یکی از متداولترین کاربردهای کامپیوتر آنالوگ حل معادلات انتگرال دیفرانسیل خطی است. برای درک بهتر مطلب، سیستم فیزیکی شکل ۸-۲۲ را در نظر بگیرید. با فرض ثابت بودن جرم (M)، خطی بودن فنر (با ثابت فنر k) و متناسب بودن نیروی اصطکاک سطح (با ضریب تناسب B) با سرعت، رفتار سیستم را می‌توان توسط معادله دیفرانسیل خطی زیر و شرایط اولیه لازم بیان نمود:

$$\sum F = 0 \Rightarrow -F \cos \omega t - M \frac{d^2 x}{dt^2} - B \frac{dx}{dt} - \frac{1}{k} x = 0 \quad (۸-۲۳)$$

رفتار سیستم توسط تغییر مکان $x(t)$ و سرعت $v(t) = \frac{dx}{dt}$ مشخص می‌شود. منظور از بررسی سیستم فوق، نمایش دادن دو متغیر مذکور به ازای ورودی داده شده با استفاده از کامپیوتر آنالوگ است.



شکل ۸-۲۲: سیستم جرم و فنر

اولین قدم به دست آوردن بالاترین مرتبه مشتق است. با توجه به اینکه مدارهای کاربردی تقویت‌کننده عملیاتی دارای بهره منفی هستند معادله مذکور را به صورت زیر می‌نویسیم:

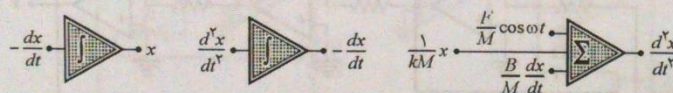
$$\frac{d^2 x}{dt^2} = - \left(\frac{F}{M} \cos \omega t + \frac{B}{M} \frac{dx}{dt} + \frac{1}{kM} x \right) \quad (۸-۳۴)$$

برای حل معادله اخیر به روش انتگرالهای متوالی، عملیات ریاضی مورد نیاز عبارت از جمع، انتگرالگیری، تغییر علامت و ضرب در یک مقدار ثابت هستند. عملیات جمع و انتگرالگیری مورد نیاز در شکل ۸-۲۳ نمایش داده شده‌اند.

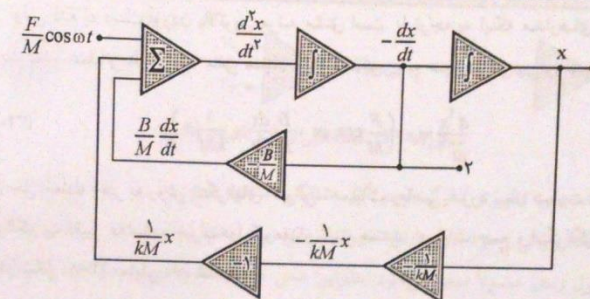
قدم بعد کنار هم قرار دادن عناصر محاسباتی کامپیوتر برای حل معادله مورد نظر است. با توجه به ورودیهای مورد نیاز مدار جمع‌کننده، می‌توانیم سیگنالهای مورد نیاز را با انتخاب خروجیهای دو مدار انتگرالگیر و ضرب آنها در ضرایب مناسب و تغییر علامت آنها تأمین نماییم. با صرف‌نظر از شرایط اولیه (که بعداً مورد بررسی قرار خواهیم داد) یکی از طرحهای ممکن در شکل ۸-۲۴ نمایش داده شده است.

در واقع مدار شکل ۸-۲۴ شرط برقراری تساوی معادله ۸-۳۴ را اِعمال می‌کند. با اتصال مناسب یک اسیلوسکوپ به سر شماره ۱ می‌توان تغییرات $x(t)$ را مشاهده نمود. متغیر دیگر یعنی سرعت $v(t)$ از طریق سر شماره ۲ در دسترس قرار دارد. البته یک تغییر علامت توسط یک معکوس‌کننده لازم است. در این طرح همان‌طور که ملاحظه می‌شود از ۶ عدد تقویت‌کننده عملیاتی استفاده شده است. در یک راه حل مناسبتر می‌توان فقط از ۳ عدد تقویت‌کننده عملیاتی استفاده نمود.

مثال ۸-۴: برای سیستم جرم و فنر شکل ۸-۲۲ با فرض $M = 1$ ، $B = 0.2$ و $k = 2$ (مقادیر برحسب واحدهای سیستم MKS هستند)، یک طرح کامپیوتر آنالوگ با استفاده از ۳ عدد تقویت‌کننده عملیاتی تهیه نمایید که به کمک آن بتوان برای نیروی $F \cos \omega t$ ، تغییر مکان و سرعت را مطالعه نمود.



شکل ۸-۲۳: عملیات ریاضی مورد لزوم در حل معادله ۸-۳۴ به روش انتگرالهای متوالی



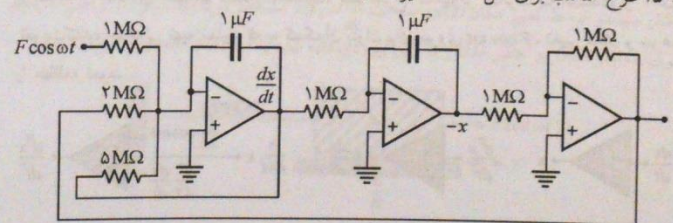
شکل ۸-۲۴: طرح کامپیوتر آنالوگ برای حل معادله ۳۴-۸

حل:

برای صرفه‌جویی در تعداد تقویت‌کننده‌های عملیاتی ناگزیریم عملیات جمع و انتگرالگیری را توأماً توسط یک تقویت‌کننده عملیاتی برنامه‌ریزی نماییم. در این مثال با توجه به اینکه $M = ۱$ ، $B/M = ۰٫۲$ و $۱/kM = ۰٫۵$ است، با یک بار انتگرالگیری از معادله ۳۴-۸ خواهیم داشت

$$\frac{dx}{dt} = - \int \left(F \cos \omega t + \frac{1}{5} \frac{dx}{dt} + \frac{1}{2} x \right) dt \quad (۳۵-۸)$$

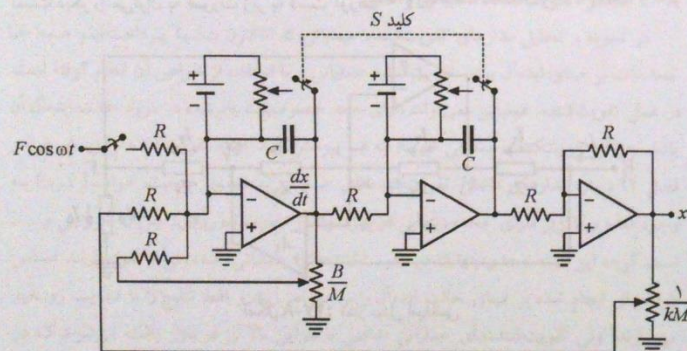
یک روش مناسب در طراحی طرح کامپیوتر آنالوگ در نظر گرفتن $RC = ۱$ و انتخاب R و C به ترتیب برحسب مگا اهم و میکروفاراد است. در یک انتگرالگیر اگر $R = ۱ \text{ M}\Omega$ و $C = ۱ \mu\text{F}$ در نظر گرفته شود در خروجی انتگرال ورودی مستقیماً و بدون هیچ‌گونه ضریب اضافی ظاهر خواهد شد. مثلاً در انتگرالگیری از $۰٫۲ \frac{dx}{dt}$ می‌توان مقدار R را برابر ۵ واحد (مگا اهم) اختیار نمود. در شکل ۸-۲۵ طرح مناسب برای حل معادله اخیر نشان داده شده است.



شکل ۸-۲۵: طرح کامپیوتر آنالوگ برای حل معادله ۳۵-۸

کامپیوتر آنالوگ واقعی: در یک کامپیوتر آنالوگ واقعی باید امکانات لازم برای اعمال شرایط اولیه مورد نیاز فراهم شده باشد. در مثال اخیر چنانچه شرط اولیه $x(0) = ۱۰$ را در نظر بگیریم، باید دید چگونه می‌توان این شرط را در طرح اعمال نمود. همان‌طور که ملاحظه نمودیم تغییر مکان $x(t)$ توسط یک ولتاژ در یک نقطه به خصوص از مدار نشان داده می‌شود. یک روش مناسب، قرار دادن ولتاژ اولیه روی خازن است. در یک انتگرالگیر به علت اینکه دو سر ورودی تقویت‌کننده عملیاتی اتصال کوتاه مجازی است، ولتاژ دو سر خازن $۱ \mu\text{F}$ مستقیماً در خروجی ظاهر می‌شود. یک ولتاژ اولیه ۱۰ ولتی بر روی خازن انتگرالگیر دوم در مدار شکل ۸-۲۵ بیانگر یک تغییر مکان اولیه برابر ۱۰ متر خواهد بود.

در کامپیوتر آنالوگ واقعی برای خازن هر مدار انتگرالگیر، یک منبع ولتاژ و یک پتانسیومتر (تقسیم‌کننده ولتاژ متغیر) در اختیار است تا بتوان شرایط اولیه لازم را به دلخواه اعمال نمود (شکل ۸-۲۶). در حقیقت قبل از اعمال ورودی، کلید S برای مدتی طولانی بسته است و خازنها به اندازه مورد نظر شارژ شده‌اند. در شروع محاسبه، همزمان با بسته شدن کلید ورودی، کلید S باز می‌شود. همچنین پتانسیومترهایی در تأمین ضرایب ثابت دلخواه در دسترس قرار دارند. با استفاده از پتانسیومترهای تنظیم شده، طراح می‌تواند پارامتر مورد نظر خود را به طور پیوسته تغییر دهد. در صورتی که ضرایب ثابت بزرگتر از یک باشند مقدار R در شکل ۸-۲۶ می‌تواند به گونه‌ای انتخاب شود که استفاده از پتانسیومتر را میسر نماید. در یک کامپیوتر آنالوگ واقعی می‌توان مقیاس کمیتها را به نحو دلخواه تغییر داد؛ همچنین محدودیت‌هایی از جمله محدودیت خطی بودن تقویت‌کننده‌های عملیاتی وجود دارد که بررسی آنها از حوصله بحث کنونی خارج است.



شکل ۸-۲۶: یک کامپیوتر آنالوگ واقعی با امکانات لازم برای اعمال شرایط اولیه

مدار مبدل امپدانس (GIC)^۱

یکی از کاربردهای جالب تقویت‌کننده عملیاتی استفاده از آن در طراحی مدار مبدل امپدانس است. در این مدار می‌توان با انتخاب مناسب اجزاء، یک امپدانس ورودی دلخواه را به وجود آورد. مثلاً با به کارگیری اجزاء مقاومتی و خازنی امپدانس سلفی تولید نمود. شکل ۸-۲۷ یک مبدل امپدانس را نشان می‌دهد. در این مدار امپدانسهای Z_1 و Z_2 به ترتیب ارتباط سرهای منفی تقویت‌کننده‌های عملیاتی A_1 و A_2 را به خروجی آنها برقرار می‌سازد. برای تجزیه و تحلیل این مدار و محاسبه امپدانس ورودی ($Z_i = V_i/I_i$) از دو خاصیت مهم تقویت‌کننده عملیاتی ایده‌آل یعنی اتصال کوتاه و مدار باز بودن مجازی سرهای ورودی این قطعه استفاده می‌کنیم. با توجه به این موضوع می‌توان نوشت

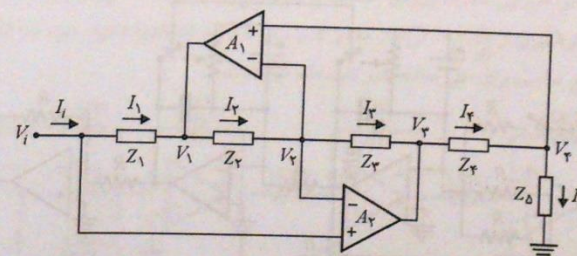
$$V_i = V_2 = V_4 = I_5 Z_5 \quad (۳۶-۸)$$

$$I_i = I_1, I_2 = I_3, I_4 = I_5 \quad (۳۷-۸)$$

بنابراین برای ولتاژ ورودی V_i داریم

$$V_i = Z_5 I_5 = Z_5 \frac{I_2 I_3 I_4 I_1}{I_4 I_3 I_2 I_1} \quad (۳۸-۸)$$

در رابطه ۳۸-۸ نسبتهای I_3/I_2 و I_4/I_3 با در نظر گرفتن تساویهای ۳۷-۸ برابر واحد هستند. دو نسبت دیگر را می‌توان به صورت زیر به دست آورد:



شکل ۸-۲۷: مدار مبدل امپدانس

$$\frac{I_4}{I_3} = \frac{V_3 - V_4}{Z_4} \frac{Z_2}{V_4 - V_3} = -\frac{Z_2}{Z_4} \quad (۳۹-۸)$$

$$\frac{I_2}{I_1} = \frac{V_1 - V_2}{Z_2} \frac{Z_1}{V_2 - V_1} = -\frac{Z_1}{Z_2} \quad (۴۰-۸)$$

لازم به تذکر است که در نوشتن روابط مذکور از تساویهای ۳۶-۸ استفاده شده است. با جایگزینی این نسبتها در رابطه ۳۸-۸ و با توجه به $I_1 = I_i$ خواهیم داشت

$$Z_i = \frac{V_i}{I_i} = \frac{V_i}{I_1} = Z_5 \times 1 \times \left(\frac{-Z_2}{Z_4} \right) \times 1 \times \left(\frac{-Z_1}{Z_2} \right) = Z_5 \frac{Z_1 Z_2}{Z_4 Z_2} \quad (۴۱-۸)$$

با انتخاب امپدانسهای مناسب برای Z_1 تا Z_5 می‌توان Z_i را به صورت دلخواه طراحی نمود. مثلاً چنانچه امپدانس Z_2 را خازنی و بقیه امپدانسها را مقاومت خالص در نظر بگیریم، یعنی داشته باشیم

$$Z_1 = R_1, Z_2 = \frac{1}{Cj\omega}, Z_3 = R_3, Z_4 = R_4, Z_5 = R_5$$

در این حالت امپدانس ورودی مدار Z_i برابر $\frac{CR_1 R_3 R_5}{R_4} j\omega$ می‌شود. به عبارت دیگر مدار تبدیل به یک سلف با اندوکتانس معادل $\frac{CR_1 R_3 R_5}{R_4}$ خواهد شد.

همچنین با قرار دادن امپدانسهای مناسب می‌توان یک تابع شبکه با صفرها و قطبهای دلخواه به وجود آورد.

۳-۸ عملکرد تقویت‌کننده عملیاتی واقعی

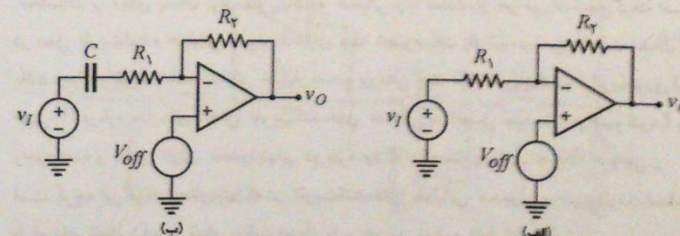
در تجزیه و تحلیل مدارهای تقویت‌کننده عملیاتی که تاکنون بدانها پرداخته‌ایم همه جا محاسبات بر مبنای ایده‌آل بودن تقویت‌کننده عملیاتی و با استفاده از خواص آن انجام گرفته است. در عمل تقویت‌کننده عملیاتی نمی‌تواند دارای همه خصوصیات یاد شده در مورد حالت ایده‌آل آن باشد. چرا که تقویت‌کننده عملیاتی خود از به هم پیوستن چند طبقه تقویت‌کننده ترانزیستوری (در فصل ۱۴ درباره مدارهای داخلی تقویت‌کننده‌های عملیاتی به تفصیل صحبت خواهیم کرد). به وجود آمده و ناگزیر دارای محدودیتهایی در بهره ولتاژ، مقاومت ورودی، جریان خروجی و ... است. گرچه این گونه محدودیتهای تقویت‌کننده‌های عملیاتی معمولی وجود دارند اساس طراحیهای انجام شده بر مبنای حالت ایده‌آل را بر هم نمی‌زنند و فقط نتایج را با تقریب روبه‌رو می‌سازند؛ ولی تقویت‌کننده‌های عملیاتی خاصی با کارایی بالا نیز در بازار یافت می‌شوند که در بعضی خصوصیتها به وضعیت ایده‌آل بسیار نزدیک بوده و می‌توانند در طرحهای ویژه به کار گرفته

شوند. مثلاً تقویت‌کننده‌های عملیاتی‌ای ساخته می‌شوند که دارای سرعت زیاد، جریان خروجی زیاد و مقاومت ورودی بزرگ هستند. شناخت محدودیتهای تقویت‌کننده عملیاتی واقعی نه تنها در درک عمیق‌تر عملکرد مدارهای طراحی شده با این تقویت‌کننده ما را یاری می‌کند، بلکه برای انتخاب تقویت‌کننده عملیاتی مناسب برای یک طرح مورد نظر نیز ضرورت خواهد داشت. این محدودیتهای در قالب مجموعه‌ای از پارامترها برای هر تقویت‌کننده عملیاتی در کتابهای اطلاعات ذکر می‌شوند. در این بخش ضمن معرفی این پارامترها به بحث و بررسی محدودیتهای تقویت‌کننده عملیاتی واقعی می‌پردازیم. مهمترین پارامترهای مشخصه تقویت‌کننده عملیاتی عبارت از ولتاژ انحراف از میزان ورودی، جریانه‌های بایاس و انحراف از میزان ورودی، سرعت تغییر ولتاژ خروجی، بهره ولتاژ مدار پاز، عرض باند بهره واحد، $CMRR$ ، عرض باند قدرت کامل و مقاومت‌های ورودی و خروجی هستند که در ادامه به معرفی آنها می‌پردازیم.

ولتاژ انحراف از میزان ورودی (V_{off})

در یک تقویت‌کننده عملیاتی واقعی اگر هر دو سر ورودی را به زمین متصل کنیم ($v_D = 0$) علیرغم انتظار، ولتاژ خروجی v_O که در این شرایط به آن ولتاژ انحراف از میزان خروجی می‌گویند، برابر صفر نمی‌شود. برای صفر شدن خروجی لازم است ولتاژی برابر V_{off} به دو سر ورودی اعمال شود. این ولتاژ را ولتاژ انحراف از میزان ورودی می‌نامند. این ولتاژ برای تقویت‌کننده‌های عملیاتی معمولی حدود چند میلی ولت است، در حالی که برای تقویت‌کننده‌های عملیاتی خاص تا حدود چندین میکروولت تقلیل می‌یابد.

در تقویت‌کننده شکل ۸-۲۸ الف ولتاژ مذکور تقویت شده و در خروجی ظاهر می‌شود.



شکل ۸-۲۸: اثر ولتاژ انحراف از میزان ورودی در ولتاژ خروجی تقویت‌کننده با بهره مثبت

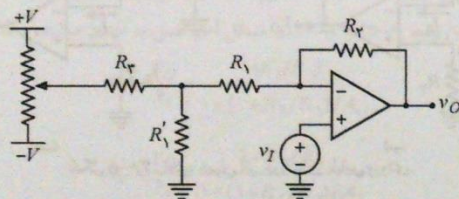
1. Common Mode Rejection Ratio

همان‌طور که ملاحظه می‌شود به علت مشخص نبودن علامت V_{off} سرهای مثبت و منفی منبع V_{off} در شکل نشان داده نشده‌اند. در شکل ۸-۲۸ ب تقویت‌کننده دارای کوپلاژ خازنی است. در این حالت چون امپدانس خازن در فرکانس صفر بی‌نهایت است V_{off} در خروجی بدون تقویت ظاهر می‌شود. برای خنثی کردن اثر V_{off} و یا به عبارت دیگر برقراری توازن در تقویت‌کننده عملیاتی می‌توان از مدارهایی شبیه مدار شکل ۸-۲۹ استفاده نمود. در این مدار با تغییر سر پتانسیومتر یک ولتاژ دلخواه مثبت یا منفی بین سرهای ورودی تقویت‌کننده عملیاتی ایجاد می‌شود. برای برقراری توازن v_I را صفر کرده، پتانسیومتر را آنقدر تغییر می‌دهند تا ولتاژ خروجی برابر صفر شود.

در مدار شکل ۸-۲۹ با فرض بزرگ بودن R_F و R_P نسبت به R_1 ، بهره مدار برابر $(1 + R_F / (R_1 + R_1'))$ است؛ در واقع مقاومت‌های R_F و R_P به علت بزرگ بودن در ترکیب موازی با R_1' اثری نخواهند داشت. به طریق مشابه می‌توان برای تقویت‌کننده با بهره منفی نیز توازن را برقرار نمود.

جریانه‌های بایاس و انحراف از میزان ورودی (I_B و I_{off})

در مدار داخلی تقویت‌کننده عملیاتی سرهای ورودی به طور مستقیم به بیس دو ترانزیستور یا گیت دو JFET موجود در طبقه ورودی (اولین طبقه) متصل می‌شوند و بنابراین جریانه‌های DC مربوط به بایاس از آنها عبور می‌کند. در تقویت‌کننده عملیاتی معمولاً مقدار متوسط این جریانه‌های بایاس (I_{B_1} و I_{B_2}) را به عنوان جریان بایاس ورودی (I_B) مشخص می‌نمایند. از آنجا که ترانزیستورهای ورودی دقیقاً مشابه هم نیستند، جریانه‌های بایاس آنها نیز تا حدی متفاوتند. اختلاف جریانه‌های بایاس ورودی را جریان انحراف از میزان ورودی می‌نامند و با I_{off} نشان می‌دهند. در تقویت‌کننده‌های عملیاتی معمولی I_B در حدود چند ده نانوآمپر و I_{off} حدود چند نانو آمپر است.

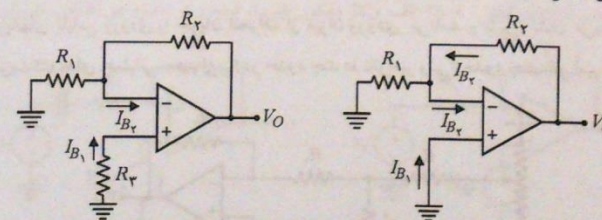


شکل ۸-۲۹: روش برقراری توازن و جبران اثر ولتاژ انحراف از میزان ورودی

وجود این جریانهای بایاس در تقویت‌کننده‌های با بهره مثبت و منفی باعث برهم زدن توازن شده به طوری که اگر سیگنال ورودی برابر صفر شود (با فرض $V_{off} = 0$) خروجی صفر نخواهد شد. در شکل ۸-۳۰ اثر جریانهای بایاس در یک تقویت‌کننده بدون سیگنال ورودی و نحوه جبران این اثر نشان داده شده است. در شکل ۸-۳۰ الف با فرض اینکه ورودی تقویت‌کننده عملیاتی اتصال کوتاه مجازی در نظر گرفته شود جریان I_{B1} ناگزیر فقط از طریق R_1 تأمین می‌شود و در نتیجه در خروجی ولتاژ $V_O = R_F I_{B1}$ را خواهیم داشت. برای جبران این اثر می‌توان مقاومت R_2 را بین سر دیگر و زمین وصل نمود (شکل ۸-۳۰ ب). در این صورت برای ولتاژ خروجی ناشی از جریانهای بایاس ورودی می‌توان نوشت

$$V_O = R_F I_{B1} - R_2 \left(1 + \frac{R_F}{R_1} \right) I_{B1} \quad (۲۲-۸)$$

با انتخاب مناسب R_2 می‌توان مقدار V_O را صفر نمود. در صورتی که $I_{B1} = I_{B2}$ فرض شود ($I_{off} \approx 0$)، کافی است مقدار مقاومت R_2 برابر ترکیب موازی مقاومتهای R_1 و R_F انتخاب شود. بدیهی است وجود جریانهای بایاس ورودی برای عملکرد صحیح تقویت‌کننده عملیاتی کاملاً ضروری بوده و به هیچ وجه نباید با قرار دادن خازن راه عبور آن را مسدود نمود. در هر صورت هر یک از سرهای ورودی تقویت‌کننده عملیاتی باید به طریقی با زمین ارتباط DC داشته باشند. مثلاً در شکل ۸-۲۸ ب ارتباط سر منفی با زمین از طریق مقاومت R_2 و مقاومت بار که نهایتاً به سر خروجی وصل خواهد شد برقرار می‌شود.



شکل ۸-۳۰: نحوه جبران اثر جریانهای بایاس ورودی

سرعت تغییرات خروجی (SR)

سرعت تغییر ولتاژ خروجی تقویت‌کننده عملیاتی محدود است. به عبارت دیگر اگر به ورودی یک تقویت‌کننده عملیاتی شکل موج پله داده شود خروجی شکل موج پله نخواهد داشت، بلکه افزایش ولتاژ خروجی با شیب معینی صورت می‌گیرد. حداکثر شیب تغییرات ولتاژ خروجی را با یک پارامتر به نام SR مشخص می‌نمایند.

$$SR = \left. \frac{dv_O}{dt} \right|_{max} \quad (۲۳-۸)$$

این پارامتر برای تقویت‌کننده‌های عملیاتی معمولی حدود چند $V/\mu sec$ بوده و برای تقویت‌کننده‌های عملیاتی با کارایی بالا از $100 V/\mu sec$ نیز می‌تواند بیشتر باشد.

بهره ولتاژ مدار باز (A_o)

در تقویت‌کننده‌های عملیاتی واقعی، بهره ولتاژ حلقه باز (A_o)، یعنی نسبت ولتاژ خروجی به تفاضل ولتاژ سرهای مثبت و منفی، بی‌نهایت نبوده بلکه محدود است. در کتابهای اطلاعات معمولاً A_o برحسب dB (دسی بل) بیان می‌شود.

$$A_o (dB) = 20 \log A_o \quad (۲۴-۸)$$

مثلاً برای بیشتر تقویت‌کننده‌های عملیاتی مقدار A_o حدود $100 dB$ داده شده است. این مقدار بهره در واقع به مفهوم 10^5 است. لازم به ذکر است که مقدار A_o داده شده در فرکانس صفر است. در مورد فرکانسهای بالاتر بعداً بحث خواهیم کرد.

چنانچه محدودیت بهره ولتاژ تقویت‌کننده عملیاتی را در مدارهای تقویت‌کننده با بهره منفی و مثبت اعمال نماییم، روابط ۳-۸ و ۸-۸ تغییر نموده و به ترتیب به صورت روابط ۴۵-۸ و ۴۶-۸ در می‌آیند. اثبات روابط ۴۵-۸ و ۴۶-۸ در مسائل آخر فصل به عهده خواننده واگذار شده است.

$$A_V = \frac{v_O}{v_I} = \frac{-(R_F/R_1)}{1 + (1 + R_F/R_1)/A_o} \quad (۴۵-۸)$$

$$A_V = \frac{v_O}{v_I} = \frac{1 + R_F/R_1}{1 + (1 + R_F/R_1)/A_o} \quad (۴۶-۸)$$

عرض باند بهره واحد (f_T)

در یک تقویت‌کننده عملیاتی واقعی نه تنها بهره ولتاژ حلقه باز محدود است بلکه این مقدار نیز تا فرکانس حدود f_b (بین 10 Hz تا 1 KHz) ثابت است و از آن پس کاهش می‌یابد. این کاهش به میزان 20 dB/dec با افزایش فرکانس ادامه می‌یابد (شکل ۸-۳۱).

اگر فرکانس قطع 3 dB (فرکانسی که در آن بهره به اندازه 3 dB از مقدار A_o کمتر است) را با $\omega_b = 2\pi f_b$ نشان دهیم در این صورت پاسخ فرکانسی تقویت‌کننده عملیاتی را می‌توان به صورت زیر نوشت:

$$A(\omega) = \frac{A_o}{1 + j\omega/\omega_b} \quad (۴۷-۸)$$

فرکانسی که در آن بهره ولتاژ حلقه باز تقویت‌کننده برابر واحد شود، عرض باند بهره واحد (f_T) نام دارد. نظر به اینکه در فرکانسهای $\omega \gg \omega_b$ رابطه ۴۷-۸ به صورت

$$A(\omega) \cong \frac{A_o \omega_b}{j\omega} \quad (۴۸-۸)$$

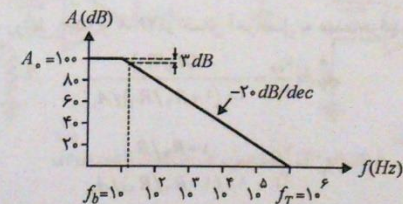
در می‌آید، برای ω_T خواهیم داشت

$$|A(\omega_T)| = 1 \Rightarrow \frac{A_o \omega_b}{\omega_T} = 1 \Rightarrow f_T = A_o f_b \quad (۴۹-۸)$$

بنابراین رابطه ۴۸-۸ را می‌توان به صورت زیر بیان نمود:

$$|A(\omega)| \cong \frac{\omega_T}{\omega} \quad (۵۰-۸)$$

عرض باند بهره واحد در تقویت‌کننده‌های عملیاتی معمولی حدود 1 MHz است. در تقویت‌کننده‌های عملیاتی سریع مقدار این پارامتر ممکن است به بیش از چند ده مگاهرتز نیز برسد.



شکل ۸-۳۱: پاسخ فرکانسی یک تقویت‌کننده عملیاتی نمونه

در تقویت‌کننده‌های با بهره مثبت و منفی برای به دست آوردن پاسخ فرکانسی باید در رابطه ۴۵-۸ و ۴۶-۸ به جای A_o ، $A(\omega)$ را از رابطه ۴۸-۸ جایگزین نماییم. برای این تقویت‌کننده‌ها با جایگزینی مذکور و با فرض اینکه بهره ولتاژ حلقه بسته خیلی کوچکتر از A_o باشد می‌توان نشان داد که فرکانس قطع 3 dB (f_{TdB}) به صورت زیر با f_T در ارتباط است:

$$f_{TdB} = \frac{f_T}{1 + R_2/R_1} \quad (۵۱-۸)$$

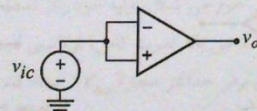
این رابطه برای هر دو تقویت‌کننده با بهره منفی و مثبت صادق است و در آن R_1 و R_2 مقادیر مناسبی مطابق شکل‌های ۲-۸ و ۳-۸ هستند. با توجه به این رابطه ملاحظه می‌کنیم که اگر بهره حلقه بسته یک تقویت‌کننده شامل تقویت‌کننده عملیاتی با $f_T = 1\text{ MHz}$ برابر 100 باشد، در این صورت f_{TdB} برابر 10 KHz خواهد شد. به عبارت دیگر عرض باند تقویت‌کننده گسترش یافته و مثلاً از حدود 10 Hz (مقدار معمول f_b) به 10 KHz رسیده است.

CMRR

در یک تقویت‌کننده عملیاتی ایده‌آل فقط تفاضل سیگنال‌های اعمال شده به سرهای ورودی (v_{id}) تقویت می‌شود و بهره ولتاژی (A_d) که معمولاً برای تقویت‌کننده‌های عملیاتی داده می‌شود مربوط به سیگنال تفاضلی ورودی است (A_d). در عمل نه تنها سیگنال وجه تفاضل بلکه سیگنال وجه مشترک ورودی نیز تقویت می‌شود. منظور از سیگنال وجه مشترک ورودی سیگنالی است که توأماً به هر دو سر ورودی اعمال شده باشد. در شکل ۳۲-۸ ولتاژ v_{ic} سیگنال وجه مشترک ورودی است که با بهره A_c در خروجی ظاهر می‌شود.

$$A_c = \frac{v_o}{v_{ic}} \quad (۵۲-۸)$$

پارامتر CMRR به صورت نسبت بهره ولتاژ سیگنال وجه تفاضل به بهره ولتاژ سیگنال وجه مشترک به صورت زیر تعریف می‌شود:



شکل ۸-۳۲: سیگنال وجه مشترک ورودی

$$\rho = CMRR = \left| \frac{A_d}{A_c} \right|$$

معمولاً این پارامتر برحسب دسی بل به صورت زیر بیان می‌شود:

$$\rho = 20 \log \left| \frac{A_d}{A_c} \right| \quad (۵۳-۸)$$

مقدار $CMRR$ برای تقویت‌کننده‌های عملیاتی معمولی حدود ۸۰ تا ۱۰۰ دسی بل است (در حالت ایده‌آل $\rho = \infty$ است).

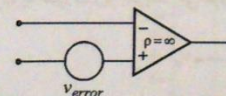
در تقویت‌کننده با بهره منفی چون ورودی مثبت به زمین وصل است سیگنال وجه مشترک عملاً صفر است و محدودیت $CMRR$ نقشی در عملکرد تقویت‌کننده نخواهد داشت. اما در تقویت‌کننده با بهره مثبت ولتاژ ورودی که به سر مثبت اعمال می‌شود در حقیقت خود نقش سیگنال وجه مشترک را دارد. زیرا ولتاژ سر منفی نیز برابر ولتاژ ورودی است (اتصال کوتاه مجازی بین سرهای ورودی).

برای منظور نمودن اثر محدودیت $CMRR$ در مدارهای تقویت‌کننده عملیاتی که در آنها سیگنال وجه مشترک در ورودی وجود دارد، می‌توان یک منبع سیگنال خطا در ورودی اضافه نمود و $CMRR$ را برابر بی‌نهایت در نظر گرفت (شکل ۳۳-۸). این سیگنال خطا که آن را با v_{error} نشان می‌دهیم با بهره A_c تقویت شده و خروجی معادل $A_c \cdot v_{ic}$ (یعنی اثر سیگنال وجه مشترک) خواهد شد.

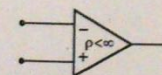
$$v_{error} = \left| \frac{A_c}{A_d} \right| v_{ic} = \frac{v_{ic}}{\rho} \quad (۵۴-۸)$$

علت به کار بردن قدر مطلق A_c مشخص نبودن علامت آن است. با توجه به رابطه ۵۴-۸ ولتاژ v_{error} هم علامت v_{ic} است.

مثال ۵-۸: یک تقویت‌کننده با بهره مثبت (شکل ۳۴-۸)، که تقویت‌کننده عملیاتی آن دارای ρ محدود است را در نظر گرفته و بهره ولتاژ حلقه بسته آن را به دست آورید.

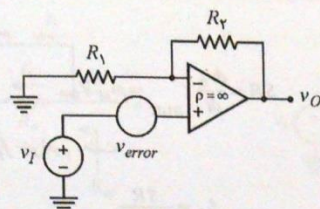


(ب) مدار معادل شکل (الف)



(الف) یک تقویت‌کننده عملیاتی با ρ محدود

شکل ۳۳-۸: بررسی $CMRR$ در یک تقویت‌کننده عملیاتی واقعی



شکل ۳۴-۸: مدار مثال ۵-۸

حل:

تقویت‌کننده عملیاتی غیر ایده‌آل را با مدار معادلی مشابه شکل ۳۳-۸ ب جایگزین می‌نماییم. ولتاژ v_{error} در این حالت برابر است با

$$v_{error} = \frac{v_{ic}}{\rho} = \frac{v_I}{\rho}$$

با توجه به بهره ولتاژ v_O را می‌توان به صورت زیر نوشت:

$$v_O = (v_I + v_{error}) \left(1 + \frac{R_f}{R_1} \right) = v_I \left(1 + \frac{1}{\rho} \right) \left(1 + \frac{R_f}{R_1} \right)$$

و در نتیجه بهره ولتاژ حلقه بسته مدار برابر است با

$$A_V = \left(1 + \frac{1}{\rho} \right) \left(1 + \frac{R_f}{R_1} \right) \quad (۵۵-۸)$$

عرض باند قدرت کامل (f_M)

این پارامتر در ارتباط با پارامتر SR است. همان‌طور که قبلاً اشاره شد سرعت تغییرات ولتاژ خروجی نمی‌تواند از حد معینی تجاوز نماید. چنانچه فرکانس ورودی از میزان مشخصی بیشتر شود، به علت محدودیت SR سیگنال خروجی شکل اولیه خود را از دست داده دچار اعوجاج می‌شود. بنا به تعریف، فرکانس f_M (عرض باند قدرت کامل) فرکانسی است که چنانچه یک سینوسی با این فرکانس در خروجی دامنه‌ای برابر حداکثر مجاز (V_{om}) ایجاد کند، در آن اعوجاج مربوط به SR تولید نشود. اگر یک سینوسی با دامنه V_{om} و فرکانس زاویه‌ای $\omega_M = 2\pi f_M$ را در نظر بگیریم، با

توجه به تعریف فوق داریم

$$SR = \left. \frac{dv_o}{dt} \right|_{\max} = \omega_M V_{om}$$

و بنابراین برای فرکانس f_M خواهیم داشت

$$f_M = \frac{SR}{\pi V_{om}} \quad (۵۶-۸)$$

مثلاً اگر $SR = 5 \text{ V}/\mu\text{Sec}$ و $V_{om} = \pm 10 \text{ V}$ باشد f_M برابر 79.5 KHz خواهد شد که ممکن است از فرکانس قطع 3 dB تقویت‌کننده کمتر باشد. در این صورت برای ولتاژهای با دامنه بزرگ عملاً SR به جای f_{dB} محدود کننده عرض باند تقویت‌کننده خواهد بود.

مقاومت‌های خروجی و ورودی

برخلاف تقویت‌کننده عملیاتی ایده‌آل که مقاومت خروجی آن را صفر در نظر گرفتیم، تقویت‌کننده عملیاتی واقعی دارای یک مقاومت خروجی در حدود 100Ω (برای تقویت‌کننده‌های عملیاتی معمولی) است. البته در تقویت‌کننده‌هایی که با استفاده از تقویت‌کننده عملیاتی و مقاومتهای خارجی ساخته می‌شوند مقاومت خروجی مدار از مقاومت خروجی تقویت‌کننده عملیاتی کمتر خواهد بود.

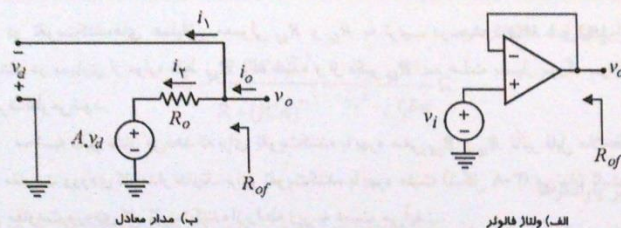
مثال ۸-۶: در یک ولتاژ فالتور از تقویت‌کننده عملیاتی با $R_o = 100 \Omega$ و $A_o = 10^5$ استفاده شده است. مقاومت خروجی آن را محاسبه نمایید.

حل:

در شکل ۸-۳۵ ب مدار معادل ولتاژ فالتور جهت محاسبه مقاومت خروجی ترسیم شده است. در این شکل واضح است که جریان $i_1 = 0$ و $v_o = -v_d$ است. بنابراین با نوشتن معادله KVL در حلقه خروجی داریم

$$v_o = R_o i_1 + A_o v_d = R_o i_o - A_o v_o$$

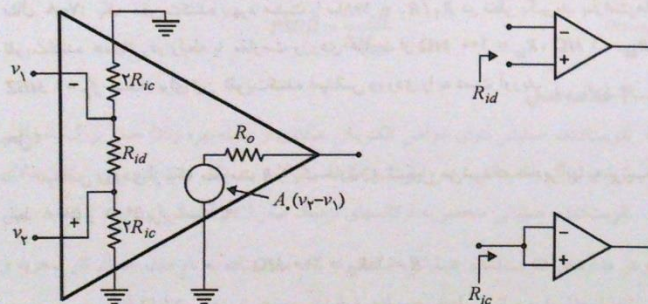
$$R_{of} = \frac{v_o}{i_o} = \frac{R_o}{1 + A_o} \cong \frac{R_o}{A_o} = \frac{100}{10^5} = 10^{-3} \Omega$$



شکل ۸-۳۵: مدار مثال ۸-۶

ملاحظه می‌کنیم که مقاومت خروجی تقویت‌کننده عملیاتی در مدار مذکور نقش چندان مهمی ندارد و چنانچه از آن صرف‌نظر می‌نمودیم تغییر زیادی حاصل نمی‌شد. تأثیر قابل توجه این مقاومت در امپدانس خروجی مدار وقتی ظاهر می‌شود که محدودیت عرض باند را نیز در نظر بگیریم. می‌توان نشان داد که اگر به جای $A_o(\omega)$ را از رابطه ۸-۴۷ یا ۸-۴۸ جایگزین نماییم، در این صورت امپدانس خروجی مدار اثر یک سلف با اندوکتانس قابل توجه (چند میلی‌هانی) را خواهد داشت. ■

برای تقویت‌کننده عملیاتی معمولاً دو نوع مقاومت ورودی تعریف می‌شود. این مقاومت‌ها و مدار معادل تقویت‌کننده عملیاتی که در آن مقاومت‌های مذکور در نظر گرفته شده‌اند در شکل ۸-۳۶ نشان داده شده‌اند.



شکل ۸-۳۶: مقاومت‌های ورودی تقویت‌کننده عملیاتی و مدار معادل آن

در تقویت‌کننده‌های عملیاتی معمولی R_{id} و R_{ic} به ترتیب در حدود $1\text{ M}\Omega$ و $100\text{ M}\Omega$ هستند. در بسیاری از موارد فقط R_{id} داده شده و از ذکر R_{ic} به علت بسیار بزرگ بودن آن صرف‌نظر می‌شود.

محاسبه دقیق نشان می‌دهد که برای تقویت‌کننده با بهره منفی R_{id} و R_{ic} تأثیر قابل ملاحظه‌ای در مقاومت ورودی کل مدار ندارند. برای تقویت‌کننده با بهره مثبت (شکل ۸-۳) می‌توان ثابت کرد که مقاومت ورودی کل تقویت‌کننده از رابطه زیر به دست می‌آید:

$$R_i = \frac{RR'}{R+R'} \quad (8-59)$$

که در آن R و R' عبارتند از

$$R = 2R_{ic}, \quad R' = \frac{A_o R_{id}}{1 + R_T/R_1} \quad (8-58)$$

در رابطه فوق A_o بهره ولتاژ حلقه باز تقویت‌کننده عملیاتی است. چنانچه محدودیت عرض باند تقویت‌کننده عملیاتی را نیز منظور نماییم، یعنی A_o را با $A(\omega)$ از رابطه ۸-۴۸ جایگزین نماییم مقاومت R' به یک امپدانس خازنی تبدیل می‌شود. به عبارت دیگر در ورودی تقویت‌کننده با بهره مثبت، امپدانس متشکل از مقاومت R موازی با یک خازن دیده می‌شود که ظرفیت این خازن برابر است با

$$C = \frac{1 + R_T/R_1}{\omega_T R_{id}} \quad (8-59)$$

مثال ۸-۷: یک تقویت‌کننده بهره مثبت را با $R_T/R_1 = 10$ در نظر بگیرید. پارامترهای تقویت‌کننده عملیاتی در رابطه با مقاومت ورودی عبارت از $R_{ic} = 100\text{ M}\Omega$ ، $R_{id} = 1\text{ M}\Omega$ و $f_T = 1\text{ MHz}$ هستند. برای این تقویت‌کننده امپدانس ورودی را به دست آورید.

حل:

امپدانس ورودی از یک مقاومت R و یک خازن C تشکیل می‌شود که مقادیر آنها به ترتیب از رابطه ۸-۵۸ و ۸-۵۹ برابر است با

$$R = 2R_{ic} = 200\text{ M}\Omega$$

$$C = \frac{1 + R_T/R_1}{\omega_T R_{id}} = \frac{1 + 10}{(2\pi \times 10^6)(10^6)} = 1.75\text{ pF}$$

بنابراین از رابطه ۸-۵۷ داریم

$$Z_i = \frac{R(j\omega)^{-1}}{R + (j\omega)^{-1}} = \frac{2 \times 10^{12}}{10^4 + j3.75\omega} \Omega$$

سایر پارامترها

در مورد دیگر پارامترهایی که در جداول مشخصات تقویت‌کننده‌های عملیاتی ذکر می‌شوند، تنها به تعریف آنها اکتفا نموده و بحث عملکرد تقویت‌کننده عملیاتی واقعی را به پایان می‌رسانیم.

رانس حرارتی ولتاژ انحراف از میزان $(\Delta V_{off})/\Delta T$: منظور از این پارامتر تغییرات نسبی ولتاژ انحراف از میزان با دماست. اندازه این پارامتر معمولاً حدود چند μV به ازای یک درجه سانتیگراد است.

دامنه حداکثر تغییرات ولتاژ خروجی (V_{om}) : این ولتاژ معمولاً حدود یک یا دو ولت کمتر از ولتاژ تغذیه است.

میزان وابستگی به ولتاژ تغذیه $(PSRR)$: این پارامتر در واقع بیان کننده حساسیت V_{off} نسبت به ولتاژ تغذیه به صورت زیر بوده و به صورت نسبت تغییرات ولتاژ انحراف از میزان ورودی به تغییر ولتاژ منبع تغذیه تعریف می‌شود:

$$PSRR = \frac{\Delta V_{off}}{\Delta V_{SS}} \quad (8-60)$$

۴-۸ خلاصه فصل

- تقویت‌کننده عملیاتی دارای خواص الکتریکی متمایزی از جمله بهره ولتاژ خیلی بزرگ، امپدانس ورودی بزرگ و امپدانس خروجی کوچک است. لازم به ذکر است که بهره ولتاژ بالای تقویت‌کننده عملیاتی منحصر به فرکانسهای نزدیک صفر (DC) است.
- در مدارهای تقویت‌کننده عملیاتی، استفاده از یک مدل ساده به نام مدل ایده‌آل کار تجزیه و تحلیل مدار را به مراتب ساده‌تر می‌سازد. فرضهای مهم در این مدل عبارتند از

$$f_T = \infty, R_o = 0, R_i = \infty, A_V = \infty$$

بر اساس این مدل به ازای $v_D = \pm \varepsilon$ ، ولتاژ خروجی به حد اشباع می‌رسد.

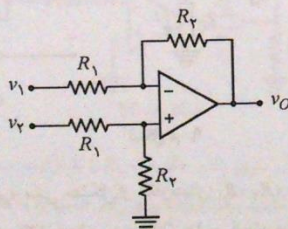
- بر مبنای فرضهای مدل ایده‌آل، دو سر ورودی یک تقویت‌کننده عملیاتی را می‌توان به طور همزمان به صورت اتصال کوتاه ($v_+ = v_-$) و مدار باز ($i_+ = i_- = 0$) مجازی در نظر گرفت.
- از تقویت‌کننده عملیاتی می‌توان برای طراحی مدارهای متنوعی از جمله تقویت‌کننده‌های با بهره مثبت یا منفی، مدار بافر، مدار جمع‌کننده، انتگرال‌گیر، مشتق‌گیر، مبدل امپدانس منفی، منبع جریان ایده‌آل، کامپیوتر آنالوگ و بسیاری کاربردهای دیگر استفاده نمود.
- کامپیوتر آنالوگ را می‌توان به منظور پیش‌بینی رفتار یک سیستم فیزیکی که به صورت مجموعه‌ای از معادلات دیفرانسیل و انتگرال قابل توصیف باشد برنامه‌ریزی کرد.
- یک کامپیوتر آنالوگ معمولاً از مدارهای تقویت‌کننده، جمع‌کننده و انتگرال‌گیر تشکیل می‌شود. در برنامه‌ریزی یک کامپیوتر آنالوگ برای شبیه‌سازی یک سیستم، مدارهای مذکور به نحو مناسبی به هم متصل شده، مقادیر و اجزای آنها به گونه‌ای تنظیم می‌شوند که معادلات حاکم بر ورودی و خروجی سیستم مورد نظر، بین ورودی و خروجی کامپیوتر آنالوگ برقرار شود.
- خواص یک تقویت‌کننده عملیاتی واقعی با مدل ایده‌آل آن، تفاوت‌های قابل ملاحظه‌ای دارد. گرچه در تجزیه و تحلیل مدارهای تقویت‌کننده عملیاتی با مدل ایده‌آل، این تفاوت‌ها فقط تقریبی‌ها را وارد می‌نمایند، اما به هر حال آشنایی با آنها برای طراحی با تقویت‌کننده عملیاتی کاملاً ضروری است.
- محدودیت‌های تقویت‌کننده عملیاتی واقعی توسط یک سری از پارامترهای مشخص تعیین می‌شوند. مقادیر این پارامترها را می‌توان در کتابهای اطلاعات تقویت‌کننده‌های عملیاتی جستجو نمود.
- از جمله مهمترین پارامترهای تقویت‌کننده عملیاتی می‌توان ولتاژ انحراف از میزان ورودی (V_{off})، جریانهای بایاس و انحراف از میزان ورودی (I_B و I_{off})، بهره ولتاژ حلقه باز (A_o)، عرض باند بهره واحد (f_c)، حداکثر سرعت تغییرات خروجی (SR)، مقاومت‌های ورودی و خروجی و $CMRR$ را نام برد.

۵-۸ مسائل

۱. یک مدار متشکل از دو تقویت‌کننده عملیاتی با ورودیهای v_1 و v_2 و مقاومت‌های ورودی $100\text{ K}\Omega$ طراحی نمایید که خروجی آن به صورت $v_O = v_1 - 10v_2$ باشد.
۲. مدارهایی با بهره‌های ۱، ۲ و ۱٫۵ به کمک تقویت‌کننده عملیاتی طراحی نمایید.
۳. مداری طراحی نمایید که دارای یک تقویت‌کننده عملیاتی و سه ورودی v_1 ، v_2 و v_3 و خروجی $v_O = v_1 + v_2 - 2v_3$ باشد. مقاومت‌های به کار رفته در سرهای ورودی $10\text{ K}\Omega$ باشند.
۴. نشان دهید برای مدار شکل ۵-۸-ب ولتاژ خروجی v_O را می‌توان برحسب ورودیهای v_{I1} تا v_{I8} به صورت زیر بیان نمود:

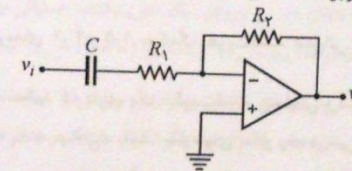
$$v_O = R_p \left(1 + \frac{R'}{R} \right) \sum_{k=1}^n \frac{v_{I_k}}{R_p + R_k}$$

۵. یک تقویت‌کننده با بهره تفاضلی 10 و مقاومت ورودی تفاضلی $20\text{ K}\Omega$ طراحی نمایید. مقاومت دیده شده بین سر مثبت و زمین چه مقدار است؟ مقاومت از سر منفی چقدر است؟ طرح مدار را طوری اصلاح کنید که بدون تغییر سایر مشخصات، این دو مقاومت ورودی برابر شوند.
۶. تقویت‌کننده تفاضلی شکل ۵-۸-م را در نظر بگیرید. فرض کنید $R_1 = 10\text{ K}\Omega$ و $R_2 = 1\text{ M}\Omega$ باشد. در صورتی که تقویت‌کننده عملیاتی دارای $V_{off} = 3\text{ mV}$ ، $I_B = 2\text{ }\mu\text{A}$ و $I_{off} = 50\text{ nA}$ باشد، ولتاژ انحراف از میزان خروجی (به ازای ورودی صفر) چقدر است؟



شکل ۵-۸-م

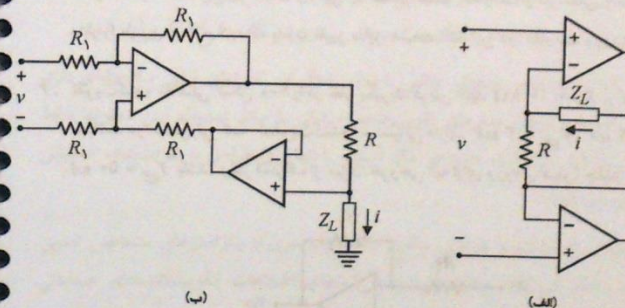
۷. تقویت‌کننده با کاپلاژ خازنی شکل م-۷ را در نظر بگیرید. مقادیر R_1 و R_F را طوری تعیین کنید که $f_{c_{dB}}$ تقویت‌کننده برابر $f_b = 10 \text{ Hz}$ شده و برای $f \gg f_b$ بهره ولتاژ حدوداً برابر ۱۰۰ و مقاومت ورودی تقریباً برابر $1 \text{ K}\Omega$ شود. اندازه و فاز بهره را در $f = 100 \text{ Hz}$ پیدا کنید.



شکل م-۷

۸. یک مبدل مقاومت منفی با مقاومت ورودی $1 \text{ K}\Omega$ طراحی نمایید. این مدار به خروجی یک منبع با ولتاژ مدار باز 1 mV و مقاومت خروجی 900Ω وصل شده است. چه ولتاژی در خروجی این مدار اندازه‌گیری می‌شود؟

۹. در مدارهای شکل م-۹ جریان i را برحسب v به دست آورید.

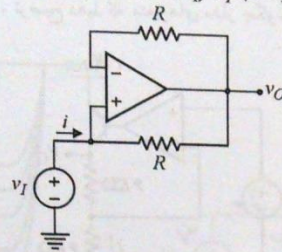


شکل م-۹

۱۰. یک تقویت‌کننده با بهره منفی متشکل از مقاومت‌های R_1 ، R_F و R_P (بین سر مثبت و زمین) دارای مقاومت ورودی $100 \text{ K}\Omega$ و بهره ولتاژ -10 است. برای تقویت‌کننده عملیاتی به کار رفته ولتاژ انحراف از میزان ورودی 2 mV ، جریان بایاس ورودی 20 nA (در جهت وارد شونده)

و جریان انحراف از میزان برابر 3 nA داده شده است. ولتاژ انحراف از میزان خروجی در بدترین حالت چقدر است؟ در صورتی که $R_P = 0$ شود مقدار این ولتاژ چقدر خواهد شد؟

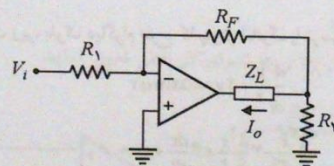
۱۱. جریان بایاس تقویت‌کننده شکل م-۱۱ برابر I_B و جریان انحراف از میزان ورودی برابر صفر است. ولتاژ خروجی v_O را برحسب v_I ، R و I_B بیان نمایید. جریان ورودی i چه مقدار می‌شود؟



شکل م-۱۱

۱۲. الف) مدار شکل م-۱۲ را تجزیه و تحلیل نموده و I_O را برحسب سایر پارامترهای داده شده در روی شکل به دست آورید.

ب) یک منبع $V_S = 2 \text{ V}$ را به صورت سری با $R_S = 1 \text{ K}\Omega$ به سر ورودی V_I متصل می‌کنیم. در صورتی که $R_1 = 100 \text{ K}\Omega$ ، $R_F = 1 \text{ M}\Omega$ و $R_P = 10 \text{ K}\Omega$ باشد، I_O را معین کنید. این مدار چه کاری انجام می‌دهد؟



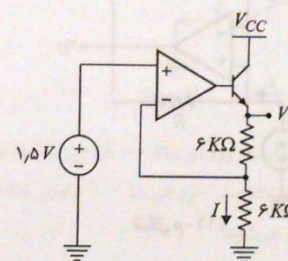
شکل م-۱۲

۱۳. در مدار شکل م-۱۳ ترکیب سری V_I و مقاومت R_1 را با ترکیب موازی I_i با R_1 جایگزین می‌نماییم. با هر فرضی که مایلید یک عبارت برای I_O برحسب I_i به دست آورید. اثر R_1 و Z_L را بر روی عملکرد مدار بررسی نموده و مشخص کنید که مدار چه کاری انجام می‌دهد.

۱۴. مدار نشان داده شده در شکل م-۱۴ به ازای مقادیر $12 \leq V_{CC} \leq 8$ ولت یک مقدار ثابت در خروجی ایجاد می‌کند.

الف) با بیان هر فرضی که لازم می‌دانید، به ازای $V_{CC} = 10$ V، جریان I ، ولتاژ V_{CE} و ولتاژ V_O را به دست آورید.

ب) در $V_{CC} = 12$ V، توضیح دهید که متغیرهای مدار چگونه تغییر می‌کند؟



شکل م-۱۴

۱۵. برای حل دستگاه‌های معادلات زیر، بلوک دیاگرام طرح کامپیوتر آنالوگ را ترسیم نمایید.

$$\begin{cases} x + 2y = t \\ x - 3y = 5 \\ x - 2y = 0 \end{cases} \quad \begin{cases} x - 3y = 5 \\ x + 2y = \sin \omega t \end{cases}$$

۱۶. برای حل معادلات زیر، بلوک دیاگرام طرح کامپیوتر آنالوگ را ترسیم نمایید.

$$\frac{d^2 y}{dt^2} + 2y = 5 \sin \omega t \quad \text{الف)}$$

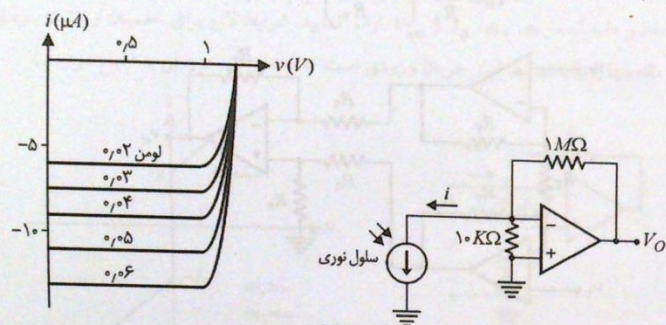
$$\frac{d^2 x}{dt^2} - 3 \frac{dx}{dt} + 4 \frac{dx}{dt} + x = 0 \quad \text{ب)}$$

۱۷. یک طرح کامپیوتر آنالوگ با کارایی بالا برای حل معادله زیر ترسیم نمایید.

$$2 \frac{d^2 y}{dt^2} + 4 \frac{dy}{dt} + y = 2$$

$$y(0) = 3, \quad \frac{dy}{dt}(0) = 1$$

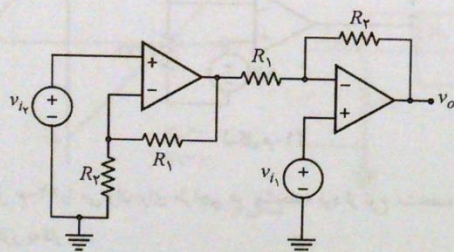
۱۸. مدار سلول نوری شکل م-۱۸ را در نظر بگیرید. مشخصه $v-i$ سلول نوری به ازای مقادیر مختلف شدت نور برحسب لومن (lm) داده شده است. با فرض اینکه تقویت‌کننده عملیاتی در ناحیه خطی کار می‌کند، ولتاژ خروجی را وقتی که سلول در معرض شدت نورهای 0.7 و 0.5 لومن قرار می‌گیرد محاسبه نمایید.



شکل م-۱۸

۱۹. مدار تقویت‌کننده ابزار دقیق شکل م-۱۹ را در نظر بگیرید.

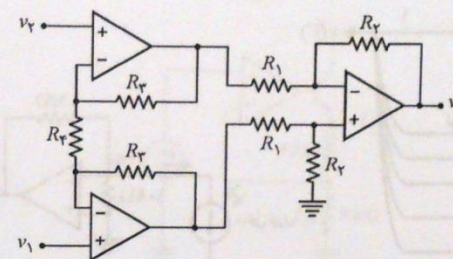
الف) با فرض اینکه تقویت‌کننده‌های عملیاتی در ناحیه خطی خود کار می‌کنند، v_O را برحسب v_{i1} و v_{i2} به دست آورید.
ب) فاصله تغییرات مجاز v_{i1} و v_{i2} را برای کار خطی تعیین نمایید.



شکل م-۱۹

۲۰. مدار شکل م-۲۰ غالباً برای اندازه‌گیری تفاضل ورودیهای v_1 و v_2 و ایجاد یک خروجی متناسب با آن به کار می‌رود. این مدار دارای امپدانس ورودی زیاد بوده و کنترل بهره توسط مقاومت R_F صورت می‌گیرد. با فرض ایده‌آل بودن تقویت‌کننده‌های عملیاتی نشان دهید که

$$v_o = \frac{-R_F}{R_1} \left(1 + \frac{2R_F}{R_1} \right) (v_2 - v_1)$$

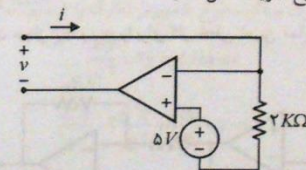


شکل م-۲۰

۲۱. الف) با فرض مدل ایده‌آل غیرخطی تقویت‌کننده عملیاتی و $V_{sat} = 15V$ ، مشخصه $v-i$ مدار

شکل م-۲۱ را به دست آورده و ترسیم نمایید.

ب) یک مقاومت R_1 به دو سر این مدار ببندید. مقدار حداکثر این مقاومت را طوری تعیین کنید که مدار به صورت یک منبع جریان عمل نماید.

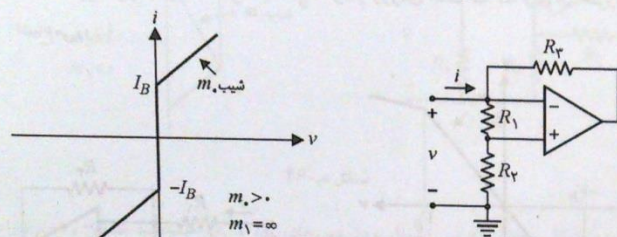


شکل م-۲۱

۲۲. مدار شکل م-۲۲ را می‌توان برای طراحی هر مشخصه فرد از نوع مشخصه نشان داده شده در شکل مذکور به کار برد.

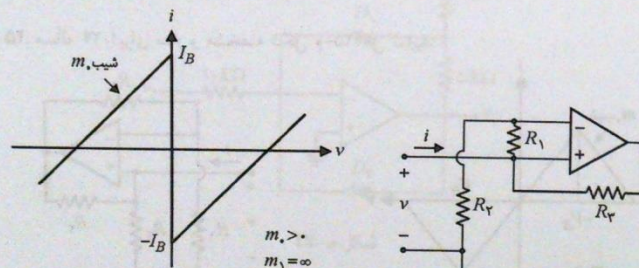
الف) با استفاده از مدل ایده‌آل غیرخطی تقویت‌کننده عملیاتی، مشخصه $v-i$ مدار را به دست آورید. کلیه شیبها و نقاط شکست را برحسب مقادیر مقاومت‌های مدار و ولتاژ اشباع V_{sat} مربوط به تقویت‌کننده عملیاتی بیان نمایید.

ب) با استفاده از نتایج بند (الف) یک الگوریتم برای به دست آوردن مقادیر مقاومت‌ها برحسب مقادیر داده شده m_1, m_2, I_B و V_{sat} ارائه نمایید. شرایط لازم برای اطمینان از مثبت بودن مقاومتها را بیان نمایید. (جریان ورودی است که به ازای آن خروجی به اشباع می‌رود).



شکل م-۲۲

۲۳. مسأله ۲۲ را برای مدار و مشخصه داده شده در شکل م-۲۳ تکرار نمایید.



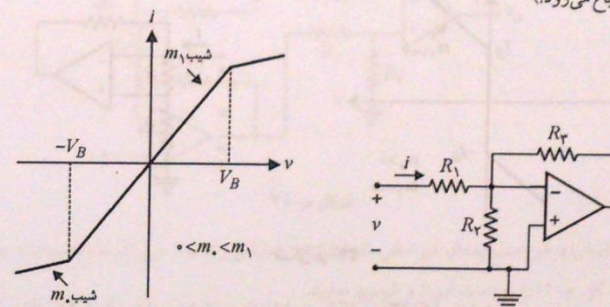
شکل م-۲۳

۲۴. مدار شکل م-۲۴ می‌تواند برای طراحی هر مشخصه فرد از نوع مشخصه نشان داده شده در

شکل مذکور مورد استفاده قرار گیرد.

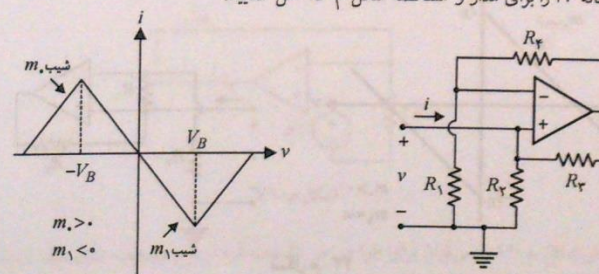
الف) مدل ایده‌آل غیرخطی تقویت‌کننده عملیاتی را به کار برید و مشخصه $v-i$ مدار را به دست آورید. همه شیبها و نقاط شکست مدار را برحسب مقادیر مقاومتها و V_{sat} مربوط به تقویت‌کننده عملیاتی پیدا کنید.

ب) با استفاده از نتایج بند (الف) یک روش طراحی پیشنهاد نمایید. یعنی برای یافتن مقادیر مقاومتها برحسب m_1 ، m_2 ، V_B و V_{sat} یک الگوریتم پیشنهاد نمایید. هر شرط لازم برای مثبت شدن مقادیر مقاومتها را مشخص کنید. (ولتاژ ورودی است که به ازای آن خروجی به اشباع می‌رود).



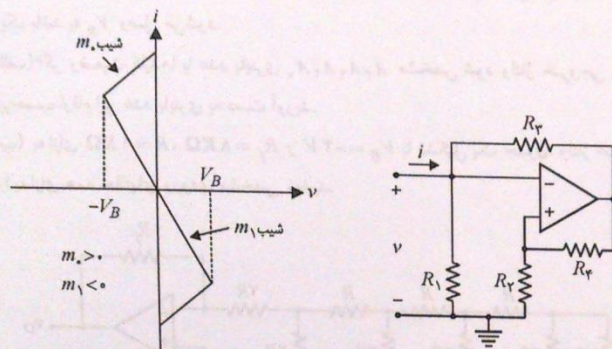
شکل م-۲۴

۲۵. مسأله ۲۴ را برای مدار و مشخصه شکل م-۲۵ حل نمایید.



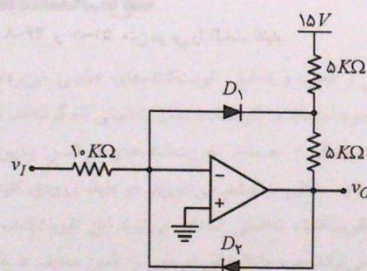
شکل م-۲۵

۲۶. مسأله ۲۴ را برای مدار و مشخصه شکل م-۲۶ تکرار نمایید.



شکل م-۲۶

۲۷. در مدار شکل م-۲۷ با فرض ایده‌آل بودن دیودهای D_1 و D_2 مشخصه انتقالی v_O-v_I را در ناحیه $-10V < v_I < 10V$ به دست آورید.



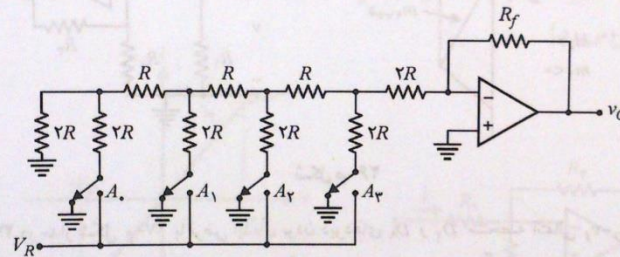
شکل م-۲۷

۲۸. در بسیاری از موارد لازم است که یک عدد باینری (دیجیتال) به ولتاژی آنالوگ تبدیل شود. مدارهای مختلفی برای این منظور پیشنهاد و ساخته شده‌اند که به آنها مبدل دیجیتال به آنالوگ (D/A) گفته می‌شود. مدار شکل م-۲۸ یک D/A است که با استفاده از تقویت‌کننده عملیاتی

ساخته شده است. در این مدار اگر A_i صفر باشد کلید متناظر به زمین وصل می‌شود و اگر A_i یک باشد به V_R وصل می‌شود.

الف) اگر وضعیت کلیدها با عدد باینری $A_4 A_3 A_2 A_1 A_0$ مشخص شود ولتاژ خروجی v_O را برحسب ارقام این عدد باینری به دست آورید.

ب) به ازای $R = 1\text{ K}\Omega$ ، $R_f = 8\text{ K}\Omega$ و $V_R = -4\text{ V}$ با تشکیل یک جدول، ولتاژ خروجی را به ازای همه حالت‌های ورودی مشخص نمایید.



شکل م-۲۸

۲۹. روابط ۸-۴۵، ۸-۴۶ و ۸-۵۱ متن درس را اثبات کنید.

تقویت‌کننده‌های تفاضلی

در این فصل به بررسی و تجزیه و تحلیل تقویت‌کننده‌های خاصی می‌پردازیم که اساساً از ترکیب دو ترانزیستور به وجود آمده‌اند و تقویت‌کننده‌های تفاضلی نام گرفته‌اند. این تقویت‌کننده‌ها در بسیاری از مدارهای الکترونیکی از جمله، تقویت‌کننده‌های فرکانس پایین و فرکانس بالا، مدولاتورها و حتی دروازه‌های منطقی به چشم می‌خورند. در طبقه ورودی کلیه تقویت‌کننده‌های عملیاتی به نحوی از یک تقویت‌کننده تفاضلی استفاده می‌شود. این تقویت‌کننده از پایداری بایاس مطلوبی برخوردار بوده و می‌تواند بهره ولتاژ قابل توجهی را تأمین نماید. طبقات مختلف این تقویت‌کننده بدون نیاز به خازن کوپلاژ قابل اتصال به یکدیگر هستند. با توجه به مزایای مذکور این تقویت‌کننده برای کاربردها در مدارهای مجتمع بسیار مناسب است.

۹-۱ اصول کار و ساختمان

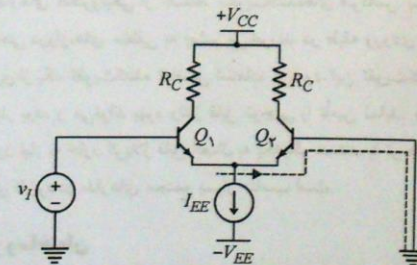
در تقویت‌کننده‌های تک‌ترانزیستوری مثلاً در ترکیب امیتر مشترک، برای دستیابی به پایداری

جریان بایاس لازم است از فیدبک منفی (در فصل بعد به تفصیل در مورد فیدبک منفی صحبت می‌کنیم) به صورت اتصال یک مقاومت بین آمپر و زمین استفاده نمود. اما همان طور که می‌دانیم افزودن این مقاومت بهره ولتاژ تقویت‌کننده را کاهش می‌دهد و برای رفع این مشکل از یک خازن کنارگذر به موازات مقاومت آمپر استفاده می‌شود. استفاده از خازن در مدارهای مجتمع به دلیل سطح زیادی که بر روی تراشه اشغال می‌کند، مطلوب نمی‌باشد. در یک تقویت‌کننده تفاضلی به جای خازن کنارگذر، مسیر سیگنال از طریق یک ترانزیستور دیگر به زمین بسته می‌شود. در شکل ۹-۱ منبع جریان آمپر، پایداری بایاس را تأمین نموده و سیگنال از طریق بیس-آمپر ترانزیستور Q_2 به زمین راه می‌یابد. مقاومت R_C در کلکتور ترانزیستور Q_2 تأثیری در ایفاء نقش مذکور توسط ترانزیستور Q_2 ندارد. اضافه نمودن این مقاومت این امکان را ایجاد می‌کند که به بیس ترانزیستور Q_2 نیز ورودی دیگری متصل شود. با این کار یک تقویت‌کننده با دو سر ورودی شکل می‌گیرد که همان تقویت‌کننده تفاضلی است (شکل ۹-۲).

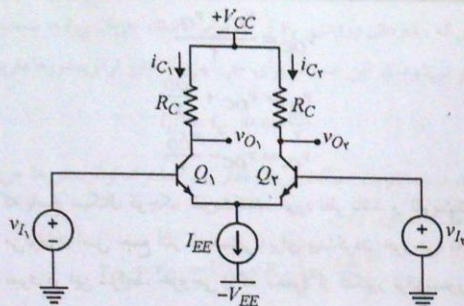
در این تقویت‌کننده می‌توان از هر نوع عنصر فعالی که دارای خاصیت کنترل شونددگی با جریان یا ولتاژ باشد، مثل ترانزیستورهای $JFET$ ، $MOSFET$ و BJT استفاده نمود.

۹-۲ تعاریف اساسی

در تقویت‌کننده تفاضلی شکل ۹-۲ ترانزیستورهای Q_1 و Q_2 و مقاومت‌های کلکتور هر دو ترانزیستور مشابه هم هستند. یک تقویت‌کننده تفاضلی فقط تفاضل دو سیگنال ورودی را تقویت نموده و مقدار متوسط دو سیگنال ورودی با بهره کوچکی در خروجی ظاهر می‌شود.



شکل ۹-۱: نمایش اساس ساختمان یک تقویت‌کننده تفاضلی



شکل ۹-۲: ساختمان یک تقویت‌کننده تفاضلی با ترانزیستور BJT

تفاضل دو سیگنال ورودی v_{I1} و v_{I2} را سیگنال وجه تفاضل نامیده و با v_{ID} نمایش می‌دهند.

$$v_{ID} = v_{I1} - v_{I2} \quad (۱-۹)$$

به همین ترتیب مقدار متوسط دو سیگنال ورودی را سیگنال وجه مشترک ورودیها می‌نامند و با v_{IC} نشان می‌دهند.

$$v_{IC} = \frac{v_{I1} + v_{I2}}{2} \quad (۲-۹)$$

ورودیهای v_{I1} و v_{I2} تقویت‌کننده را نیز می‌توان برحسب سیگنالهای وجه تفاضل و وجه مشترک بیان نمود.

$$v_{I1} = v_{IC} + \frac{v_{ID}}{2} \quad (۳-۹)$$

$$v_{I2} = v_{IC} - \frac{v_{ID}}{2} \quad (۴-۹)$$

مفاهیم فوق در مورد خروجیهای v_{O1} و v_{O2} نیز قابل استفاده هستند و چنانچه ولتاژهای خروجی وجه تفاضل و وجه مشترک را با v_{OD} و v_{OC} نمایش دهیم به طریق مشابه می‌توان نوشت

$$v_{OD} = v_{O1} - v_{O2} \quad (۵-۹)$$

$$v_{OC} = \frac{v_{O1} + v_{O2}}{2} \quad (۶-۹)$$

$$v_{O1} = v_{OC} + \frac{v_{OD}}{2} \quad (۷-۹)$$

$$v_{O2} = v_{OC} - \frac{v_{OD}}{2}$$

در شرایطی که پاسخ سیگنال کوچک تقویت‌کننده مورد نظر باشد و تقویت‌کننده به صورت خطی عمل کند می‌توان از اصل جمع آثار (برهم‌نهی) برای پیدا کردن خروجی، به ازای دو ورودی همزمان استفاده نمود. در این شرایط، خروجی را که معمولاً از کلکتور ترانزیستور دوم می‌گیرند، می‌توان به صورت یک ترکیب خطی از ورودیهای v_{i1} و v_{i2} یا یک ترکیب خطی از v_{ic} و v_{id} به صورت زیر نوشت:

$$v_o = \frac{1}{2} A_d v_{id} + A_c v_{ic} \quad (۸-۹)$$

که در آن A_d و A_c را به ترتیب بهره ولتاژ وجه تفاضل و بهره ولتاژ وجه مشترک می‌نامند. در یک تقویت‌کننده تفاضلی ایده‌آل، $A_c = 0$ است. به عبارت دیگر در حالت ایده‌آل، یک تقویت‌کننده تفاضلی فقط سیگنال وجه تفاضل و یا اختلاف دو ورودی را تقویت می‌کند. در عمل سعی می‌شود که نسبت A_d به A_c حداکثر شود. این نسبت را که در حقیقت بیانگر توانایی حذف سیگنال وجه مشترک است با پارامتری به نام $CMRR$ یا ρ نشان می‌دهند.

$$\rho = CMRR = \left| \frac{A_d}{A_c} \right| \quad (۹-۹)$$

۳-۹ تقویت‌کننده تفاضلی با ترانزیستورهای دوقطبی (BJT)

در تقویت‌کننده تفاضلی شکل ۲-۹ هر دو ترانزیستور به کار رفته از نوع BJT و مشابه هم می‌باشند. امپدانس این دو ترانزیستور به هم متصل و به منبع جریان مشترک I_{EE} وصل شده‌اند. از این نظر این تقویت‌کننده را تقویت‌کننده کوپلاژ امپدیتی نیز می‌نامند. تقویت‌کننده‌های تفاضلی BJT به دلیل اعوجاج کم، در اکثر مدارهای تقویت‌کننده عملیاتی به عنوان طبقه ورودی به کار می‌روند. همچنین، این تقویت‌کننده‌ها در کاربردهای غیرخطی به دلیل عملکرد ساده و سریع خود به عنوان کلید و در مدارهای منطقی به صورت دروازه‌های ECL به کار می‌روند. در مدار مذکور به علت

تقارن، در صورتی که ولتاژهای ورودی v_{i1} و v_{i2} برابر باشند، جریان I_{EE} به نسبت مساوی بین دو ترانزیستور تقسیم می‌شود. در این صورت برای جریانهای کلکتور ترانزیستورها داریم

$$i_{C1} = i_{C2} = \alpha \frac{I_{EE}}{2} \quad (۱۰-۹)$$

که در آن پارامتر α درجه تقویت سیگنال بزرگ مدار بیس مشترک ترانزیستورها می‌باشد. ولتاژهای خروجی در این حالت مساوی و برابر

$$v_{O1} = v_{O2} = V_{CC} - R_C \left(\alpha \frac{I_{EE}}{2} \right) \quad (۱۱-۹)$$

می‌باشند. چنانچه ولتاژهای ورودی مساوی نبوده و به اندازه Δv_I با هم اختلاف داشته باشند $(\Delta v_I = v_{i1} - v_{i2})$ جریانهای ترانزیستورها به اندازه ΔI تغییر کرده و داریم

$$i_{C1} = \frac{\alpha I_{EE}}{2} + \Delta I \quad (۱۲-۹)$$

$$i_{C2} = \frac{\alpha I_{EE}}{2} - \Delta I \quad (۱۳-۹)$$

و از آنجا ولتاژهای خروجی را می‌توان به صورت زیر نوشت:

$$v_{O1} = V_{CC} - \frac{\alpha R_C I_{EE}}{2} - R_C \Delta I \quad (۱۴-۹)$$

$$v_{O2} = V_{CC} - \frac{\alpha R_C I_{EE}}{2} + R_C \Delta I \quad (۱۵-۹)$$

در این صورت برای ولتاژ خروجی وجه تفاضل داریم

$$v_{OD} = v_{O1} - v_{O2} = -2 R_C \Delta I \quad (۱۶-۹)$$

رابطه ۱۶-۹ عملکرد مدار مذکور را به صورت یک تقویت‌کننده برای سیگنالهای کوچک تفاضلی ورودی نشان می‌دهد؛ زیرا v_{OD} متناسب با ΔI و در نتیجه متناسب با Δv_I می‌باشد. در محدوده عملکرد خطی این تقویت‌کننده، هر دو ترانزیستور در ناحیه فعال کار می‌کنند. در صورتی که مؤلفه وجه مشترک ورودیها از یک ناحیه مشخص تجاوز کند ترانزیستورها از ناحیه خطی کار خود خارج می‌شوند. چنانچه تفاضل ورودیها نیز از حدی بیشتر شود یکی از ترانزیستورها قطع شده و کل جریان I_{EE} از ترانزیستور دیگر عبور می‌کند. در این حالت مدار می‌تواند به صورت یک کلید عمل کند.

تجزیه و تحلیل سیگنال بزرگ

در این بخش ضمن بررسی و تجزیه و تحلیل سیگنال بزرگ این تقویت‌کننده نشان خواهیم داد که دامنه تغییرات ورودی در محدوده خطی این تقویت‌کننده به 26 mV می‌رسد. این در حالی است که در یک مدار آمپتر مشترک ساده چنانچه دامنه سیگنال ورودی به 2.5 mV برسد، اعوجاج در سیگنال خروجی از ۱۰٪ تجاوز خواهد کرد. به عبارت دیگر محدوده خطی یک تقویت‌کننده تفاضلی حدوداً ده برابر یک تقویت‌کننده آمپتر مشترک است. برای تجزیه و تحلیل مدار می‌توان از معادله KVL در حلقه بیس-آمپتر دو ترانزیستور شکل ۹-۲ شروع کرد.

$$V_{I_1} - V_{BE_1} + V_{BE_2} - V_{I_2} = 0 \quad (17-9)$$

با استفاده از مدل EM^* برای ولتاژهای بیس-آمپتر ترانزیستورها داریم

$$V_{BE_1} = V_T \ln \frac{i_{C_1}}{I_{S_1}} \quad (18-9)$$

$$V_{BE_2} = V_T \ln \frac{i_{C_2}}{I_{S_2}} \quad (19-9)$$

از ترکیب معادلات ۹-۱۷ تا ۹-۱۹ داریم

$$\frac{i_{C_1}}{i_{C_2}} = \exp \left(\frac{V_{I_1} - V_{I_2}}{V_T} \right) = \exp \left(\frac{v_{ID}}{V_T} \right) \quad (20-9)$$

که در آن v_{ID} سیگنال وجه تفاضل می‌باشد. همچنین در به دست آوردن رابطه ۹-۲۰ ترانزیستورها مشابه و بنابراین $I_{S_1} = I_{S_2}$ فرض شده‌اند. برای جریانهای کلکتور ترانزیستورها نیز می‌توان نوشت

$$i_{C_1} + i_{C_2} = \alpha (i_{E_1} + i_{E_2}) = \alpha I_{EE} \quad (21-9)$$

یا

1. Ebers-Moll

* مدل EM (ابرز-مول) یک مدل فرکانس پایین برای BJT است که براساس فیزیک BJT بنا شده است. در این مدل BJT به منزله دو دیود (پیوند بیس-آمپتر و پیوند کلکتور-بیس) در نظر گرفته می‌شود و معادلات دیود (روابط ۱-۲ و ۲-۲ در جلد اول کتاب) در آنها صدق می‌کند.

$$i_{C_1} = \frac{\alpha I_{EE}}{1 + i_{C_2}/i_{C_1}} \quad (22-9)$$

که با استفاده از رابطه ۹-۲۰ به صورت زیر درمی‌آید:

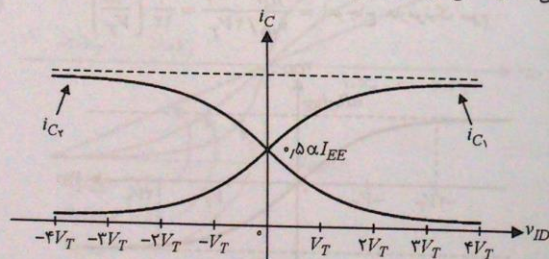
$$i_{C_1} = \frac{\alpha I_{EE}}{1 + \exp \left(-\frac{v_{ID}}{V_T} \right)} \quad (23-9)$$

و به همین ترتیب برای i_{C_2} خواهیم داشت

$$i_{C_2} = \frac{\alpha I_{EE}}{1 + \exp \left(\frac{v_{ID}}{V_T} \right)} \quad (24-9)$$

منحنی تغییرات جریانهای i_{C_1} و i_{C_2} در شکل ۹-۳ نمایش داده شده است. همان طور که ملاحظه می‌شود در $v_{ID} > 4V_T$ ، $i_{C_2} \approx 0$ و $i_{C_1} \approx \alpha I_{EE}$ بوده و همچنین به ازای مقادیر $v_{ID} < -4V_T$ ، $i_{C_1} \approx 0$ و $i_{C_2} \approx \alpha I_{EE}$ می‌باشد. به عبارت دیگر چون در دمای معمولی $V_T \approx 26\text{ mV}$ است می‌توان گفت برای دامنه ورودیهای بزرگتر از $4V_T \approx 0.1\text{ V}$ مدار مذکور به صورت یک کلید بسیار خوب عمل می‌کند.

همین طور ملاحظه می‌کنیم که به ازای دامنه ورودیهای کمتر از 26 mV تقویت‌کننده دارای پاسخ خطی مطلوبی است. برای بررسی بیشتر تقویت‌کننده در ناحیه خطی به تجزیه و تحلیل دامنه هارمونیکهای ورودی می‌پردازیم و نشان می‌دهیم که در محدوده خطی فوق دامنه هارمونیکها به طور قابل توجهی تضعیف می‌شوند. برای این منظور ابتدا ولتاژ خروجی وجه تفاضل را به دست می‌آوریم.



شکل ۹-۳: نمایش تغییرات جریانهای کلکتور ترانزیستورها بر حسب تغییر دامنه سیگنال وجه تفاضل

$$v_{O1} = V_{CC} - R_C i_{C1} \quad (25-9)$$

$$v_{O2} = V_{CC} - R_C i_{C2} \quad (26-9)$$

که با جایگزینی از (۲۳-۹) و (۲۴-۹) خواهیم داشت

$$v_{OD} = v_{O1} - v_{O2} = \alpha I_{EE} R_C \tanh \left[-\frac{v_{ID}}{2V_T} \right] \quad (27-9)$$

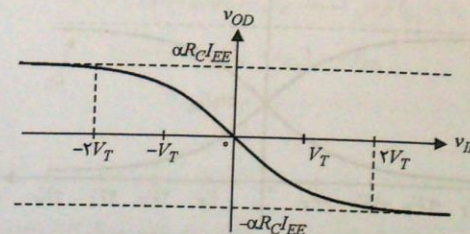
منحنی تغییرات v_{OD} که همان خروجی وجه تفاضل مدار است بر حسب ورودی وجه تفاضل v_{ID} در شکل ۴-۹ نمایش داده شده است.

یکی از روشهای ارزیابی خطی بودن یک تقویت‌کننده، بررسی اعوجاج ناشی از هارمونیکهای مختلف سیگنال ورودی در خروجی می‌باشد. در تقویت‌کننده تفاضلی مورد نظر، با بسط تابع $\tanh(\cdot)$ در رابطه ۲۷-۹ در محدوده $1 \gg \frac{v_{ID}}{2V_T}$ خواهیم داشت

$$v_{OD} \cong \alpha R_C I_{EE} \left[-\frac{v_{ID}}{2V_T} + \frac{v_{ID}^3}{24V_T^3} + \dots \right] \quad (28-9)$$

جمله اول داخل کروشه هارمونیک اول و جمله دوم هارمونیک سوم است. همان طور که ملاحظه می‌شود، در این بسط جمله درجه دوم که هارمونیک دوم نام دارد دیده نمی‌شود. طبق تعریف، نسبت دامنه هر هارمونیک به دامنه هارمونیک اصلی را اعوجاج آن هارمونیک می‌نامند. لذا برای اعوجاج هارمونیک سوم داریم

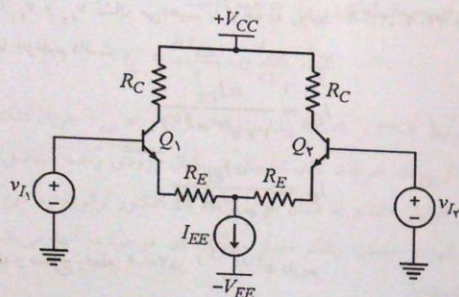
$$\text{اعوجاج سوم} = \frac{v_{ID}^3 / 24V_T^3}{v_{ID} / 2V_T} = \frac{1}{12} \left(\frac{v_{ID}}{V_T} \right)^2 \quad (29-9)$$



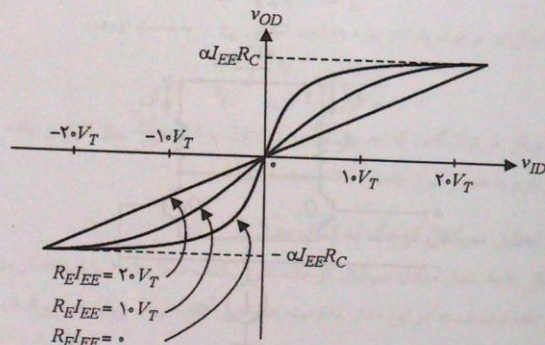
شکل ۴-۹: منحنی تغییرات ولتاژ خروجی وجه تفاضل بر حسب ولتاژ ورودی وجه تفاضل

در صورتی که $v_{ID} = V_T$ در نظر گرفته شود، اعوجاج هارمونیک سوم برابر $\frac{1}{12}$ می‌شود. یعنی برای دامنه ورودی تفاضلی تا اندازه V_T (۲۶ mV)، اعوجاج هارمونیک سوم که عمده‌ترین اعوجاج است از ۱۰ درصد کمتر می‌باشد.

توجه کنید که دامنه خطی بودن ولتاژ ورودی را می‌توان با افزودن دو مقاومت امیتر مطابق شکل ۵-۹ افزایش داد. با تجزیه و تحلیل سیگنال بزرگ می‌توان نشان داد که در این حالت دامنه خطی بودن تقویت‌کننده حدوداً به اندازه افت ولتاژ روی مقاومت R_E است (شکل ۶-۹).



شکل ۵-۹: استفاده از مقاومت‌های امیتر جهت افزایش دامنه خطی بودن تقویت‌کننده تفاضلی



شکل ۶-۹: منحنی مشخصه تغییرات خروجی وجه تفاضل بر حسب ورودی وجه تفاضل و اثر مقاومت R_E در خطی‌تر کردن مشخصه

تجزیه و تحلیل سیگنال کوچک

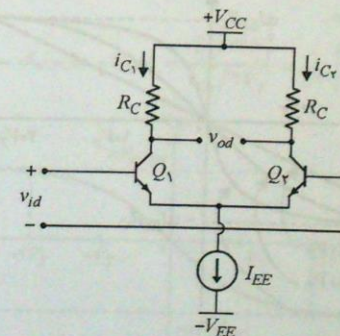
گرچه برای به دست آوردن پارامترهای سیگنال کوچک تقویت‌کننده می‌توانیم مستقیماً از یکی از مدل‌های هیبرید ترانزیستور استفاده نماییم، ولی قبل از آن با توجه به در دسترس بودن معادلات جریان کلکتور ترانزیستورها می‌توانیم با بسط توابع آنها حول نقطه کار، درک عمیق‌تری از وضعیت سیگنال‌های کوچک مدار به دست آوریم. توجه کنید که در این بحث فرض بر آن است که ورودیهای تقویت‌کننده (v_{i1} و v_{i2}) صرفاً حاوی سیگنال ac بوده و مقادیر DC آنها صفر است. لذا در این قسمت آنها را با v_{i1} و v_{i2} نشان می‌دهیم. با توجه به روابط ۹-۲۳، ۹-۲۴ و شکل ۹-۷ برای جریان کلکتورها خواهیم داشت

$$i_{C1} = \frac{\alpha I_{EE}}{1 + e^{-v_{id}/V_T}} \quad (۹-۳۰)$$

$$i_{C2} = \frac{\alpha I_{EE}}{1 + e^{v_{id}/V_T}} \quad (۹-۳۱)$$

با ضرب صورت و مخرج رابطه ۹-۳۰ در $e^{v_{id}/2V_T}$ داریم

$$i_{C1} = \frac{\alpha I_{EE} e^{v_{id}/2V_T}}{e^{v_{id}/2V_T} + e^{-v_{id}/2V_T}} \quad (۹-۳۲)$$



شکل ۹-۷: نمایش ولتاژهای تفاضلی ورودی و خروجی و جریانهای کلکتور ترانزیستورها

با فرض $v_{id} \ll 2V_T$ و با توجه به بسط توابع نمایی داریم

$$i_{C1} \cong \frac{\alpha I_{EE} (1 + v_{id}/2V_T)}{1 + \frac{v_{id}}{2V_T} + 1 - \frac{v_{id}}{2V_T}} \quad (۹-۳۳)$$

بنابراین

$$i_{C1} \cong \frac{\alpha I_{EE}}{2} + \frac{\alpha I_{EE}}{2V_T} \cdot \frac{v_{id}}{2} \quad (۹-۳۴)$$

به همین ترتیب برای جریان کلکتور i_{C2} خواهیم داشت

$$i_{C2} \cong \frac{\alpha I_{EE}}{2} - \frac{\alpha I_{EE}}{2V_T} \cdot \frac{v_{id}}{2} \quad (۹-۳۵)$$

با دقت در روابط ۹-۳۴ و ۹-۳۵ پیداست که به ازای $v_{id} = 0$ جریان کلکتور دو ترانزیستور مساوی و برابر $\alpha I_{EE}/2$ خواهد شد. اِعمال سیگنال ورودی وجه تفاضل، جریان کلکتور ترانزیستور اول را افزایش داده و به همان میزان از جریان کلکتور ترانزیستور دوم می‌کاهد. میزان تغییرات این جریانها در حقیقت بیانگر مقدار سیگنال ac موجود در آنها می‌باشد. مثلاً مقدار ac جریان i_{C1} برابر است با

$$i_{c1} = \frac{\alpha I_{EE}}{2V_T} \cdot \frac{v_{id}}{2} \quad (۹-۳۶)$$

که با استفاده از آن می‌توان پارامتر بهره هدایت انتقالی g_m را به دست آورد.

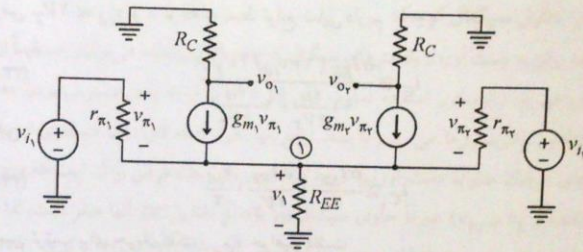
$$g_m = \frac{i_{c1}}{v_{i1}} = \frac{i_{c1}}{v_{id}/2} = \frac{\alpha I_{EE}}{2V_T} \quad (۹-۳۷)$$

به عبارت دیگر می‌توان گفت که جریان ترانزیستور اول به اندازه $g_m \frac{v_{id}}{2}$ افزایش یافته و جریان ترانزیستور دوم به همین میزان کاهش یافته است.

تجزیه و تحلیل سیگنال کوچک به کمک مدل π

در شکل ۹-۸ مدار معادل سیگنال کوچک تقویت‌کننده شکل ۹-۷ با استفاده از مدل هیبرید π نمایش داده شده است. در این مدار مقاومت خروجی منبع جریان I_{EE} برابر R_{EE} در نظر گرفته شده است.

چون معمولاً ترانزیستورهای به کار رفته مشابه یکدیگر هستند، بنابراین $I_{S1} = I_{S2} = I_S$



شکل ۹-۸: مدار معادل سیگنال کوچک تقویت‌کننده تفاضلی شکل ۹-۷

و بسا برای جریانه‌های بایاس دو ترانزیستور مساوی بوده و در نتیجه $h_{fe1} = h_{fe2} = h_{fe}$ و $g_{m1} = g_{m2} = g_m$ و $r_{\pi1} = r_{\pi2} = r_{\pi}$ خواهد بود. با نوشتن معادله KCL در گره (۱) داریم

$$\frac{v_{i1} - v_1}{r_{\pi}} + g_m(v_{i1} - v_1) + g_m(v_{i2} - v_1) + \frac{v_{i2} - v_1}{r_{\pi}} - \frac{v_1}{R_{EE}} = 0 \quad (38-9)$$

که در آن v_1 ولتاژ گره (۱) است. از معادله فوق داریم

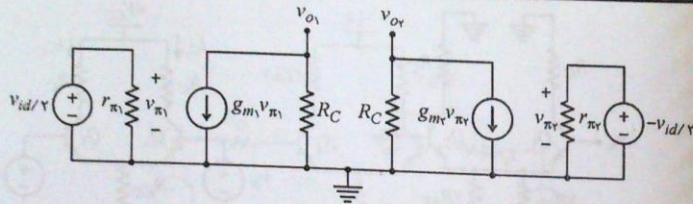
$$v_1 = \frac{v_{i1} + v_{i2}}{2 + \frac{1}{g_m R_{EE} (1 + \frac{1}{h_{fe}})}} \approx \frac{v_{i1} + v_{i2}}{2 + \frac{1}{g_m R_{EE}}} \quad (39-9)$$

از معادله فوق پیدا است که برای ورودیهای وجه تفاضل یعنی $v_{i1} = v_{id}/2$ و $v_{i2} = -v_{id}/2$ ولتاژ گره (۱) برابر صفر بوده و در نتیجه می‌توان این نقطه را زمین فرض کرد. در این صورت مدار معادل برای ورودی بدون وجه مشترک به صورت شکل ۹-۹ درمی‌آید. با توجه به شکل ۹-۹ داریم

$$v_{od} = v_{o1} - v_{o2} = -g_m R_C (v_{i1} - v_{i2}) \quad (40-9)$$

که در آن g_m با استفاده از رابطه ۳۷-۹ قابل محاسبه است. بهره تفاضلی مدار که طبق تعریف نسبت سیگنال تفاضلی خروجی به سیگنال تفاضلی ورودی است برابر است با

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_C \quad (41-9)$$



شکل ۹-۹: مدار معادل سیگنال کوچک از دید ورودیهای وجه تفاضل (به ازای ورودی وجه مشترک صفر)

چنانچه فقط ورودیهای وجه مشترک داشته باشیم، یعنی $v_{i1} = v_{i2} = v_{ic}$ ، به علت تقارن مدار جریانهای i_{c1} و i_{c2} با هم برابرند و از مقاومت R_{EE} جریان $2i_c$ می‌گذرد (شکل ۹-۱۰ الف). از این رو می‌توان مقاومت R_{EE} را به دو مقاومت موازی با مقدار $2R_{EE}$ تجزیه کرد و مدار معادل سیگنال را به صورت شکل ۹-۱۰ ب نمایش داد. اما چون مدار کاملاً متقارن است جریان بین دو امپتر برابر صفر ($i_x = 0$) خواهد شد و در نتیجه می‌توان آن را حذف نموده و مدار را به صورت دو نیمه کاملاً مشابه (شکل ۹-۱۰ ج) و مجزا در نظر گرفت.

برای مؤلفه وجه مشترک، از مدار معادل شکل ۹-۱۰ د و با فرض $h_{fe} \gg 1$ می‌توان نوشت

$$A_c = \frac{v_{o1}}{v_{ic}} = \frac{v_{o2}}{v_{ic}} = \frac{v_{oc}}{v_{ic}} = \frac{-g_m R_C}{1 + 2(1 + 1/h_{fe})g_m R_{EE}} \approx \frac{-g_m R_C}{1 + 2g_m R_{EE}} \quad (42-9)$$

اما در حالت کلی ورودیهای مدار شامل وجه مشترک و وجه تفاضل هستند و داریم

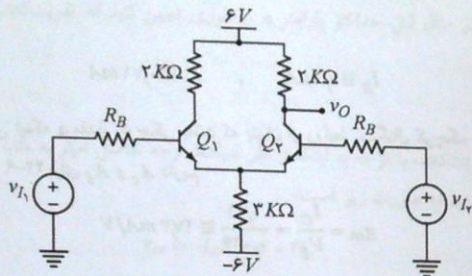
$$v_{i1} = v_{ic} + \frac{v_{id}}{2} \quad (43-9)$$

$$v_{i2} = v_{ic} - \frac{v_{id}}{2} \quad (44-9)$$

برای تجزیه و تحلیل کلی سیگنال کوچک مدار و محاسبه ولتاژهای خروجی می‌توانیم از اصل جمع آثار (برهم‌نهی) استفاده کنیم.

$$v_{o1} = \frac{1}{2} A_d v_{id} + A_c v_{ic} \quad (45-9)$$

$$v_{o2} = -\frac{1}{2} A_d v_{id} + A_c v_{ic} \quad (46-9)$$



شکل ۹-۱۱: مدار مثال ۹-۱

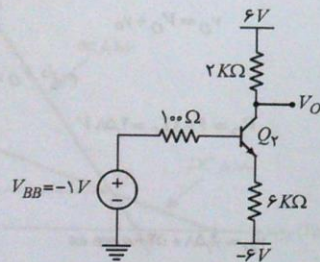
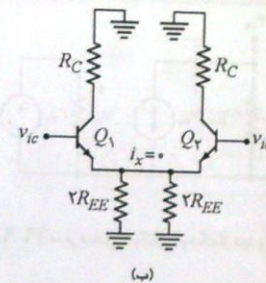
حل:

الف) برای به دست آوردن نقطه کار، سیگنالهای ac را در ورودی برابر صفر قرار می‌دهیم؛ در این صورت مدار کاملاً متقارن شده و جریانهای کلکتور دو ترانزیستور برابر می‌شوند. بنابراین برای بررسی جریانهای بایاس می‌توانیم نیم مدار شکل ۹-۱۲ را در نظر بگیریم که در آن مقاومت R_{EE} به $2R_{EE}$ تبدیل شده است (چرا؟). در این حالت معادله خط بار DC به صورت زیر است:

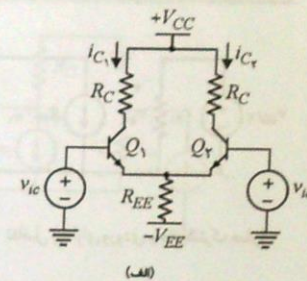
$$V_{CE} \cong 12 - I_C \quad (9-48)$$

برای به دست آوردن جریان کلکتور در نقطه کار ترانزیستور، معادله KVL را در حلقه بیس می‌نویسیم

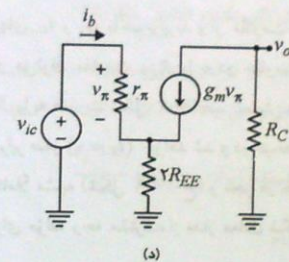
$$V_{BB} = R_B I_B + V_{BE} + 2R_{EE} (1 + h_{fe}) I_B + V_{EE}$$

شکل ۹-۱۲: نیم مدار مثال ۹-۱ بدون حضور سیگنال ac 

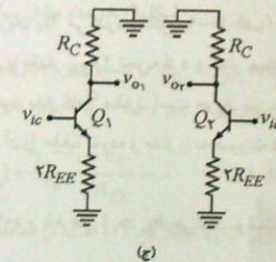
(ب)



(الف)



(د)



(ج)

شکل ۹-۱۰: الف) تقویت‌کننده تفاضلی با ورودیهای وجه مشترک (ب) مدار معادل سیگنال تقویت‌کننده برای ورودیهای وجه مشترک (ج) دو نیم مدار تقویت‌کننده تفاضلی برای ورودیهای وجه مشترک (د) نیم مدار معادل سیگنال کوچک تقویت‌کننده تفاضلی برای ورودیهای وجه مشترک

و بنابراین

$$V_{od} = V_{o1} - V_{o2} = A_d V_{id} \quad (9-49)$$

مثال ۹-۱: در تقویت‌کننده شکل ۹-۱۱ با فرض $R_B = 100 \Omega$ ، $h_{fe1} = h_{fe2} = 100$ ،

$$V_{I1} = -1 + a \cos \omega t \text{ و } V_{I2} = -1 - a \cos \omega t, V_{BE1} = V_{BE2} = 0.7V$$

الف) جریان بایاس کلکتور ترانزیستورها را به دست آورید.

ب) بهره‌های ولتاژ A_d ، A_c ، $CMRR$ (بر حسب dB) و خروجی v_o مدار را محاسبه نمایید.

ج) ولتاژ کل خروجی v_o را برای ورودیهای مزبور که به صورت همزمان به مدار اعمال می‌شوند، محاسبه نمایید.

بنابراین

$$I_B \cong 71 \mu A, \quad I_C \cong 0.71 mA$$

ب) با فرض اینکه a مقدار کوچکی باشد که بتوان از روابط سیگنال کوچک استفاده کرد، از روابط ۹-۴۱ و ۹-۴۲ برای A_d و A_c داریم

$$g_m = \frac{I_C}{V_T} = \frac{0.71}{0.026} \cong 27.3 mA/V$$

$$A_d = -g_m R_C = -27.3 \times 2 = -54.6$$

$$A_c \cong \frac{-g_m R_C}{1 + 2g_m R_{EE}} = \frac{-54.6}{1 + 2 \times 27.3 \times 3} \cong -0.33$$

$$CMRR \Big|_{dB} = 20 \log \left| \frac{A_d}{A_c} \right| = 20 \log \frac{54.6}{0.33} \cong 44.37 dB$$

$$v_{id} = v_{i_1} - v_{i_2} = 2a \cos \omega t$$

$$v_{ic} = \frac{v_{i_1} + v_{i_2}}{2} = 0$$

$$v_o = -\frac{1}{2} A_d v_{id} + A_c v_{ic} = 54.6 a \cos \omega t \quad (9-49)$$

ج) مقدار ولتاژ خروجی v_o برابر است با

$$v_o = V_O + v_o$$

از مدار شکل ۹-۱۲ برای V_O داریم

$$V_O = 6 - 2I_C = 4.58 V$$

در نتیجه

$$v_o = 4.58 + 54.6 a \cos \omega t \quad (9-50)$$

مثال ۹-۲: در مثال قبل حداکثر پارامتر a را طوری تعیین کنید که تقویت‌کننده از حالت خطی خارج نشود.

حل:

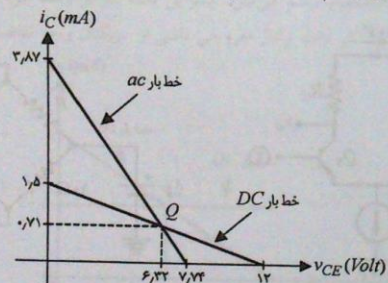
در این تقویت‌کننده با توجه به اینکه از نظر سیگنال وجه تفاضل امیتر به مثابه زمین خواهد بود معادله خط بار ac به صورت زیر است:

$$v_{ce} = -i_c R_C = -2i_c \quad (9-51)$$

در شکل ۹-۱۳ خط بار DC و ac رسم شده است. بنابراین با توجه به موقعیت نقطه کار ملاحظه می‌شود که جریان کلکتور به خوبی می‌تواند دامنه نوسانی حدوداً برابر $0.71 mA$ داشته باشد که در این صورت دامنه نوسان متقارن ولتاژ وجه تفاضل خروجی با توجه به معادله ۹-۵۱ برابر $1.42 V$ ولت خواهد بود. بنابراین برای حداکثر مقدار a از رابطه ۹-۴۹ خواهیم داشت

$$54.6 a \leq 1.42 V \Rightarrow a \leq 26 mV$$

توجه کنید که ملاحظات مذکور فقط ما را از متقارن بودن سیگنال خروجی به مفهوم نداشتن برش ناشی از ورود ترانزیستور به نواحی قطع و اشباع مطمئن می‌سازد. شرط خطی باقی ماندن تقویت‌کننده تفاضلی همان طور که قبلاً بررسی شد، این است که ولتاژ v_{id} از $26 mV$ تجاوز نکند. ملاحظه می‌کنیم که به ازای مقدار a برابر $46 mV$ به دست آمده در محاسبات فوق دامنه v_{id} برابر $52 mV$ می‌شود که قابل قبول نمی‌باشد. بنابراین لازم است مقدار حداکثر a را برابر $13 mV$ اعلام نماییم.



شکل ۹-۱۳: خط بارهای DC و ac مدار شکل ۹-۱۱

مثال ۳-۹: مدار پل مقاومتی شکل ۹-۱۴ الف را در نظر بگیرید. در این مدار مقاومت R حساس به دما بوده و تغییرات آن با دما (برحسب سانتیگراد) توسط معادله $R = 0.04T + 872\Omega$ تعریف شده است. سرهای A و B این پل به ورودیهای (۱) و (۲) تقویت‌کننده شکل ۹-۱۴ ب وصل می‌شوند. الف) حداقل و حداکثر دمای قابل اندازه‌گیری با این پل را تعیین کنید (تقویت‌کننده تفاضلی نباید از محدوده عملکرد خطی خارج شود).

ب) مقدار مناسبی برای R_C به دست آورید.

ج) ولتاژ v_o را وقتی که دما به 50°C درجه سانتیگراد می‌رسد حساب کنید.

د) $CMRR$ این مدار را به دست آورید.

حل:

الف) برای پل مقاومتی مقادیر V_A و V_B به صورت زیر به دست می‌آیند:

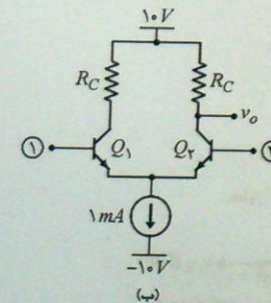
$$V_A = \frac{10}{R+10} \times 1 = \frac{10}{R+10}; \quad V_B = \frac{10}{10+10} \times 1 = 0.5V$$

بنابراین برای ولتاژهای v_{IC} و v_{ID} تقویت‌کننده تفاضلی خواهیم داشت

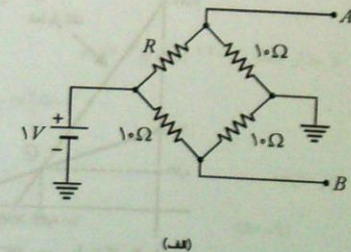
$$v_{IC} = \frac{V_A + V_B}{2} = 0.25 + \frac{5}{R+10} V \quad (52-9)$$

$$v_{ID} = \frac{10}{R+10} - 0.5 V \quad (53-9)$$

شرط عملکرد خطی تقویت‌کننده این است که $|v_{ID}| < 26mV$ باشد. البته شرط عملکرد ترانزیستور در ناحیه فعال با وجود ولتاژهای وجه مشترک را بعداً در انتخاب R_C اعمال خواهیم کرد.



شکل ۹-۱۴: مدار مثال ۳-۹



(الف)

$$\left| \frac{10}{R+10} - 0.5 \right| < 0.026V$$

و یا

$$9\Omega \leq R \leq 11\Omega$$

که با توجه به معادله تغییرات R با دما، محدوده مجاز تغییرات دمابه صورت زیر به دست می‌آید:

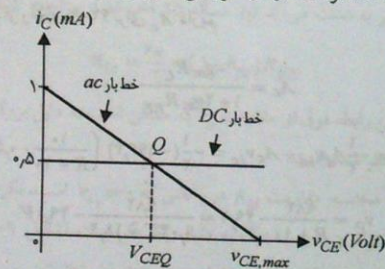
$$20^\circ\text{C} \leq T \leq 70^\circ\text{C}$$

ب) با محدوده تعیین شده برای R ، دامنه تغییرات v_{IC} را می‌توان به صورت زیر محاسبه نمود:

$$0.488V \leq v_{IC} \leq 0.513V \quad (54-9)$$

ملاحظه می‌کنیم که مقدار v_{IC} در حدود $0.5V$ است. برای اینکه با این ولتاژ دو ترانزیستور Q_1 و Q_2 در حالت فعال باشند، لازم است ولتاژ امیتر ترانزیستورها (V_E) حدوداً برابر $0.2V$ باشد. در این مدار خط بار DC برابر $I_{EE}/2 = 0.5mA$ و خط بار ac برابر $v_{ce} = -R_C i_c$ بوده و نقطه کار مناسب باید در وسط خط بار ac باشد (البته لازم است اطمینان پیدا کنیم که با این انتخاب، شرط دامنه نوسان متقارن خروجی در بدترین شرایط نقض نخواهد شد). در شکل ۹-۱۵ خط بارهای DC و ac نشان داده شده‌اند. در اینجا به دلیل ثابت بودن جریان امیتر ولتاژ وجه مشترک نمی‌تواند تأثیری در جریان کلکتور (I_C) داشته باشد و فقط ولتاژ امیتر را تغییر می‌دهد که تا زمانی که این تغییرات برای منبع جریان قابل تحمل باشد مشکلی ایجاد نخواهد شد.

در شکل، خط بار DC با شیب صفر رسم شده‌است. خط بار ac از نقطه $i_C = 1mA$ بر روی محور جریان با شیب $1/R_C$ (نامعلوم) رسم می‌شود. بنابراین نقطه کار در وسط این خط بار خواهد بود. برای تعیین R_C ابتدا باید حداکثر دامنه ولتاژ خروجی ناشی از سیگنال وجه تفاضل را به دست آورد



شکل ۹-۱۵: خط بارهای DC و ac مثال ۳-۹

$$|v_o| = \frac{1}{\beta} A_d |v_{id}| = \frac{1}{\beta} g_m R_C |v_{id}| \quad (55-9)$$

و چون حداکثر v_{id} برابر V_T و $g_m = \frac{I_C}{V_T}$ است، خواهیم داشت

$$|v_o|_{max} = \frac{1}{\beta} \frac{I_C}{V_T} \cdot R_C \cdot V_T = \frac{1}{\beta} I_C R_C = 0.25 R_C \quad (56-9)$$

این ولتاژ، همان گونه که ملاحظه می‌شود، مستقل از ورودی و در حقیقت نصف مقداری است که ولتاژ نقطه کار Q انتخاب شده بر روی خط بار ac نیز به دست می‌دهد. زیرا با شیب $-\frac{1}{R_C}$ برای این خط بار می‌توان نوشت

$$v_{CE,max} - V_{CEQ} = 0.5 v_{CE,max} = 0.5 R_C \quad (57-9)$$

بنابراین، از این لحاظ محدودیتی بر روی R_C نخواهیم داشت. لذا تنها عامل تعیین‌کننده $v_{CE,max}$ است که برابر $V_{CC} - v_{E,min}$ می‌باشد. اما ولتاژ $v_{E,min}$ به ازای $v_{ic,min}$ یعنی $0.488 V$ (رابطه ۵۴-۹) حاصل می‌شود که برابر $0.212 V - 0.7 = -0.488 V$ است. بنابراین با استفاده از رابطه ۵۷-۹ مقدار R_C به صورت زیر به دست می‌آید:

$$R_C = v_{CE,max} = V_{CC} - v_{E,min} = 10 + 0.212 = 10.212 K\Omega$$

ج) از رابطه ۴۱-۹ برای A_d داریم

$$A_d = -g_m R_C = -\frac{I_C}{V_T} R_C = -\frac{0.5}{0.026} \times 10.212 \approx -196.4$$

با فرض $R_{EE} = \infty$ ، از رابطه ۴۲-۹ برای A_c داریم

$$A_c = \frac{-g_m R_C}{1 + 2g_m R_{EE}} = 0$$

$$v_o = -\frac{1}{\beta} A_d v_{id} + A_c v_{ic} = -\frac{1}{\beta} (-196.4) \left(\frac{10}{R + 10} - 0.5 \right)$$

$$v_o = \frac{982}{R + 10} - 49.1 = \frac{982}{0.04T + 10.2} - 49.1 V$$

که در دمای $T = 50^\circ C$ ، برای آن مقدار $486 mV$ به دست می‌آید.

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{196.4}{0} = \infty \quad (5)$$

در مدارهای مجتمع غالباً از منبع جریان به جای مقاومت امیتر (R_{EE}) استفاده می‌شود که مقاومت بسیار بزرگی دارد و عملاً A_c بسیار نزدیک به صفر و در نتیجه $CMRR$ بسیار بزرگ بوده و مدار به حالت ایده‌آل نزدیک می‌شود.

مقاومت ورودی تقویت‌کننده تفاضلی

با توجه به مدار معادل شکل ۹-۹ و نیز تعریف مقاومت ورودی برای مؤلفه سیگنال وجه

تفاضلی داریم

$$\frac{v_{id}}{\beta} = r_{\pi} i_b \quad (58-9)$$

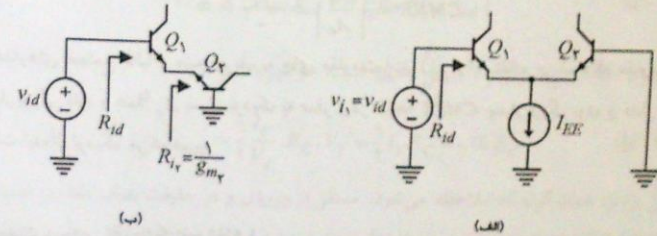
$$R_{id} = \frac{v_{id}}{i_b} = \beta r_{\pi} \quad (59-9)$$

در طبقه ورودی تقویت‌کننده‌های عملیاتی معمولاً از یک طبقه تقویت‌کننده تفاضلی استفاده می‌شود. در این حالت برای اینکه مقاومت ورودی بزرگی داشته باشیم باید r_{π} ترانزیستورهای ورودی بزرگ باشند. اما r_{π} ترانزیستور با افزایش h_{fe} و کاهش جریان بایاس بزرگ می‌شود، به همین دلیل تقویت‌کننده‌های تفاضلی طبقه ورودی با سطح بایاس کم طراحی می‌شوند. مقاومت ورودی برای سیگنال وجه مشترک نیز براساس تعریف R_{ic} در فصل ۸ که در آن دو ورودی تقویت‌کننده به یکدیگر متصل شده و مقاومت دیده شده از این سر مشترک تا زمین محاسبه می‌شود، به صورت زیر به دست می‌آید (به مسأله ۱۵ آخر فصل مراجعه کنید):

$$R_{ic} = \frac{r_{\pi}}{\beta} + (1 + h_{fe}) R_{EE} \quad (60-9)$$

توجه کنید که در نوشتن رابطه فوق از مقاومت r_o که ممکن است به دلیل بزرگی R_{ic} ، در نظر گرفتن آن مؤثر باشد، صرف‌نظر شده است.

روش دیگر برای محاسبه مقاومت R_{id} در حالتی که $v_{i_1} = 0$ است، نگرش به مدار ورودی از دید دو طبقه امیتر مشترک و بیس مشترک به دنبال یکدیگر است (شکل ۹-۱۶). بر این اساس مقاومت ورودی تقویت‌کننده تفاضلی را می‌توان به صورت زیر نوشت:



شکل ۹-۱۶: نمایش مدار معادل یک تقویت‌کننده تفاضلی با یک ورودی جهت محاسبه مقاومت ورودی R_{id}

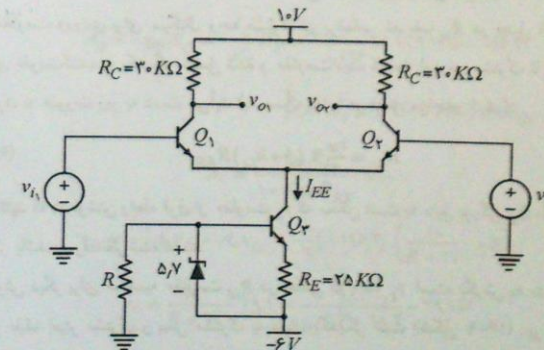
$$R_{id} = r_{\pi 1} + h_{fe} \left(\frac{1}{g_{m1}} \right) = r_{\pi 1} + r_{\pi 2} = 2r_{\pi} \quad (9-16)$$

در این محاسبه مقاومت منبع جریان I_{EE} در مقابل R_{id} بسیار بزرگ فرض شده است.

مثال ۹-۴: در مدار شکل ۹-۱۷ با فرض اینکه برای هر سه ترانزیستور $h_{fe} = 100$ و برای Q_3 $V_A = 100$ V باشد و خروجیهای v_{o1} و v_{o2} به ترتیب به ورودیهای v_{i1} و v_{i2} یک تقویت‌کننده دیترا سبلی مشابه وصل شوند.

الف) مقاومت‌های ورودی R_{id} و R_{ic} را به دست آورید.

ب) بهره ولتاژهای A_d ، A_c و $CMRR$ (بر حسب dB) مدار را محاسبه کنید.



شکل ۹-۱۷: مدار مثال ۹-۴

حل:

الف) ابتدا جریان I_{EE} و R_{EE} را حساب می‌کنیم.

$$I_{EE} = \frac{V_Z - V_{BE}}{R_E} = \frac{5}{25} = 0.2 \text{ mA}$$

R_{EE} مقاومت دیده شده از کلکتور Q_3 می‌باشد، که با صرف نظر از r_z (مقاومت شکست دیود زنر) داریم (برای نحوه به دست آوردن رابطه ۹-۶۲ به بخش ۹-۱۰ مراجعه کنید).

$$R_{EE} \cong r_{o3} [1 + g_{m3} (r_{\pi 3} \parallel R_E)] \quad (9-62)$$

$$g_{m3} = \frac{I_{C3}}{V_T} = \frac{0.2}{0.026} \cong 7.7 \text{ mA/V}$$

$$r_{\pi 3} = \frac{h_{fe}}{g_{m3}} = \frac{100}{7.7} \cong 13 \text{ K}\Omega$$

$$r_{o3} = \frac{V_A}{I_{C3}} = \frac{100}{0.2} = 500 \text{ K}\Omega$$

$$R_{EE} = 500 [1 + 7.7 (13 \parallel 25)] \cong 337 \text{ M}\Omega$$

$$R_{ic} = \frac{r_{\pi}}{\beta} + R_{EE} (1 + h_{fe})$$

$$g_m = g_{m1} = g_{m2} = \frac{I_{C1}}{V_T} = \frac{0.2}{0.026} \cong 7.7 \text{ mA/V}$$

$$r_{\pi} = r_{\pi 1} = r_{\pi 2} = \frac{h_{fe}}{g_m} = \frac{100}{7.7} \cong 13 \text{ K}\Omega$$

$$R_{ic} = 13 + 337 \times 10^3 (1 + 100) \cong 33.7 \text{ M}\Omega$$

$$R_{id} = 2r_{\pi} = 2 \times 13 = 26 \text{ K}\Omega$$

ب) از رابطه ۹-۴۱ برای A_d داریم

$$A_d = -g_m R_C'$$

R'_C مقاومت معادل کلکتور هر یک از ترانزیستورهای Q_1 و Q_2 در حالت ورودی تفاضلی است که چون خروجیها به ورودیهای مدار مشابه وصل شده‌اند برابر است با

$$R'_C = R_C \parallel r_{\pi} = 30 \parallel 26 \cong 13.93 K\Omega$$

$$A_d = -3.85 \times 13.93 \cong -53.6$$

از رابطه ۹-۲۲ برای A_c داریم

$$A_c \cong \frac{-g_m R'_C}{1 + 2g_m R_{EE}} \cong \frac{-3.85 \times 30}{1 + 2 \times 3.85 \times 33.4 \times 10^3} \cong 4.5 \times 10^{-4}$$

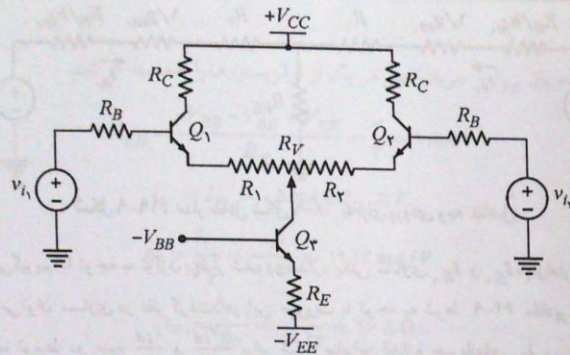
لازم به ذکر است که در محاسبه A_c به جای $R'_C = 2R_{IC} \parallel R_C$ همان مقدار R_C را قرار داده‌ایم زیرا $R_{IC} \gg R_C$ است.

$$CMRR \Big|_{dB} = 20 \log \left| \frac{A_d}{A_c} \right| \cong 101.5$$

تقویت‌کننده تفاضلی با ترانزیستورهای غیریکسان

در تقویت‌کننده‌های تفاضلی که تا کنون مورد بررسی قرار داده‌ایم همواره ترانزیستورهای Q_1 و Q_2 را دقیقاً یکسان فرض نموده‌ایم. گرچه ایجاد چنین ترانزیستورهایی با فن‌آوری مدارهای مجتمع سازگار بوده و تولید چنین زوجیهایی با دقت نسبتاً بالایی میسر می‌باشد، ولی در مدارهای مجزا یافتن دو ترانزیستور دقیقاً یکسان تقریباً غیرممکن است. چنانچه از زوج ترانزیستورهای غیریکسان در طراحی تقویت‌کننده تفاضلی استفاده شود، توازن جریانهای DC در آنها بر هم خورده و بسیاری از خواص جالبی را که در مورد آنها بیان کردیم از دست می‌دهند. در این صورت برای رفع این مشکل از یک مقاومت متغیر (R_V) در امیتر ترانزیستورها مطابق شکل ۹-۱۸ استفاده نموده و با تغییر آن توازن لازم را برقرار می‌نماییم. چنانچه در موقعیت تعادل ($I_{E1} = I_{E2}$) مقدار مقاومت‌های امیتر Q_1 و Q_2 را به ترتیب R_1 و R_2 بنامیم، با فرض سیگنالهای ورودی برابر صفر، با نوشتن KVL در حلقه ورودیها خواهیم داشت

$$V_{BE1} + \left(\frac{R_B}{h_{fe1}} + R_1 \right) I_{E1} = \left(\frac{R_B}{h_{fe2}} + R_2 \right) I_{E2} + V_{BE2} \quad (9-63)$$



شکل ۹-۱۸: یک تقویت‌کننده تفاضلی با مقاومت متوازن‌کننده

که با شرط $V_{BE1} = V_{BE2}$ و $I_{E1} = I_{E2}$ داریم

$$R_2 - R_1 = R_B \left(\frac{1}{h_{fe1}} - \frac{1}{h_{fe2}} \right) \quad (9-64)$$

از طرفی چون $R_V = R_1 + R_2$ است، برای مقاومت‌های R_1 و R_2 روابط زیر به دست می‌آیند:

$$R_1 = \frac{R_V}{2} - \frac{R_B}{2} \left(\frac{1}{h_{fe1}} - \frac{1}{h_{fe2}} \right) \quad (9-65)$$

$$R_2 = \frac{R_V}{2} + \frac{R_B}{2} \left(\frac{1}{h_{fe1}} - \frac{1}{h_{fe2}} \right) \quad (9-66)$$

همان طور که از روابط فوق پیداست شرط مثبت بودن R_1 و R_2 این است که

$$R_V \geq R_B \left| \frac{1}{h_{fe1}} - \frac{1}{h_{fe2}} \right| \quad (9-67)$$

در عمل باید سعی نمود حداقل مقدار برای R_V انتخاب شود زیرا وجود R_V باعث کاهش بهره ولتاژ تقویت‌کننده خواهد شد.

برای محاسبه A_d در این حالت باید اثر مقاومت R_V را در امیتر ترانزیستورهای Q_1 و Q_2 در نظر گرفت. برای این منظور مدار معادل شکل ۹-۱۹ که در آن R_{EE} مقاومت منبع جریان می‌باشد را

حل:

ابتدا جریان I_{EE} و جریان امیتر هر یک از ترانزیستورها را محاسبه می‌کنیم.

$$I_{EE} = \frac{-V_{BB} - V_{BE} + V_{EE}}{R_E} = \frac{2}{3} = 1 \text{ mA}$$

$$I_{E1} = I_{E2} = 0.5 \text{ mA} \cong I_{C1} \cong I_{C2}$$

$$g_m = \frac{I_C}{V_T} = \frac{0.5}{0.026} = 19.23 \text{ mA/V}$$

$$r_{\pi1} = \frac{h_{fe1}}{g_m} = \frac{50}{19.23} = 2.6 \text{ K}\Omega$$

از رابطه ۹-۶۷ برای R_V داریم

$$R_V \geq R_B \left| \frac{1}{h_{fe1}} - \frac{1}{h_{fe2}} \right| = 10 \left(\frac{1}{50} - \frac{1}{50} \right) \cong 57 \Omega$$

برای جلوگیری از کاهش بیش از حد بهره، مقدار حداقل R_V را اختیار می‌کنیم.

$$R_V = 57 \Omega \Rightarrow R_1 = 0, R_2 = 57 \Omega$$

از رابطه ۹-۶۹ برای A_d

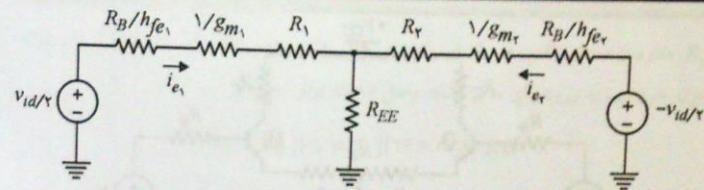
$$A_d = \frac{-2 \times 50}{0.057 + \frac{2}{19.23} + 10 \left(\frac{1}{50} + \frac{1}{50} \right)} \cong -19.84$$

برای محاسبه A_c لازم است مقاومت R_{EE} از دید کلکتور Q_2 محاسبه شود. بر اساس معادله ۹-۶۲ می‌توان نوشت

$$R_{EE} = r_{o2} [1 + g_{m2}(r_{\pi2} || R_E)]$$

$$g_{m2} = \frac{I_{C2}}{V_T} = \frac{1}{0.026} = 38.46 \text{ mA/V}$$

$$r_{o2} = \frac{V_{A2}}{I_{C2}} = 100 \text{ K}\Omega$$



شکل ۹-۱۹: مدار معادل شکل ۹-۱۸ به ازای ورودی وجه تفاضلی

در نظر می‌گیریم. با توجه به توازن برقرار شده در مدار، یعنی تساوی I_{E1} و I_{E2} ، پارامترهای g_{m1} و g_{m2} را می‌توان مساوی در نظر گرفت. در این صورت با توجه به شرط ۹-۶۴ مقادیر مقاومت‌های دیده شده توسط دو منبع $\frac{v_{id}}{2}$ و $-\frac{v_{id}}{2}$ برابر شده، بنابراین اندازه جریانهای i_{e1} و i_{e2} مساوی می‌شوند که در نتیجه جریان سیگنالی از مقاومت R_{EE} نخواهد گذشت؛ لذا می‌توان نوشت

$$i_{e1} = -i_{e2} = \frac{v_{id}}{R_1 + R_2 + \frac{2}{g_m} + R_B \left(\frac{1}{h_{fe1}} + \frac{1}{h_{fe2}} \right)} \quad (9-68)$$

که با توجه به آنکه $v_{od} = v_{o1} - v_{o2}$ است، برای بهره ولتاژ وجه تفاضلی خواهیم داشت

$$A_d = \frac{v_{od}}{v_{id}} = \frac{-2R_C}{R_V + \frac{2}{g_m} + R_B \left(\frac{1}{h_{fe1}} + \frac{1}{h_{fe2}} \right)} \quad (9-69)$$

همین طور برای محاسبه A_c لازم است در مدار شکل ۹-۱۰ ج- مقاومت‌های R_1 و R_2 را با مقاومت $2R_{EE}$ به صورت سری در نظر گرفت. در نتیجه برای بهره ولتاژ وجه مشترک A_c می‌توان نوشت

$$A_c = \frac{-g_m R_C r_{\pi1}}{R_B + r_{\pi1} + h_{fe1}(R_1 + 2R_{EE})} \quad (9-70)$$

مثال ۹-۵: در مدار شکل ۹-۱۸ با فرض $V_{CC} = 5 \text{ V}$, $V_{BB} = 1.3 \text{ V}$, $R_E = 3 \text{ K}\Omega$, $R_C = 5 \text{ K}\Omega$, $R_B = 10 \text{ K}\Omega$, $V_{EE} = 5 \text{ V}$, $h_{fe1} = 50$, $V_{A2} = 100 \text{ V}$, $h_{fe2} = 100$, $R_C = 5 \text{ K}\Omega$, $R_B = 10 \text{ K}\Omega$, $V_{EE} = 5 \text{ V}$, $h_{fe1} = 50$.

الف) مقادیر R_V , R_1 و R_2 را به دست آورید.ب) بهره‌های ولتاژ A_d و A_c و نیز $CMRR$ (بر حسب dB) را محاسبه نمایید.

$$r_{\pi r} = \frac{h_{fe r}}{g_{m r}} = \frac{100}{38.46} = 2.6 K\Omega$$

$$R_{EE} = 100 [1 + 38.46 (2.6 || 3)] \cong 5456.9 K\Omega$$

از رابطه ۹-۷۰ برای A_c داریم

$$A_c = \frac{-19.23 \times 5 \times 2.6}{10 + 2.6 + 50 (0 + 5456.9 \times 2)} \cong -4.6 \times 10^{-2}$$

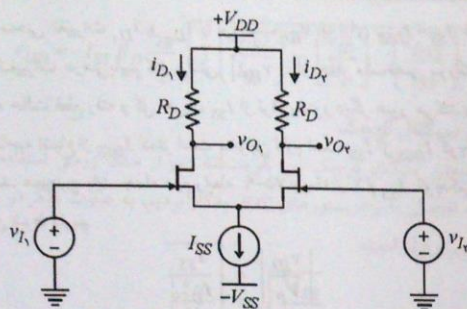
$$CMRR = 20 \log \left| \frac{A_d}{A_c} \right| = 20 \log \left| \frac{19.84}{4.6 \times 10^{-2}} \right| \cong 92.7 dB$$

۴-۹ تقویت‌کننده تفاضلی با استفاده از JFET

در تقویت‌کننده‌های عملیاتی که مقاومت ورودی خیلی زیاد و جریان بایاس ورودی خیلی کم مورد نیاز است معمولاً طبقه اول را با FET طراحی می‌نمایند. در مدارهای غیرمجمع استفاده از $JFET$ با مشکل مشابه نبودن ترانزیستورها روبه‌رو خواهد بود، زیرا دسترسی به دو $JFET$ که دارای پارامترهای کاملاً مشابه باشند چندان ساده نیست. اما در فن‌آوری $BIFET$ که در آن ترکیبی از عناصر دوقطبی و FET را (به لحاظ بهره‌برداری از مزایای هر دو) بر روی تراشه پیاده می‌کنند، به خوبی می‌توان با استفاده از یک زوج $JFET$ یک طبقه تقویت‌کننده تفاضلی با امپدانس ورودی خیلی زیاد و جریان بایاس بسیار کم ایجاد کرد. در این بخش ابتدا به تجزیه و تحلیل سیگنال بزرگ تقویت‌کننده‌های تفاضلی با $JFET$ پرداخته و سپس موضوع سیگنالهای کوچک را مورد بحث قرار می‌دهیم.

تجزیه و تحلیل سیگنالهای بزرگ

در شکل ۹-۲۰ یک تقویت‌کننده تفاضلی با ترانزیستورهای $JFET$ از نوع N نشان داده شده است که در این بخش به بررسی آن خواهیم پرداخت. برای $JFET$ نوع P به روش مشابه می‌توان اقدام نموده و تغییر علامتهای مناسب را به کار برد. در بررسی این مدار مقاومت خروجی $JFET$ و نیز منبع جریان I_{SS} بی‌نهایت فرض شده است. در ناحیه اشباع برای جریان درین از معادله شاکلی داریم



شکل ۹-۲۰: تقویت‌کننده تفاضلی با ترانزیستورهای $NJFET$

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_P} \right)^2 \quad (9-71)$$

با نوشتن KVL در حلقه گیت-سورس دو ترانزیستور خواهیم داشت

$$v_{I_1} - v_{GS_1} + v_{GS_2} - v_{I_2} = 0 \quad (9-72)$$

با جایگزینی v_{GS_1} و v_{GS_2} از رابطه ۹-۷۱ در ۹-۷۲ داریم

$$v_{ID} = v_{I_1} - v_{I_2} = -V_P \left[\sqrt{\frac{i_{D_1}}{I_{DSS}}} - \sqrt{\frac{i_{D_2}}{I_{DSS}}} \right] \quad (9-73)$$

از طرفی می‌دانیم که

$$i_{D_1} + i_{D_2} = I_{SS} \quad (9-74)$$

از ترکیب دو معادله اخیر به دست می‌آوریم

$$i_{D_1} = \frac{I_{SS}}{2} \left[1 + \frac{v_{ID}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_{SS}} \right)} - \left(\frac{v_{ID}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_{SS}} \right) \right] \quad (9-75)$$

$$i_{D_2} = \frac{I_{SS}}{2} \left[1 - \frac{v_{ID}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_{SS}} \right)} - \left(\frac{v_{ID}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_{SS}} \right) \right] \quad (9-76)$$

شکل ۹-۲۱ منحنی تغییرات i_{D_1} و i_{D_2} را برحسب v_{ID} به ازای $I_{SS} = I_{DSS}$ نشان می‌دهد. با توجه به این تغییرات درمی‌یابیم که وقتی $|v_{ID}|$ از حد مشخصی بزرگتر شود یکی از ترانزیستورها به حالت قطع رفته و کل جریان I_{SS} از ترانزیستور دیگر عبور می‌کند و چون جریان هر ترانزیستور در ناحیه اشباع از I_{DSS} کمتر است بنابراین لازم است I_{SS} از I_{DSS} کوچکتر و یا حداکثر مساوی آن باشد. همچنین باید جمله دوم رابطه ۹-۷۵ از مقدار $I_{SS}/2$ کوچکتر باشد (چرا؟). با ساده نمودن این شرط داریم

$$\left| \frac{v_{ID}}{V_P} \right| < \sqrt{\frac{I_{SS}}{I_{DSS}}} \quad (۷۷-۹)$$

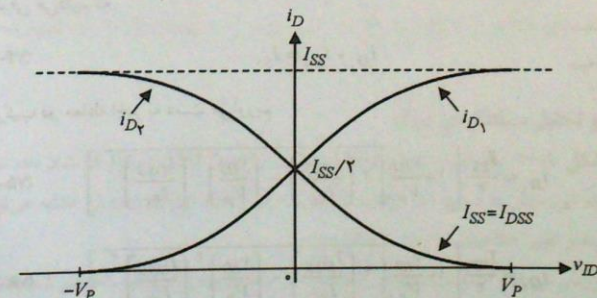
توجه کنید که با شرط فوق، عبارت زیر رادیکال نیز همواره مثبت باقی می‌ماند. ملاحظه می‌شود که افزایش I_{SS} تا حد I_{DSS} محدوده تغییرات ولتاژ تفاضلی را افزایش می‌دهد. روشن است که در خارج از محدوده فوق جریانهای خروجی به مقدار I_{SS} و یا صفر می‌رسند. با داشتن جریانهای i_{D_1} و i_{D_2} ، ولتاژ تفاضلی خروجی نیز قابل محاسبه است.

$$v_{O_1} = V_{DD} - R_D i_{D_1}$$

$$v_{O_2} = V_{DD} - R_D i_{D_2}$$

$$v_{OD} = v_{O_1} - v_{O_2} = -R_D (i_{D_1} - i_{D_2}) \quad (۷۸-۹)$$

که با جایگزینی مقادیر i_{D_1} و i_{D_2} از روابط ۹-۷۵ و ۹-۷۶ مقدار v_{OD} بر حسب v_{ID} به صورت زیر به دست می‌آید:



شکل ۹-۲۱: منحنی تغییرات جریان درین ترانزیستورها بر حسب v_{ID}

$$v_{OD} = -I_{SS} R_D \frac{v_{ID}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_{SS}} \right) - \left(\frac{v_{ID}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_{SS}} \right)^2} \quad (۷۹-۹)$$

تجزیه و تحلیل سیگنال کوچک

در تجزیه و تحلیل سیگنال کوچک این تقویت‌کننده نیز از همان روشی استفاده می‌کنیم که در مورد تقویت‌کننده تفاضلی با ترانزیستورهای BJT به کار بردیم. به عبارت دیگر در حالت سیگنال کوچک که شرط زیر برقرار است:

$$\left| \frac{v_{ID}}{V_P} \right| \ll \sqrt{\frac{2I_{SS}}{I_{DSS}}} \quad (۸۰-۹)$$

می‌توان از جمله شامل $(v_{ID}/V_P)^2$ در معادلات جریان درین صرف‌نظر نمود. در این صورت با کمی جابه‌جایی جملات، عبارت ۹-۷۵ به شکل زیر قابل تبدیل است:

$$i_{D_1} = \frac{I_{SS}}{2} + \frac{v_{id}}{2} \left(\frac{2I_{DSS}}{-V_P} \sqrt{\frac{I_{SS}}{I_{DSS}}} \right) \quad (۸۱-۹)$$

توجه کنید که $I_{SS}/2$ در حقیقت جریان درین در نقطه کار می‌باشد. با این حساب عبارت داخل پرانتز چیزی جز g_m ترانزیستور اول (رابطه ۷-۱۶ در جلد اول کتاب) نبوده و بنابراین داریم

$$i_{D_1} = \frac{I_{SS}}{2} + g_m \frac{v_{id}}{2} \quad (۸۲-۹)$$

که در آن $g_m v_{id}/2$ مؤلفه سیگنال جریان i_{D_1} به‌ازای $v_{i_1} = v_{id}/2$ است. بنابراین برای i_{d_1} و i_{d_2} داریم

$$i_{d_1} = g_m \frac{v_{id}}{2}, \quad i_{d_2} = -g_m \frac{v_{id}}{2} \quad (۸۳-۹)$$

از مقایسه شرط خطی بودن تقویت‌کننده تفاضلی مبتنی بر JFET (رابطه ۹-۸۰) با شرط داده شده برای تقویت‌کننده مبتنی بر BJT درمی‌یابیم که محدوده تغییرات ورودی v_{ID} در JFET به مراتب از BJT بیشتر است. در حالی که در BJT، این محدوده تغییرات با ولتاژ $V_T (26 mV)$ قابل مقایسه است، در JFET این دامنه تغییرات در حد ولتاژ V_P و یا کسری از آن است و این ولتاژ به طور متوسط بین ۲ تا ۵ ولت می‌باشد.

برای سیگنالهای ولتاژ خروجی نیز در حالت سیگنال کوچک می‌توان نوشت

$$v_{O_1} = -i_{d_1} R_D = -g_m R_D \frac{v_{id}}{2} \quad (۸۴-۹)$$

$$v_{o1} = -i_{d1} R_D = g_m R_D \frac{v_{id}}{2} \quad (۸۵-۹)$$

در نتیجه برای ولتاژ تفاضلی خروجی داریم

$$v_{od} = v_{o1} - v_{o2} = -g_m R_D v_{id} \quad (۸۶-۹)$$

بنابراین بهره ولتاژ برای مؤلفه سیگنال تفاضلی برابر است با

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_D \quad (۸۷-۹)$$

به طور خیلی ساده‌تر می‌توان تجزیه و تحلیل تقویت‌کننده تفاضلی *BJT* را با تغییرات بسیار جزئی به *JFET* هم تعمیم داد. برای *JFET*، کافی است مقاومت r_{π} را به سمت بی‌نهایت میل داده و برای g_m از رابطه زیر استفاده شود:

$$g_m = \left| \frac{2I_{DSS}}{V_P} \right| \sqrt{\frac{I_{SS}/2}{I_{DSS}}} \quad (۸۸-۹)$$

همچنین برای A_c مشابه آنچه در مورد *BJT* انجام دادیم را می‌توان به کار برد، در این صورت از نیم مدار خواهیم داشت

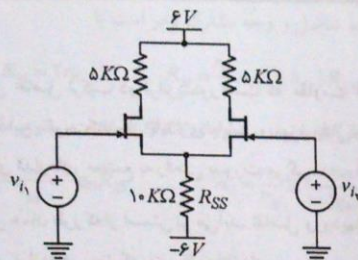
$$A_c = \frac{-g_m R_D}{1 + 2g_m R_{SS}} \quad (۸۹-۹)$$

به ازای جریان بایاس یکسان، g_m برای ترانزیستورهای *BJT* به مراتب بیشتر از *JFET* است (به طور متوسط حدود ۴۰ برابر). بنابراین بهره ولتاژ وجه تفاضل تقویت‌کننده‌های تفاضلی *JFET* خیلی کمتر از تقویت‌کننده‌های تفاضلی *BJT* می‌باشد. از سوی دیگر بهره وجه مشترک در *JFET* چندان پایین نبوده و به همین دلیل *CMRR* در *JFET* کوچک است.

مثال ۹-۶: در مدار شکل ۹-۲۲، با فرض $V_P = -2V$ و $I_{DSS} = 2mA$ ، مقادیر A_d ، A_c و *CMRR* (بر حسب dB) را به دست آورید.

حل:

ابتدا به بررسی DC مدار می‌پردازیم. با استفاده از مفهوم نیم مدار و نوشتن KVL در حلقه گیت-سورس داریم



شکل ۹-۲۲: مدار مثال ۹-۶

$$V_{GS} + 2I_D R_{SS} - 6 = 0 \quad (۹۰-۹)$$

با استفاده از روابط ۹-۷۱ و ۹-۹۰، جریان بایاس درین ترانزیستورها برابر است با

$$I_D = I_{D1} = I_{D2} \cong 0.36 mA$$

$$I_{SS} = 2I_D = 0.72 mA$$

با استفاده از رابطه ۹-۸۸ برای g_m داریم

$$g_m = \frac{2 \times 2}{2} \sqrt{\frac{0.72}{2 \times 2}} \cong 0.85 mA/V$$

$$A_d = -g_m R_D = -0.85 \times 5 = -4.25$$

با استفاده از رابطه ۹-۸۹ برای A_c داریم

$$A_c = \frac{-g_m R_D}{1 + 2g_m R_{SS}} = \frac{-0.85 \times 5}{1 + 2 \times 0.85 \times 10} \cong -0.24$$

$$CMRR = 20 \log \left| \frac{A_d}{A_c} \right| = 20 \log \left| \frac{-4.25}{-0.24} \right| \cong 25 dB$$

۹-۵ خلاصه فصل

- تقویت‌کننده تفاضلی حاصل ترکیب دو ترانزیستور است که مقاومت امیتر آنها با هم تزویج (کوپلاژ) شده است. این تقویت‌کننده از پایداری بایاس و بهره ولتاژ خوبی بهره‌مند است و پیاده‌سازی آن بر روی مدارهای مجتمع به راحتی صورت می‌گیرد.
- تقویت‌کننده تفاضلی همان طور که از اسمش بر می‌آید، تفاضل ورودیهای خود را تقویت کرده و در خروجی ظاهر می‌سازد؛ هر چند که متوسط ولتاژهای ورودی به طور ناخواسته نیز در خروجی وجود دارد.
- از تقویت‌کننده تفاضلی در طبقه ورودی تقویت‌کننده‌های عملیاتی استفاده می‌شود. طبقات مختلف این تقویت‌کننده بدون نیاز به خازن کوپلاژ قابل اتصال به یکدیگرند.
- در تقویت‌کننده تفاضلی، تفاضل ولتاژهای ورودی (v_{ID})، مؤلفه وجه تفاضل و متوسط ولتاژهای ورودی (v_{IC}) به عنوان مؤلفه وجه مشترک نامیده می‌شوند.
- در تقویت‌کننده تفاضلی بهره ولتاژ وجه تفاضل (A_d) خیلی بزرگتر از بهره ولتاژ وجه مشترک (A_c) می‌باشد. پارامتر $\rho = CMRR$ که به صورت زیر تعریف می‌شود بیانگر نسبت این دو بهره است؛ اگر $CMRR = \infty$ باشد تقویت‌کننده تفاضلی در حالت ایده‌آل خود قرار دارد.

$$\rho = CMRR = 20 \log \left| \frac{A_d}{A_c} \right|$$

- در تقویت‌کننده تفاضلی ولتاژ خروجی به صورت ترکیب خطی از سیگنالهای ولتاژ ورودی وجه تفاضل و وجه مشترک به صورت زیر می‌باشد:

$$v_o = \frac{1}{2} A_d v_{ID} + A_c v_{IC}$$

- تقویت‌کننده تفاضلی که با استفاده از BJT ساخته می‌شود به ازای ورودیهای تفاضلی کوچکتر از 26 mV دارای پاسخ خطی مطلوبی است.
- در تقویت‌کننده تفاضلی که با ترانزیستورهای BJT ساخته می‌شود، مقادیر A_d و A_c برابرند با

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_C, \quad A_c = \frac{v_{oc}}{v_{ic}} = \frac{-g_m R_C}{1 + 2g_m R_{EE}}$$

- مقاومت ورودی وجه تفاضل و وجه مشترک برابر است با

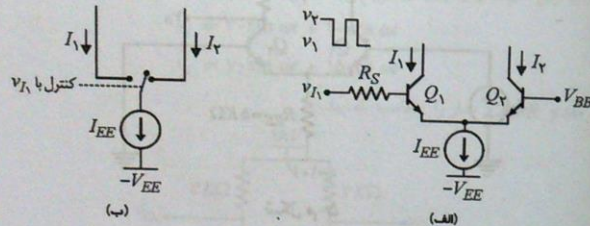
$$R_{id} = 2r_{\pi}, \quad R_{ic} = \frac{r_{\pi}}{2} + (1 + h_{fe}) R_{EE}$$

- در تقویت‌کننده تفاضلی که با ترانزیستورهای JFET ساخته می‌شود، مقادیر A_d و A_c برابرند با

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_D, \quad A_c = \frac{v_{oc}}{v_{ic}} = \frac{-g_m R_D}{1 + 2g_m R_{SS}}$$

۹-۶ مسائل

۱. تقویت‌کننده تفاضلی شکل ۹-۱ را در نظر بگیرید. با فرض آنکه $I_{EE} = 1 \text{ mA}$ ، $V_{CC} = 6 \text{ V}$ ، $V_{I1} = -1 \text{ V}$ ، $R_C = 15 \text{ K}\Omega$ و $\alpha = 0.98$ باشد، نقاط کار و جریانهای بایاس ترانزیستورها را به دست آورید.
۲. در تقویت‌کننده تفاضلی شکل ۹-۱، ولتاژ تفاضلی $v_{I1} - v_{I2}$ را طوری حساب کنید که ۹۰ درصد جریان I_{EE} از ترانزیستور Q_1 عبور کند.
۳. در مدار شکل م-۳ الف سطوح تغییرات ولتاژ v_{I1} را طوری حساب کنید که این مدار به منزله یک کلید دو حالت (شکل م-۳ ب) عمل نماید.



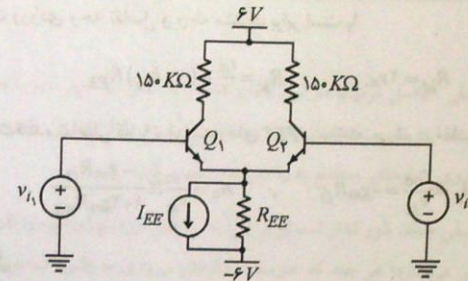
شکل م-۳

۴. در تقویت‌کننده تفاضلی شکل م-۴ با فرض $I_{EE} = 40 \mu\text{A}$ ، $R_{EE} = 10 \text{ M}\Omega$ و

$$h_{fe1} = h_{fe2} = 100$$

الف) مقادیر بهره ولتاژ A_d ، A_c و $CMRR$ را محاسبه کنید.

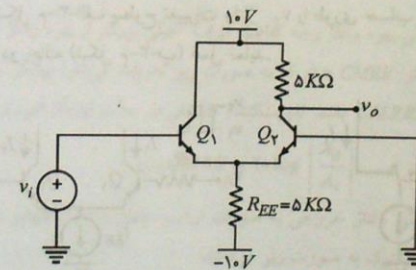
ب) مقاومت‌های ورودی R_{id} و R_{ic} را به دست آورید.



شکل م-۴

۵. در مدار شکل م-۵،

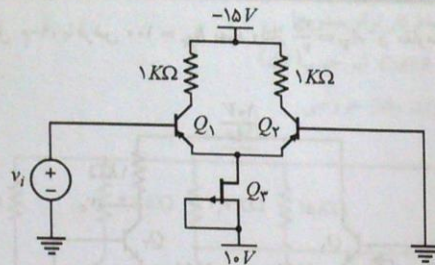
الف) مقادیر مقاومت‌های ورودی و خروجی مدار و بهره ولتاژ $A_V = \frac{v_o}{v_i}$ را به دست آورید.
 ب) تحقیق کنید که اضافه کردن یک مقاومت $5 K\Omega$ به کلکتور ترانزیستور Q_1 تأثیری در نتایج ندارد.



شکل م-۵

۶. در مدار شکل م-۶،

الف) با فرض $I_{DSS} = 10 mA$ برای Q_3 مقادیر ولتاژهای DC کلکتور ترانزیستورهای Q_1 و Q_2 را برای $v_i = 0$ به دست آورید.
 ب) با فرض $r_{o3} = 1 M\Omega$ و $h_{fe1} = h_{fe2} = 100$ ، بهره ولتاژ تفاضلی A_d را محاسبه نمایید.



شکل م-۶

۷. در مدار شکل م-۶، با فرض اینکه دامنه سیگنال ورودی v_i برابر $20 mV$ در نظر گرفته شود، ولتاژ سیگنال خروجی از کلکتور ترانزیستور Q_2 را به دست آورید.

۸. در تقویت‌کننده تفاضلی شکل م-۸ با فرض $h_{fe1} = h_{fe2} = 100$ و نیز $I_{DSS} = 6 mA$ و $r_{o3} = 1 M\Omega$

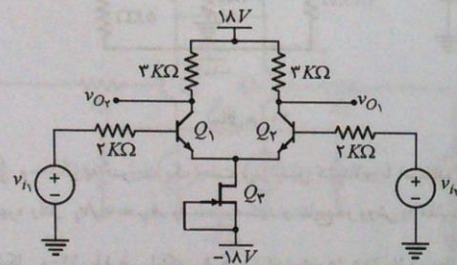
الف) بدون در نظر گرفتن سیگنالهای ورودی ($v_{i1} = v_{i2} = 0$) مقادیر I_E ، I_B و V_B (ولتاژ بیس) را برای ترانزیستورهای Q_1 و Q_2 محاسبه کنید.

ب) به ازای سیگنالهای ورودی زیر v_{O1} و v_{O2} را به دست آورید:

$$v_{i1} = 30 \sin \omega t + 20 \cos \omega t$$

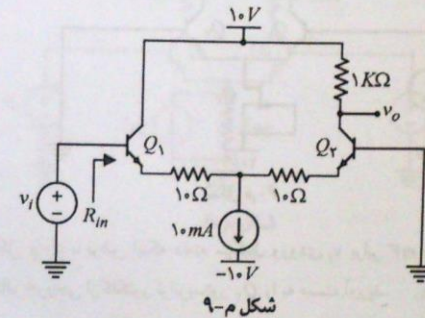
$$v_{i2} = 70 \sin \omega t + 15 \cos \omega t$$

ج) مقدار $CMRR$ مدار را محاسبه نمایید.



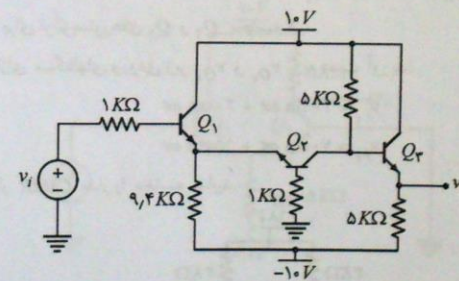
شکل م-۸

۹. در مدار شکل م-۹، با فرض $h_{fe} = 100$ بهره ولتاژ $A_v = \frac{v_o}{v_i}$ و مقاومت ورودی R_{in} را به دست آورید.



شکل م-۹

۱۰. در تقویت‌کننده شکل م-۱۰، با فرض $h_{fe} = 100$ نقاط کار ترانزیستورها را به دست آورده و بهره ولتاژ $A_v = \frac{v_o}{v_i}$ را حساب کنید. حداکثر تغییرات خروجی چقدر است؟

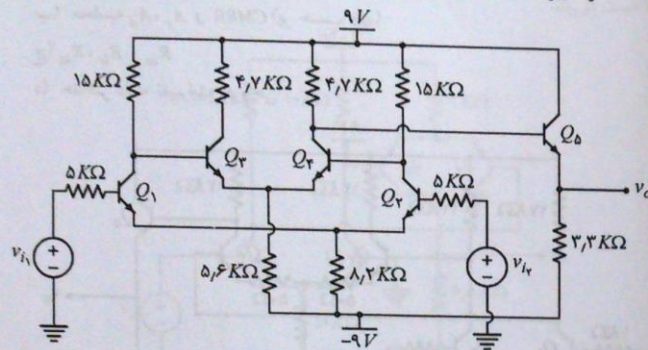


شکل م-۱۰

۱۱. مدار شکل م-۱۰ را به صورت یک جفت دیفرانسیل کشیده و با استفاده از تحلیل طبقات تفاضلی بهره ولتاژ $A_v = v_o/v_i$ را محاسبه کنید و نتایج دو روش را مقایسه کنید.

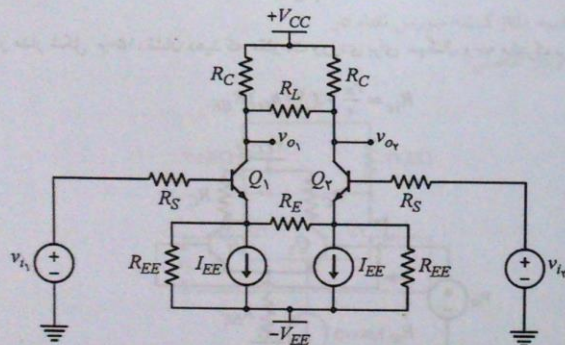
۱۲. در مدار شکل م-۱۲، با فرض اینکه h_{fe} همه ترانزیستورها ۱۰۰ باشد، مطلوب است

(الف) محاسبه نقاط کار ترانزیستورها
(ب) A_d ، A_c و $CMRR$ (بر حسب dB)
(ج) حداکثر تغییرات ولتاژ خروجی



شکل م-۱۲

۱۳. در مدار تقویت‌کننده تفاضلی شکل م-۱۳، با فرض مشابه بودن Q_1 و Q_2 ، مقادیر A_d ، A_c ، $CMRR$ ، R_{id} و R_{ic} را به صورت پارامتری به دست آورید.



شکل م-۱۳

۱۴. در تقویت‌کننده شکل م-۱۴، با فرض $h_{fe} = 100$ برای همه ترانزیستورها و مقاومت داخلی

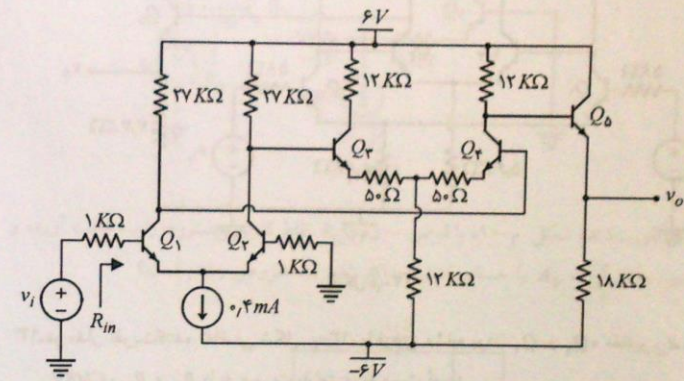
$4M\Omega$ منبع جریان، مطلوب است

الف) نقاط کار ترانزیستورها

ب) محاسبه A_d ، A_c و $CMRR$ (بر حسب dB)

ج) R_{in} و R_{ic} ، R_{id}

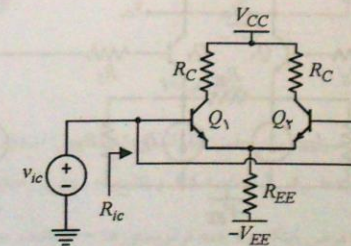
د) حداکثر دامنه تغییرات خروجی



شکل م-۱۴

۱۵. در مدار شکل م-۱۵، نشان دهید که مقاومت ورودی برای سیگنال وجه مشترک برابر است با

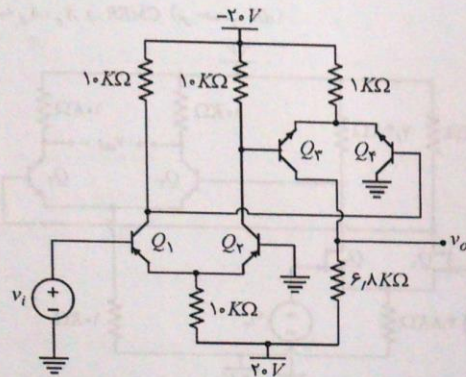
$$R_{ic} = \frac{r_{\pi}}{\beta} + (1 + h_{fe})R_{EE}$$



شکل م-۱۵

۱۶. در مدار شکل م-۱۶، با فرض آنکه Q_1 و Q_2 با هم و Q_3 و Q_4 با هم مشابه باشند و

$h_{fe1} = h_{fe2} = 80$ و $h_{fe3} = h_{fe4} = 150$ باشد، نقاط کار ترانزیستورها و بهره ولتاژ $A_v = \frac{v_o}{v_i}$ را به دست آورید.

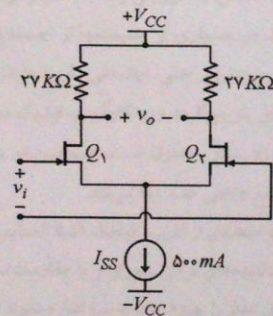


شکل م-۱۶

۱۷. در مدار شکل م-۱۷، با فرض $I_{DSS} = 2mA$ و $V_p = -2V$ ، مطلوب است

الف) محاسبه ولتاژ گیت-سورس نقطه کار

ب) بهره ولتاژ تفاضلی



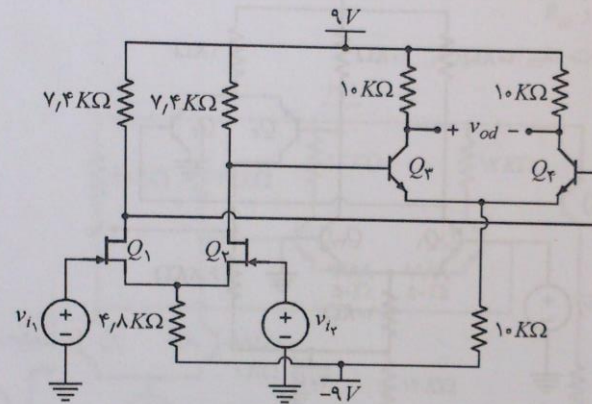
شکل م-۱۷

۱۸. در مدار شکل م-۱۸ با فرض آنکه برای Q_1 و Q_2 ، $I_{DSS} = 2\text{ mA}$ و $V_P = -2\text{ V}$ باشد و

برای Q_3 و Q_4 ، $h_{fe_3} = h_{fe_4} = 100$ ، باشد، مطلوب است

الف) محاسبه دامنه تغییرات ولتاژ ورودی وجه مشترک (v_{ic})

ب) محاسبه A_d ، A_c و $CMRR$ (بر حسب dB).



شکل م-۱۸

۱۰

فیدبک

فیدبک به مفهوم «بازگرداندن بخشی از خروجی یک سیستم و ترکیب آن با ورودی به منظور کنترل خروجی» می‌باشد. فیدبک در بسیاری از سیستمها از جمله در سیستمهای مکانیکی، الکتریکی، بیولوژیکی، حرارتی و برودتی و حتی اجتماعی کاربرد دارد. مثلاً، استفاده از فیدبک در ماشین بخار به قرن نوزدهم میلادی باز می‌گردد و به کارگیری فیدبک در سیستمهای حرارتی و برودتی با نصب ترموستات، امروزه بسیار متداول است. همچنین در بدن انسان فیدبک نقش عمده‌ای در تنظیم دما و کنترل ترشح داخلی غدد ایفا می‌کند.

در الکترونیک تا کنون با موارد متعددی از کاربرد فیدبک آشنا شده‌ایم که از جمله آنها می‌توان به استفاده از مقاومت آمیتر در تقویت‌کننده‌های ترانزیستوری و یا مقاومت سورس در تقویت‌کننده‌های اثر میدان (که به کمک آنها پایداری مدار را بهبود بخشیدیم) اشاره نمود. در این فصل ضمن معرفی

مفاهیم اساسی فیدبک، به بررسی عمیق‌تر تأثیرات مثبت کاربرد آن در تقویت‌کننده‌ها از جمله پایداری و مقاومتهای ورودی و خروجی خواهیم پرداخت. همچنین روشهای کلی برای تجزیه و تحلیل این گونه تقویت‌کننده‌ها را ارائه خواهیم نمود.

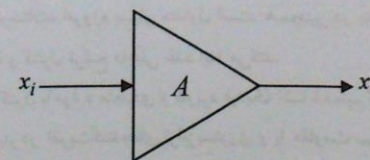
۱-۱۰ فیدبک منفی

یک تقویت‌کننده بدون فیدبک را در نظر بگیرید که در آن A بهره و یا ضریب تقویت، x_i سیگنال ورودی (ولتاژ یا جریان) و x_o سیگنال تقویت شده خروجی (ولتاژ یا جریان) باشد (شکل ۱-۱۰). این تقویت‌کننده فاقد هرگونه حلقه فیدبک است و به همین دلیل به آن تقویت‌کننده حلقه باز نیز گفته می‌شود. بهره A می‌تواند یک مقدار ثابت و یا فقط تابعی از فرکانس باشد که در این صورت تقویت‌کننده را خطی می‌نامند. در عین حال A می‌تواند نمایانگر یک تابع غیرخطی باشد که خروجی x_o را به ورودی x_i تقویت‌کننده مربوط می‌سازد، که در این حالت تقویت‌کننده غیرخطی خواهد بود.

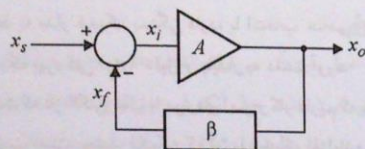
در شکل ۲-۱۰ یک تقویت‌کننده با فیدبک نشان داده شده است. همان‌طور که ملاحظه می‌شود، خروجی تقویت‌کننده هنوز هم Ax_i است، ولی در این حالت x_i به عنوان سیگنال اعمال شده به کل سیستم انتخاب شده و x_i فقط نمایانگر سیگنال ورودی به بخش اصلی تقویت‌کننده است. در بخش فیدبک، x_o به عنوان ورودی و x_f سیگنال فیدبک در نظر گرفته شده است که بین آنها معمولاً رابطه خطی $x_f = \beta x_o$ برقرار است. در این رابطه پارامتر β را ضریب فیدبک می‌نامند. در گره ورودی سیگنال x_i از سیگنال x_s کم شده و سیگنال تفاضل x_i به تقویت‌کننده اصلی وارد شده است.

$$x_i = x_s - x_f = x_s - \beta x_o \quad (1-10)$$

با جایگزینی رابطه فوق در $x_o = Ax_i$ خواهیم داشت



شکل ۱-۱۰: نمایش یک تقویت‌کننده بدون فیدبک با بهره A (حلقه باز)



شکل ۱-۲: نمایش یک تقویت‌کننده شامل فیدبک (حلقه بسته)

$$x_o = A(x_s - \beta x_o) \quad (2-10)$$

یا

$$x_o = \frac{A}{1 + \beta A} x_s \quad (3-10)$$

$$A_f = \frac{x_o}{x_s} = \frac{A}{1 + \beta A} \quad (4-10)$$

در حالت ایده‌آل مدار فیدبک اثر بارگذاری ناچیزی بر روی تقویت‌کننده اصلی دارد، که در این صورت A همان ضریب تقویت مربوط به تقویت‌کننده اصلی یا حلقه باز است. در عمل نمی‌توان مقاومتهای ورودی و خروجی مدار فیدبک را نادیده گرفت و در این صورت A باید با توجه به اثر بارگذاری مدار فیدبک محاسبه شود که در بخشهای بعد به تفصیل در مورد آن بحث خواهیم کرد.

به حاصل ضرب βA بهره حلقه گفته می‌شود و آن را با حرف T نمایش می‌دهند. هرگاه $\beta A > 0$ باشد فیدبک را فیدبک منفی نامیده و اگر $\beta A < 0$ باشد آن را فیدبک مثبت می‌نامند. بنابراین در فیدبک منفی، بهره تقویت‌کننده اصلی (A) به یک ضریب بزرگتر از یک ($1 + \beta A$) تقسیم می‌شود تا بهره کلی تقویت‌کننده (A_f) حاصل شود. لذا $|A_f|$ همواره از $|A|$ کوچکتر بوده و در اثر استفاده از فیدبک منفی، بهره تقویت‌کننده کاهش می‌یابد. اما این کاهش بهره در مقابل مزایای مهمی که از به کارگیری فیدبک حاصل می‌شود، عیب مهمی به شمار نمی‌آید.

بدیهی است چنانچه $\beta A \gg 1$ باشد، بهره کلی A_f فقط توسط ضریب فیدبک β تعیین می‌شود، زیرا در این صورت

$$A_f = \frac{A}{1 + \beta A} \cong \frac{1}{\beta} \quad (5-10)$$

از آنجا که ضریب β فقط به مدار فیدبک بستگی دارد، با انتخاب عناصری با مقادیر دقیق و پایدار برای این مدار، می توان یک بهره کلی (A_f) دقیق و پایدار به دست آورد.

لازم به یادآوری است که در الکترونیک با مواردی سر و کار داریم که در آنها $\beta A < 1$ بوده و به عبارت دیگر فیدبک مثبت است. چنین فیدبکی که آن را فیدبک افزایش دهنده می نامند، در مدارهایی مانند نوسانسازها و صافیهای فعال استفاده می شود. چنین فیدبکی در این فصل مورد نظر نبوده و هر جاسخن از فیدبک می کنیم منظور فیدبک منفی است.

۱۰-۲ مزایای فیدبک منفی

استفاده از فیدبک منفی در تقویت کننده های الکترونیکی علیرغم کاهش بهره انتقالی تقویت کننده، مزایای مهمی به همراه دارد که می تواند مشخصه های تقویت کننده را به نحو مطلوبی بهبود بخشد. در این بخش به توضیح بعضی از آنها خواهیم پرداخت.

حساسیت زدایی بهره انتقالی

بهره انتقالی یک تقویت کننده الکترونیکی تحت تأثیر عوامل متعددی از جمله تغییر دما، جابجیزی و تعویض قطعاتی چون ترانزیستورها و تغییر مشخصات قطعات با زمان، در معرض تغییر قرار می گیرد. استفاده از فیدبک منفی می تواند تا حد قابل توجهی حساسیت بهره انتقالی به عوامل مذکور را کاهش دهد. برای درک این مطلب تغییرات نسبی بهره انتقالی A_f در یک تقویت کننده با فیدبک منفی را مورد بررسی قرار می دهیم. با توجه به رابطه اصلی فیدبک و مشتگیری از آن می توان نوشت

$$\frac{dA_f}{A_f} = \frac{1}{1+\beta A} \frac{dA}{A} \quad (6-10)$$

یا

$$\frac{dA_f/A_f}{dA/A} = \frac{1}{1+\beta A} \quad (7-10)$$

همان طور که ملاحظه می شود تغییرات نسبی بهره A_f در مقایسه با تغییرات نسبی A ، با ضریب $(1+\beta A)$ کاهش یافته است. مثلاً اگر فرض کنید A (بهره تقویت کننده اصلی) در اثر تغییر دما ۱۵ درصد تغییر داشته باشد و مقدار $1+\beta A$ برابر ۱۵۰ باشد، در این صورت A_f (بهره تقویت کننده با فیدبک) فقط به اندازه $\frac{1}{150}$ آن یعنی ۰٫۶۷ درصد تغییرات نشان می دهد. بنابراین با استفاده از فیدبک منفی می توان پایداری بهره تقویت کننده را تا حد قابل ملاحظه ای بهبود بخشید.

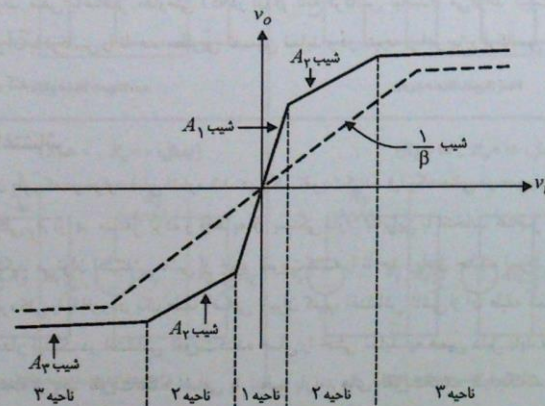
کاهش اعوجاج غیرخطی

در یک تقویت کننده خطی ایده آل می توان انتظار داشت که بهره انتقالی A مستقل از دامنه سیگنال ورودی و مقداری ثابت باشد. حال آنکه در عمل بدون استفاده از فیدبک منفی دستیابی به چنین وضعیت ایده آلی میسر نمی باشد. در شکل ۱۰-۳ مشخصه انتقالی یک تقویت کننده واقعی بدون اعمال فیدبک منفی (خطوط توپر) نشان داده شده است. همان طور که مشاهده می شود خروجی تقویت کننده به ازای مقادیر بزرگ سیگنال ورودی اشباع شده (ناحیه ۳) و در نواحی غیراشباع نیز شیب مشخصه (بهره انتقالی A) ثابت نبوده، در نواحی ۱ و ۲ مقادیر A_1 و A_2 را نشان می دهد. اکنون چنانچه به این تقویت کننده یک مدار فیدبک با ضریب β اضافه کنیم بهره انتقالی جدید در نواحی ۱ و ۲ بر اساس رابطه ۱۰-۴ به صورت زیر به دست می آید:

$$A_{f1} = \frac{A_1}{1+\beta A_1} \cong \frac{1}{\beta} \quad (8-10)$$

$$A_{f2} = \frac{A_2}{1+\beta A_2} \cong \frac{1}{\beta} \quad (9-10)$$

یعنی با فرض بزرگ بودن مقادیر βA_1 و βA_2 ، مقادیر A_{f1} و A_{f2} تقریباً برابر $1/\beta$ بوده و از بهره تقویت کننده اصلی در نواحی ۱ و ۲ مستقل می شود. به عبارت دیگر استفاده از فیدبک منفی به



شکل ۱۰-۳: مشخصه انتقالی یک تقویت کننده غیرخطی

خطی شدن مشخصه تقویت‌کننده کمک می‌کند. البته تذکر این نکته ضروری است که چون در ناحیه اشباع، بهره تقویت‌کننده تقریباً صفر است، بهره در این ناحیه با اعمال فیدبک منفی تغییر چندانی نکرده و هم چنان تقریباً صفر باقی می‌ماند. واقعیت این است که اضافه کردن فیدبک منفی به مدار یک تقویت‌کننده نمی‌تواند از اشباع آن جلوگیری کند، هر چند که تقویت‌کننده به ازای ورودیهای بزرگتری به اشباع می‌رود. نکته مهم دیگری که نباید از نظر دور داشت، تأثیر فیدبک منفی در بهره کلی تقویت‌کننده و کاهش آن می‌باشد. اما این موضوع نباید نگران‌کننده باشد، چرا که با اضافه نمودن یک پیش‌تقویت‌کننده مناسب قبل از تقویت‌کننده فیدبک مورد نظر، می‌توان این کاهش بهره را کاملاً جبران نمود. ضمناً در پیش‌تقویت‌کننده، به علت کوچک بودن دامنه سیگنال نسبت به تقویت‌کننده اصلی، اعوجاج غیرخطی معمولاً ناچیز و قابل چشم‌پوشی است.

کاهش اعوجاج فرکانسی

اعوجاج فرکانسی در یک تقویت‌کننده ناشی از تغییر بهره A با فرکانس سیگنال ورودی می‌باشد. در طراحی تقویت‌کننده‌ها معمولاً سعی می‌شود که در محدوده تغییرات فرکانس سیگنالهای ورودی مورد نظر بهره تقویت‌کننده ثابت بماند. با توجه به رابطه ۵-۱۰، استفاده از یک مدار فیدبک منفی با عناصر مقاومتی (که در آن β تابع فرکانس نباشد)، می‌تواند تثبیت بهره کلی و عدم تغییر آن با فرکانس را تا حد مطلوبی تضمین نماید و در نتیجه از اعوجاج فرکانسی تا حد زیادی جلوگیری کند.

کاهش اغتشاش

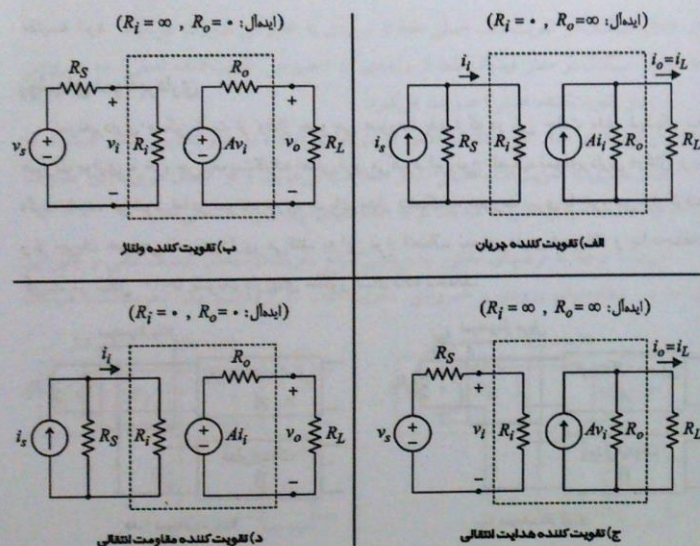
همان طور که در موارد قبلی اشاره شد، در یک تقویت‌کننده فیدبک منفی در صورت بزرگ بودن A ، بهره کلی A_f از A مستقل بوده و فقط به β بستگی دارد. بنابراین با انتخاب عناصر مناسب برای مدار فیدبک، می‌توان اغتشاش ناشی از خود تقویت‌کننده را تا حد زیادی حذف نمود. البته چنانچه کاهش بهره کلی را با افزودن یک طبقه اضافی جبران کنیم، اغتشاش ناشی از آن طبقه ممکن است اثر کاهشی مدار فیدبک در اغتشاش تقویت‌کننده اصلی را خنثی نماید. به همین دلیل باید سعی نمود به جای استفاده از یک تقویت‌کننده اضافی با تنظیم پارامترهای تقویت‌کننده فیدبک منفی، ضمن کاهش اغتشاش، به بهره کلی مورد نظر دست یافت.

۳-۱۰ انواع اتصال مدار فیدبک

در این بخش پس از بیانی اجمالی راجع به طبقه‌بندی تقویت‌کننده‌ها، انواع اتصال مدار فیدبک را بررسی خواهیم نمود.

طبقه‌بندی تقویت‌کننده‌ها

در تقویت‌کننده شکل ۳-۱۰، بهره انتقالی A نسبت سیگنال خروجی x_o به سیگنال ورودی x_i است. سیگنالهای x_i و x_o هر یک می‌توانند جریان یا ولتاژ باشند. در یک «تقویت‌کننده ولتاژ» x_i و x_o ولتاژ و در «تقویت‌کننده جریان» هر دو سیگنال جریان الکتریکی می‌باشند. علاوه بر اینها دو نوع تقویت‌کننده دیگر وجود دارد که در یکی از آنها A نسبت جریان خروجی به ولتاژ ورودی و در دیگری A بیانگر نسبت ولتاژ خروجی به جریان ورودی است. این دو تقویت‌کننده به ترتیب، تقویت‌کننده‌های «هدایت انتقالی» و «مقاومت انتقالی» نام دارند. در شکل ۳-۱۰ مدار معادل انواع

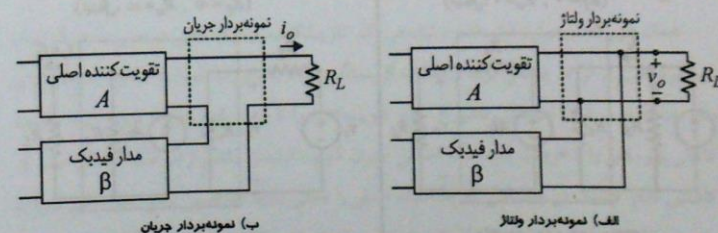


شکل ۳-۱۰: مدارهای معادل انواع تقویت‌کننده‌ها

تقویت‌کننده‌های مذکور نمایش داده شده است. نقش فیدبک منفی در هر چهار نوع تقویت‌کننده به طور کلی پایدار نمودن بهره و یا نسبت سیگنال خروجی (x_o) به سیگنال منبع (x_s) است. همچنین نشان خواهیم داد که استفاده از فیدبک منفی، هر یک از تقویت‌کننده‌ها را به حالت ایده‌آل نزدیک می‌کند. در حالت ایده‌آل بهره انتقالی تقویت‌کننده باید مستقل از مقاومت‌های R_S منبع و R_L بار باشد. شرط ایده‌آل بودن هر یک از تقویت‌کننده‌های شکل ۴-۱۰، در بالای آن قید شده است. همان گونه که در شکل ۴-۱۰ نشان داده شده است، در یک تقویت‌کننده فیدبک، تقویت‌کننده اصلی را می‌توان به صورت یک مدار دوقطبی نمایش داد که متغیرهای (سیگنال‌های) ورودی و خروجی آن جریان یا ولتاژ باشند. نوع نمونه‌برداری و مقایسه در هر مدار بستگی به سیگنال خروجی و ورودی آن دارد. در صورتی که سیگنال خروجی جریان (ولتاژ) باشد مدار فیدبک باید از جریان (ولتاژ) خروجی نمونه‌برداری نماید و چنانچه سیگنال ورودی تقویت‌کننده ولتاژ (جریان) باشد خروجی مدار فیدبک باید به صورت یک سیگنال ولتاژ (جریان) با سیگنال ورودی مقایسه شود.

روشهای نمونه‌برداری

نمونه‌برداری ممکن است از ولتاژ خروجی صورت پذیرد که در این حالت مدار فیدبک به صورت موازی با خروجی تقویت‌کننده اصلی قرار می‌گیرد. این نوع اتصال، نمونه‌برداری «ولتاژ» و یا «گره» نامیده می‌شود. اما در نمونه‌برداری جریان، مدار فیدبک به صورت سری با خروجی قرار گرفته و از جریان خروجی نمونه‌برداری می‌کند. به این نوع اتصال، نمونه‌برداری «جریان» و یا «حلقه» گویند. در شکل ۵-۱۰ نمونه‌برداریهای مذکور نشان داده شده‌اند.



شکل ۵-۱۰: اتصال مدار فیدبک در خروجی تقویت‌کننده اصلی

روشهای مقایسه

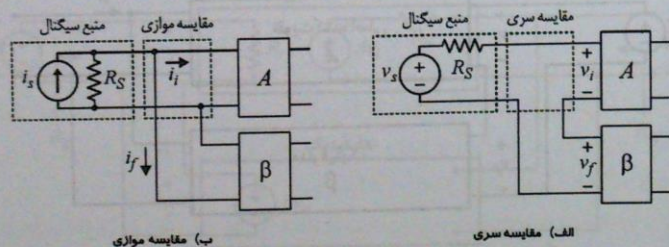
دو نوع مقایسه سیگنال فیدبک با سیگنال منبع در شکل ۶-۱۰ نمایش داده شده است. در مقایسه سری، ولتاژ فیدبک با ولتاژ ورودی تقویت‌کننده اصلی به صورت سری قرار می‌گیرد. در این حالت ولتاژ v_f با ولتاژ منبع سیگنال مقایسه می‌شود. در مقایسه موازی، مدار فیدبک به صورت موازی با ورودی تقویت‌کننده اصلی قرار می‌گیرد. در این حالت جریان فیدبک i_f از جریان منبع سیگنال کم شده و تفاضل آن به تقویت‌کننده اصلی وارد می‌شود.

۴-۱۰ انواع تقویت‌کننده‌های فیدبک منفی

در بخشهای قبل با مفهوم فیدبک منفی، رابطه اصلی و برخی از مزایای آن آشنا شدیم. لازم است قبل از پرداختن به مباحث بعدی در مورد انواع مدارهای فیدبک توجه خوانندگان را به سه فرض اساسی که رابطه اصلی فیدبک (رابطه ۴-۱۰) بر مبنای آنها شکل گرفته جلب کنیم. این فرضها عبارتند از

- انتقال سیگنال در تقویت‌کننده اصلی فقط از ورودی به خروجی صورت می‌گیرد.
- انتقال سیگنال در مدار فیدبک فقط از ورودی آن (خروجی تقویت‌کننده اصلی) به خروجی (ورودی تقویت‌کننده اصلی) صورت می‌گیرد.
- مدار فیدبک بر مدار تقویت‌کننده اصلی اثر بارگذاری ندارد، به عبارت دیگر مدار فیدبک در اتصال موازی با تقویت‌کننده اصلی دارای مقاومت بی‌نهایت و در اتصال سری دارای مقاومت صفر است. همچنین ضریب فیدبک β به مقاومت‌های R_S و R_L بستگی ندارد.

اکنون با توجه به فرضهای مذکور به بررسی انواع تقویت‌کننده‌های فیدبک منفی و تأثیر این فیدبک در مقاومت‌های ورودی و خروجی تقویت‌کننده می‌پردازیم. یک تقویت‌کننده فیدبک



شکل ۶-۱۰: اتصالات فیدبک در ورودی تقویت‌کننده اصلی

می تواند در خروجی نمونه برداری جریان و یا ولتاژ داشته و در ورودی مقایسه دو سیگنال فیدبک و منبع به شکل سری و یا موازی صورت گیرد. بنابراین چهار نوع تقویت کننده فیدبک خواهیم داشت که هر یک بر مبنای یکی از انواع تقویت کننده هایی که در بخش ۱۰-۳ معرفی نمودیم شکل می گیرند.

فیدبک ولتاژ- سری

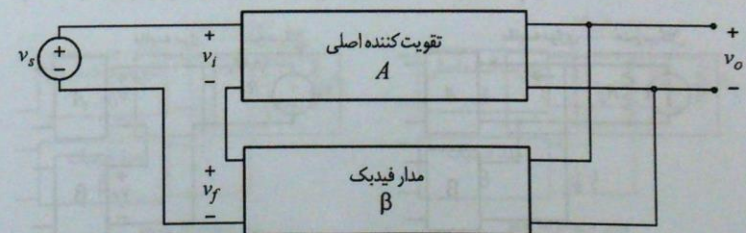
فرض کنید بخواهیم یک تقویت کننده فیدبک طراحی کنیم که در آن نسبت ولتاژ خروجی به ولتاژ ورودی پایدار باشد. به بیان دیگر، به ازای یک سیگنال ولتاژ ورودی، یک سیگنال ولتاژ خروجی متناسب با آن داشته باشیم. لازمه چنین تقویت کننده ای برخورداری از یک مدار فیدبک است که در خروجی از ولتاژ نمونه برداری کرده و آن را در ورودی به صورت سری با سیگنال منبع مقایسه نماید. نمایش نمادین این تقویت کننده که به تقویت کننده فیدبک ولتاژ- سری مشهور است در شکل ۷-۱۰ نشان داده شده است. در این تقویت کننده ایده آل، ضمن در نظر گرفتن فرضهای سه گانه مذکور، مقارمتهای منبع و بار نیز به ترتیب برابر صفر و بی نهایت فرض شده اند. برای این مدار می توان نوشت

$$v_o = Av_i \quad (10-10)$$

$$v_f = \beta v_o \quad (11-10)$$

$$v_i = v_s - v_f \quad (12-10)$$

که از ترکیب آنها رابطه اصلی فیدبک به صورت زیر به دست می آید:



شکل ۷-۱۰: نمایش نمادین تقویت کننده فیدبک ولتاژ- سری ایده آل

$$A_f = \frac{v_o}{v_s} = \frac{A}{1 + \beta A} \quad (13-10)$$

اکنون می خواهیم اثر فیدبک منفی ولتاژ- سری در امپدانسهای ورودی و خروجی تقویت کننده را مورد بررسی قرار دهیم. برای این منظور ابتدا تقویت کننده اصلی را که یک تقویت کننده ولتاژ است با مدار معادل آن جایگزین می نماییم (شکل ۸-۱۰). با توجه به این شکل و رابطه ۱۰-۱۰ داریم

$$v_s = v_i + \beta v_o = v_i (1 + \beta A) \quad (14-10)$$

و نیز

$$i_i = \frac{v_i}{R_i} = \frac{v_s}{R_i (1 + \beta A)} \quad (15-10)$$

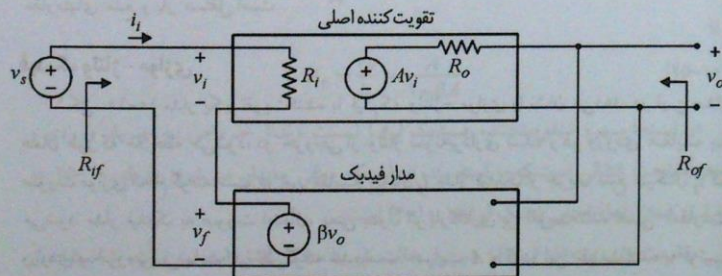
در نتیجه

$$R_{if} = \frac{v_s}{i_i} = R_i (1 + \beta A) \quad (16-10)$$

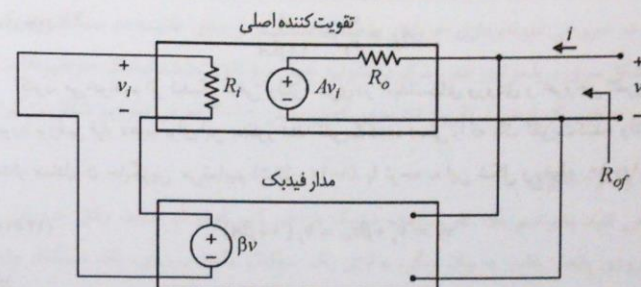
بنابراین در این نوع فیدبک، امپدانس ورودی تقویت کننده با ضریب $(1 + \beta A)$ افزایش می یابد. برای محاسبه امپدانس خروجی تقویت کننده، همان طور که می دانیم ابتدا باید منبع سیگنال ورودی را متحد با صفر قرار داد و سپس جریان i ناشی از اعمال یک ولتاژ فرضی v به دو سر خروجی را به دست آورد (شکل ۹-۱۰). در این حالت داریم

$$v_i + \beta v = 0 \quad (17-10)$$

$$i = \frac{v - Av_i}{R_o} \quad (18-10)$$



شکل ۸-۱۰: تقویت کننده فیدبک ولتاژ- سری با جایگزینی مدار معادل تقویت کننده اصلی



شکل ۱۰-۹: محاسبه امپدانس خروجی

با جایگزینی رابطه ۱۷-۱۰ در ۱۸-۱۰ می‌توان نوشت

$$i = \frac{v(1+\beta A)}{R_o} \quad (19-10)$$

در نتیجه با توجه به تعریف، امپدانس خروجی به صورت زیر قابل محاسبه است:

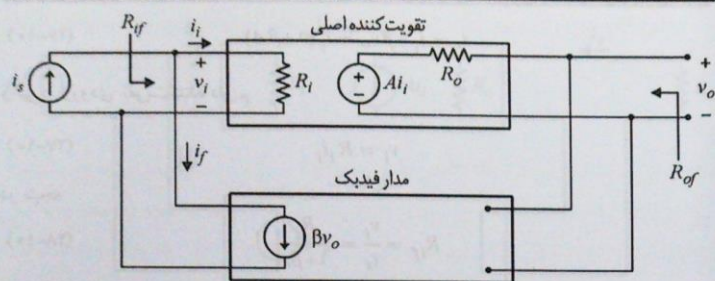
$$R_{of} = \frac{v}{i} = \frac{R_o}{1+\beta A} \quad (20-10)$$

که از امپدانس خروجی تقویت‌کننده اصلی با نسبت $(1+\beta A)$ کوچکتر است. به بیان دیگر فیدبک ولتاژ-سری امپدانس خروجی تقویت‌کننده را با نسبت $(1+\beta A)$ کاهش می‌دهد.

با این نوع فیدبک، مدار به یک منبع ولتاژ بهتر (با امپدانس داخلی کمتر) تبدیل شده و بنابراین می‌توان ادعا کرد که فیدبک ولتاژ-سری یک «تقویت‌کننده ولتاژ خوب» ایجاد می‌کند. در حقیقت بهره این تقویت‌کننده ولتاژ با داشتن امپدانس ورودی زیاد و امپدانس خروجی کم تا حد زیادی از مقاومت‌های منبع و بار مستقل است.

فیدبک ولتاژ-موازی

شکل ۱۰-۱۰ مدار یک تقویت‌کننده با فیدبک ولتاژ-موازی را نشان می‌دهد. در این مدار همان طور که ملاحظه می‌شود، در خروجی از ولتاژ نمونه‌برداری شده و در ورودی مقایسه به صورت موازی انجام گرفته است. در این مقایسه جریان i_f مدار فیدبک از جریان منبع سیگنال i_s کم می‌شود. مدار فیدبک به صورت ایده‌آل، یعنی بدون اثر بارگذاری بر تقویت‌کننده اصلی (مقاومت ورودی و خروجی بی‌نهایت) در نظر گرفته شده است. ضرایب A و β در این تقویت‌کننده به ترتیب دارای ماهیت مقاومت انتقالی و هدایت انتقالی هستند.



شکل ۱۰-۱۰: تقویت‌کننده فیدبک ولتاژ-موازی

در این تقویت‌کننده ولتاژ مدار باز خروجی v_o برابر است با

$$v_o = A i_i \quad (21-10)$$

و نیز

$$i_i = i_s - i_f \quad (22-10)$$

و از آنجا که جریان فیدبک متناسب با ولتاژ خروجی است داریم

$$i_i = i_s - \beta v_o \quad (23-10)$$

با جایگزینی رابطه ۲۱-۱۰ در ۲۳-۱۰ داریم

$$\frac{v_o}{A} = i_s - \beta v_o \quad (24-10)$$

و یا

$$A_f = \frac{v_o}{i_s} = \frac{A}{1+\beta A} \quad (25-10)$$

در اینجا بهره تقویت‌کننده فیدبک (A_f) نسبت ولتاژ خروجی به جریان ورودی و ماهیت مقاومت انتقالی است که با استفاد از فیدبک منفی پایدار می‌شود. رابطه ۲۵-۱۰ در حقیقت همان رابطه اصلی فیدبک (رابطه ۴-۱۰) است.

مقاومت ورودی مدار (R_{if}) در این حالت نیز به سادگی قابل محاسبه است. با استفاده از روابط ۲۱-۱۰ و ۲۳-۱۰ می‌توان نوشت

$$i_s = i_i + \beta v_o = i_i(1 + \beta A) \quad (26-10)$$

و نیز در ورودی تقویت‌کننده داریم

$$v_i = R_i i_i \quad (27-10)$$

در نتیجه

$$R_{if} = \frac{v_i}{i_s} = \frac{R_i}{1 + \beta A} \quad (28-10)$$

ملاحظه می‌شود که مقایسه موازی همانند نمونه‌برداری ولتاژ، که در آن دو سر مدار فیدبک به صورت موازی با خروجی قرار می‌گرفت و امپدانس خروجی را کاهش می‌داد، باعث کاهش امپدانس ورودی می‌شود. این کاهش نیز با نسبت $(1 + \beta A)$ صورت می‌گیرد.

به سادگی می‌توان نشان داد که در این تقویت‌کننده امپدانس خروجی نیز با نسبت $(1 + \beta A)$ کاهش می‌یابد، یعنی

$$R_{of} = \frac{R_o}{1 + \beta A} \quad (29-10)$$

این همان نتیجه‌ای است که در مدار ولتاژ-سری به دست آوردیم. در حقیقت در هر دو تقویت‌کننده نمونه‌برداری از نوع ولتاژ بود و بنابراین می‌توان گفت که «نمونه‌برداری ولتاژ امپدانس خروجی تقویت‌کننده را با نسبت $(1 + \beta A)$ کاهش می‌دهد».

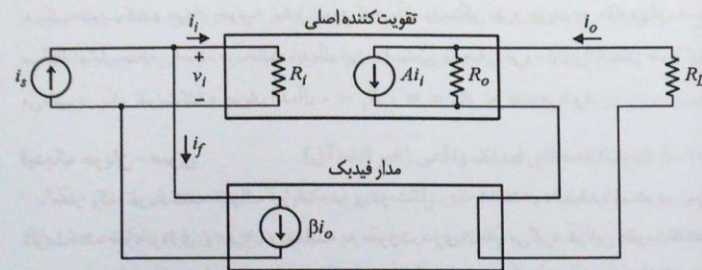
فیدبک جریان-موازی

مدار یک تقویت‌کننده فیدبک جریان-موازی در شکل ۱۱-۱۰ نشان داده شده است. در این مدار نمونه‌برداری از نوع جریان و مقایسه به صورت موازی می‌باشد. این مدار یک تقویت‌کننده جریان است و در آن بهره جریان پایدار می‌شود.

$$A_f = \frac{i_o}{i_s} = \frac{A}{1 + \beta A} \quad (30-10)$$

مقایسه موازی در این مدار همانند مدار ولتاژ-موازی که قبلاً بررسی شد باعث کاهش امپدانس ورودی با نسبت $(1 + \beta A)$ می‌شود و بنابراین

$$R_{if} = \frac{R_i}{1 + \beta A} \quad (31-10)$$



شکل ۱۱-۱۰: تقویت‌کننده فیدبک جریان-موازی

به عبارت دیگر می‌توان گفت «مقایسه موازی امپدانس ورودی تقویت‌کننده را با نسبت $(1 + \beta A)$ کاهش می‌دهد». همچنین در این تقویت‌کننده با مدار باز کردن مقاومت R_L و منبع جریان i_s و اعمال یک ولتاژ فرضی v با جریان i به جای مقاومت R_L ، مقاومت خروجی تقویت‌کننده محاسبه می‌شود. در این حالت می‌توان نوشت

$$v = R_o(i - A i_i) \quad (32-10)$$

$$i_i = -i_f = -\beta i \quad (33-10)$$

از ترکیب دو رابطه مذکور داریم

$$v = R_o(i + \beta A i) = R_o i (1 + \beta A) \quad (34-10)$$

در نتیجه

$$R_{of} = \frac{v}{i} = R_o(1 + \beta A) \quad (35-10)$$

رابطه فوق‌گویای این حقیقت است که نمونه‌برداری جریان، که در آن مدار فیدبک به صورت سری با مدار خروجی تقویت‌کننده اصلی قرار می‌گیرد، امپدانس خروجی تقویت‌کننده را با ضریب $(1 + \beta A)$ افزایش می‌دهد. این نتیجه را در مقایسه سری در ورودی نیز به صورت افزایش امپدانس ورودی با ضریب مذکور مشاهده کردیم (رابطه ۱۶-۱۰). اثر فیدبک جریان-موازی در این مدار باعث کاهش امپدانس ورودی و افزایش امپدانس خروجی گردید، در حقیقت تقویت‌کننده اصلی را

به یک «تقویت‌کننده جریان خوب» تبدیل نمود که در آن وابستگی بهره جریان به مقاومت‌های منبع سیگنال و بار ضعیف است. در حالت ایده‌آل این وابستگی به صفر می‌رسد زیرا همان طور که می‌دانیم در یک تقویت‌کننده جریان ایده‌آل $R_i = \infty$ و $R_o = 0$ تعریف می‌شود.

فیدبک جریان-سری

مدار یک تقویت‌کننده فیدبک جریان-سری در شکل ۱۰-۱۲ نشان داده شده است. در این تقویت‌کننده نمونه‌برداری از جریان و مقایسه به صورت سری انجام می‌گیرد. در این تقویت‌کننده، بهره، نسبت جریان خروجی به ولتاژ ورودی است که در اثر اعمال فیدبک منفی با نسبت $(1 + \beta A)$ کاهش می‌یابد. یعنی

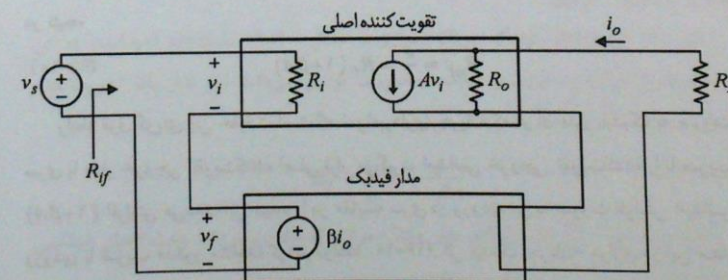
$$A_f = \frac{i_o}{v_s} = \frac{A}{1 + \beta A} \quad (10-36)$$

در این تقویت‌کننده همانند تقویت‌کننده ولتاژ-سری که مقایسه سری داشتیم، امپدانس ورودی با ضریب $(1 + \beta A)$ افزایش می‌یابد.

$$R_{if} = R_i (1 + \beta A) \quad (10-37)$$

همچنین امپدانس خروجی، مشابه فیدبک جریان-موازی که در آن نمونه‌برداری جریان صورت می‌گرفت با ضریب $(1 + \beta A)$ افزایش می‌یابد.

$$R_{of} = R_o (1 + \beta A) \quad (10-38)$$



شکل ۱۰-۱۲: تقویت‌کننده فیدبک جریان-سری

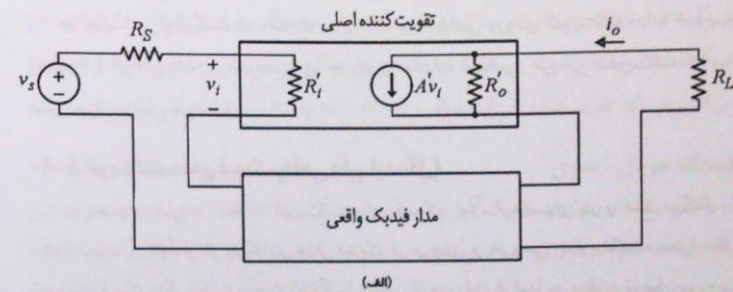
در نهایت می‌توان گفت که «مقایسه سری همواره امپدانس ورودی تقویت‌کننده را با ضریب $(1 + \beta A)$ افزایش داده» و «نمونه‌برداری جریان نیز همواره امپدانس خروجی تقویت‌کننده را به همین میزان افزایش می‌دهد».

۵-۱۰ تقویت‌کننده‌های فیدبک واقعی (غیر ایده‌آل)

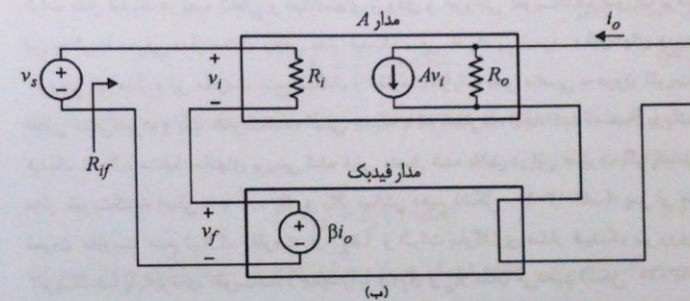
در بخش‌های قبلی در مطالعه تقویت‌کننده‌های فیدبک، اولاً، امپدانس‌های بار و منبع سیگنال را حذف نموده و ثانیاً، اثر بارگذاری مدار فیدبک در ورودی و خروجی تقویت‌کننده صرف‌نظر نمودیم. به بیان دیگر یک وضعیت ایده‌آل را بررسی کردیم. این فرضها به منظور تسهیل بررسی اثرات مدار فیدبک در بهره انتقالی و امپدانس‌های ورودی و خروجی تقویت‌کننده صورت گرفت. در این بخش با معرفی مدار معادل واقعی مدار فیدبک سعی خواهیم نمود مقاومت‌های ورودی و خروجی این مدار و نیز مقاومت منبع سیگنال و مقاومت بار را به نحو مناسبی به درون تقویت‌کننده اصلی منتقل نموده و یک «تقویت‌کننده اصلی جدید» با نام «مدار A» ایجاد کنیم که عملاً به یک مدار فیدبک ایده‌آل، مشابه حالت‌های بررسی شده قبلی متصل شده باشد. در این صورت اگر پارامترهای مدار تقویت‌کننده اصلی را با R_o' ، R_i' ، A' نمایش دهیم (شکل ۱۰-۱۳ الف)؛ پس از منظور نمودن مقاومت منبع (R_s) ، مقاومت بار (R_L) و اثرات بارگذاری مدار فیدبک بر روی این تقویت‌کننده، پارامترهای تقویت‌کننده جدید را با R_o ، R_i ، A نشان می‌دهیم (شکل ۱۰-۱۳ ب). در حالتی که مقایسه با جریان ورودی صورت می‌گیرد، در ورودی تقویت‌کننده اصلی به جای مدار معادل تونن از معادل نورتن استفاده می‌کنیم و در حالتی که نمونه‌برداری از ولتاژ خروجی صورت می‌گیرد در خروجی تقویت‌کننده اصلی به جای مدار معادل نورتن از معادل تونن استفاده می‌شود.

مدار فیدبک واقعی (غیر ایده‌آل)

تفاوت یک مدار فیدبک واقعی با مدار فیدبک ایده‌آل در آن است که مقاومت‌های ورودی و خروجی آن در حالت ایده‌آل حذف می‌شوند. برای مدار فیدبک واقعی می‌توان مدارهای معادل دوقطبی مانند مدل v ، مدل z و یا مدل i را برحسب نوع سیگنال فیدبک و نحوه مقایسه انتخاب نمود. در این فصل به منظور اجتناب از پیچیدگی‌هایی که با این انتخاب حاصل می‌شود و با در نظر گرفتن این فرض اساسی که در مدار فیدبک، سیگنال فقط از ورودی به خروجی انتقال می‌یابد و نه بالعکس، می‌توان از منبع وابسته ورودی که به سیگنال خروجی وابسته است و در مدل‌های



(الف)

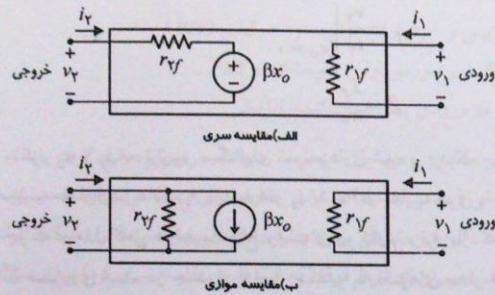


(ب)

شکل ۱۰-۱۳: تقویت‌کننده فیدبک جریان-سری ونحوه تبدیل آن به یک مدار معادل شامل مدار A و یک مدار فیدبک ایده‌آل

دوقطبی وجود دارد کلاً صرف‌نظر نمود. در این صورت دو مدار معادل نشان داده شده در شکل ۱۰-۱۴ می‌توانند برای همه انواع فیدبک به کار روند.

در این شکل پارامتر x_o سیگنال نمونه‌برداری شده را نشان می‌دهد که مثلاً در فیدبک ولتاژ-سری این سیگنال ولتاژ، و در فیدبک جریان-موازی، این سیگنال جریان است. ضمناً همان طور که در شکل مشاهده می‌کنید در مدار فیدبک که از این پس اصطلاحاً ممکن است از آن به نام «مدار β » نیز یاد کنیم، ورودی آن سری است که به خروجی تقویت‌کننده وصل می‌شود؛ که معمولاً سمت راست مدار است. در این مدار مقادیر پارامترهای نشان داده شده را باید از روی مدار واقعی و با توجه به دستورالعملهای زیر به دست آورد:



(الف) مقایسه سری

(ب) مقایسه موازی

شکل ۱۰-۱۴: مدارهای معادل مدار فیدبک واقعی در حالت مقایسه سری و مقایسه موازی

محاسبه r_{if} : همان طور که از شکل پیداست، r_{if} مقاومت خروجی مدار β است در حالتی که x_o متحده با صفر قرار داده شود.

محاسبه β : پارامتر β نسبت سیگنال x_f به سیگنال x_o است که در هر مورد به سادگی قابل محاسبه است.

محاسبه r_{of} : برای به دست آوردن r_{of} باید خروجی مدار β را از ورودی تقویت‌کننده جدا نمود. این جداسازی برای حالتی که مقایسه سری صورت گرفته (سیگنال فیدبک ولتاژ است) باید از طریق صفر قرار دادن جریان ورودی به مدار A (باز کردن حلقه سری) و در مواردی که مقایسه موازی انجام شده (سیگنال فیدبک جریان است) باید با اتصال کوتاه کردن دو سر خروجی مدار A صورت گیرد. پس از این عمل مقاومت r_{if} از تقسیم ولتاژ v_i بر جریان i_i به دست می‌آید. با یک نگاه به شکل ۱۰-۱۴ می‌توان نتیجه گرفت که برای یافتن r_{of} در مداری که خروجی آن معادل تونن دارد باید خروجی را مدار باز و در مداری که معادل نورتن دارد باید آن را اتصال کوتاه کرد.

دستورالعملهای فوق را می‌توان با استفاده از شکل ۱۰-۱۴ به صورت زیر بیان نمود:

$$r_{if} = \left. \frac{v_i}{i_i} \right|_{i_o = 0} \quad (\text{در مقایسه سری}) \quad (۱۰-۳۹)$$

$$r_{of} = \left. \frac{v_i}{i_i} \right|_{v_o = 0} \quad (\text{در مقایسه موازی}) \quad (۱۰-۴۰)$$

$$r_{yf} = \left. \frac{v_2}{i_2} \right|_{x_0=0} \quad (41-10)$$

$$\beta = \frac{x_f}{x_0} \quad (42-10)$$

در روابط مذکور x_0 و x_f به ترتیب سیگنالهای نمونه برداری شده و فیدبک می باشند. توجه کنید که برای محاسبه مقدار β نیز مانند r_{yf} باید پارامتر i_2 یا v_2 (در مقایسه سری یا موازی) برابر با صفر قرار گیرد. چرا که در مدل کامل دوقطبیها، منبع وابسته ای نیز کنار r_{yf} قرار دارد که در محاسبه β صفر کردن آن ضروری است. در جدول ۱۰-۱ مقادیر پارامترهای مدار A برای انواع تقویت کننده های فیدبک تعریف شده است.

جدول ۱۰-۱: تعیین پارامترهای مدار A برای انواع اتصال مدارهای فیدبک

نوع فیدبک	پارامتر	r_{yf}	β
ولتاژ-سری	$\left. \frac{v_1}{i_1} \right _{i_2=0}$	$\left. \frac{v_2}{i_2} \right _{v_1=0}$	$\left. \frac{v_2}{v_1} \right _{i_2=0}$
ولتاژ-موازی	$\left. \frac{v_1}{i_1} \right _{v_2=0}$	$\left. \frac{v_2}{i_2} \right _{v_1=0}$	$\left. \frac{i_2}{i_1} \right _{v_2=0}$
جریان-سری	$\left. \frac{v_1}{i_1} \right _{i_2=0}$	$\left. \frac{v_2}{i_2} \right _{i_1=0}$	$\left. \frac{v_2}{i_1} \right _{i_2=0}$
جریان-موازی	$\left. \frac{v_1}{i_1} \right _{v_2=0}$	$\left. \frac{v_2}{i_2} \right _{i_1=0}$	$\left. \frac{i_2}{i_1} \right _{v_2=0}$

روش کلی بررسی یک تقویت کننده فیدبک

اولین قدم در بررسی یک تقویت کننده فیدبک، شناسایی آن است. برای این کار باید دید که سیگنال فیدبک به طور سری در «حلقه ورودی» قرار می گیرد، و یا به «گره ورودی» وارد می شود. منظور از حلقه ورودی «حلقه شامل منبع سیگنال و بخش ورودی تقویت کننده» است. بخش ورودی، بر حسب ساختار ورودی تقویت کننده که می تواند یک BJT ، یک FET و یا یک تقویت کننده تفاضلی باشد، یکی از موارد زیر خواهد بود:

- پیوند بین بیس و امیتر اولین ترانزیستور دوقطبی (BJT)
- پیوند بین گیت و سورس اولین تقویت کننده FET
- بخش بین دو ورودی یک تقویت کننده تفاضلی

چنانچه در حلقه ورودی، یک عنصر به صورت سری با v_2 قرار گرفته باشد و این عنصر به نحوی با خروجی (بخشی از مدار که شامل مقاومت بار است) مرتبط باشد، در این صورت مقایسه را «سری» گویند. اگر چنین شرطی برقرار باشد ولتاژ دو سر عنصر مذکور سیگنال فیدبک خواهد بود ($x_f = v_f$). در صورتی که شرط فوق (که مربوط به مقایسه سری بود) برقرار نباشد، باید مقایسه موازی را آزمایش کرد.

«گره ورودی»، با توجه به نوع ترکیب ورودی یکی از موارد زیر خواهد بود:

- بیس اولین ترانزیستور دوقطبی (BJT)
- گیت اولین FET
- سر منفی یک تقویت کننده عملیاتی

در مقایسه موازی به جای منبع ولتاژ سیگنال از معادل نورتن آن استفاده می کنیم، به طوری که جریان سیگنال i_2 به «گره ورودی» وارد شود. چنانچه بین گره ورودی و خروجی مدار ارتباط برقرار باشد مقایسه از نوع موازی است. در این صورت سیگنال فیدبک همان جریان عنصر ارتباطی خواهد بود ($x_f = i_f$).

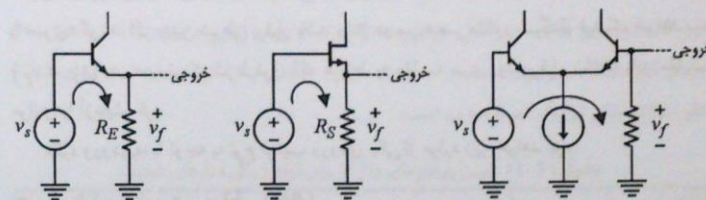
به طور خلاصه، با توجه به رابطه $x_f = x_0 - x_i$ ، اگر چنانچه در حلقه ورودی، سیگنال فیدبک به عنوان یک ولتاژ از ولتاژ سیگنال ورودی کم شود مقایسه سری است. در صورتی که در گره ورودی سیگنال فیدبک به صورت یک جریان از جریان سیگنال ورودی کم شود، مقایسه از نوع جریان است.

کمیت نمونه برداری شده از خروجی نیز می تواند جریان یا ولتاژ باشد. در هر دو مورد باید گره خروجی که ولتاژ خروجی v_0 از آن گرفته می شود (نسبت به زمین) مشخص شود. این ولتاژ در دو سر مقاومت R_L ظاهر می شود و جریان خروجی i_0 ، جریان R_L می باشد. آزمایش نوع نمونه برداری به نحو زیر است:

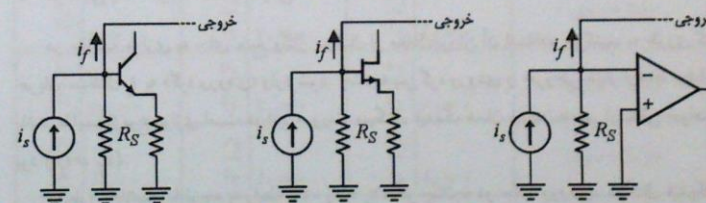
- ولتاژ v_0 را صفر کنید (یعنی بار را اتصال کوتاه کنید، $R_L = 0$)، اگر x_f صفر شود نمونه برداری ولتاژ صورت گرفته است.

• جریان i_o را صفر کنید (یعنی بار را مدار باز کنید، $R_L = \infty$)، اگر x_f صفر شود نمونه برداری جریان صورت گرفته است.

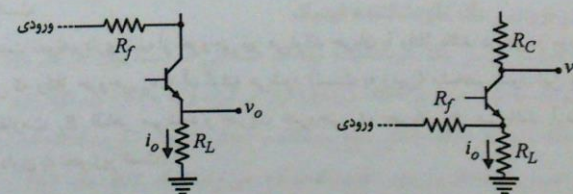
در شکل‌های ۱۵-۱۰ تا ۱۸-۱۰ مثالهایی از مقایسه (سری و موازی) و نمونه برداری (جریان و ولتاژ) که در اغلب مدارهای کاربردی مشاهده می‌شوند ارائه شده است.



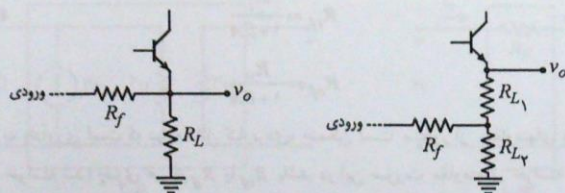
شکل ۱۵-۱۰: مثالهایی از مقایسه سری در ورودی



شکل ۱۶-۱۰: مثالهایی از مقایسه موازی در ورودی



شکل ۱۷-۱۰: دو مدار نمونه برداری جریان از خروجی

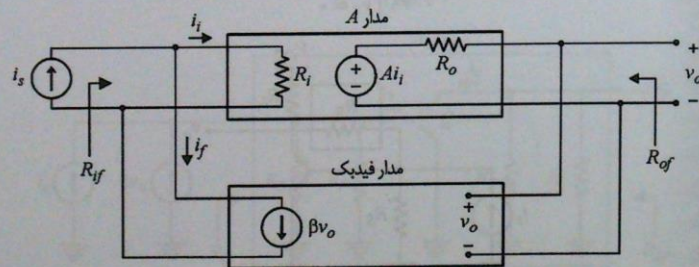


شکل ۱۸-۱۰: دو مدار نمونه برداری ولتاژ از خروجی

تقویت‌کننده فیدبک ولتاژ-موازی

بر اساس روش ارائه شده در بخش قبل، تقویت‌کننده فیدبک ولتاژ-موازی باید بر اساس مدل نشان داده شده در شکل ۱۹-۱۰ مورد بررسی قرار گیرد. در این شکل «مدار A» شامل مقاومت‌های ورودی و خروجی مدار فیدبک، مقاومت داخلی منبع سیگنال و مقاومت بار R_L می‌باشد. تأکید بر این نکته ضروری است که در تحلیل مدارهای فیدبک واقعی، به منظور ایجاد مشابهت با حالت ایده‌آل و استفاده از روابط فیدبک، لازم است که مقاومت‌های R_S و R_L در داخل مدار A منظور شوند و همه مقادیر A ، R_i و R_o در چنین شرایطی محاسبه شوند. در این صورت برای تقویت‌کننده مذکور که در حقیقت یک تقویت‌کننده مقاومت انتقالی است، بهره کلی، مقاومت ورودی و مقاومت خروجی از روابط زیر محاسبه می‌شوند:

$$A_f = \frac{v_o}{i_s} = \frac{A}{1 + \beta A} \quad (۱۰-۲۳)$$



شکل ۱۹-۱۰: مدار A به اضافه مدار فیدبک ایده‌آل برای یک تقویت‌کننده فیدبک ولتاژ-موازی

$$R_{if} = \frac{R_i}{1 + \beta A} \quad (۴۴-۱۰)$$

$$R_{of} = \frac{R_o}{1 + \beta A} \quad (۴۵-۱۰)$$

لازم به یادآوری است که در مسائل کاربردی، ممکن است منظور از مقاومتهای ورودی و خروجی خواسته شده چیزی غیر از R_{if} یا R_{of} باشد. در این صورت مقاومتهای خواسته شده را با نامهای R_{in} و R_{out} نامگذاری کرده، ابتدا R_{if} و R_{of} را به دست آورده و از روی آنها مقادیر R_{in} یا R_{out} را محاسبه می‌کنیم.

مثال ۱-۱۰: در تقویت‌کننده شکل ۲۰-۱۰، مقادیر v_o/i_s ، A_f ، R_{if} و R_{of} را به دست آورید.

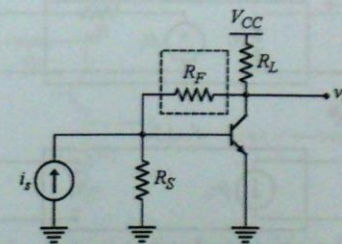
حل:

همان‌طور که ملاحظه می‌شود نمونه‌برداری از ولتاژ خروجی توسط مقاومت R_F انجام شده و سیگنال برگشتی در ورودی تقویت‌کننده با جریان i_f مقایسه می‌شود. چون مقایسه به صورت موازی است پس از مدار معادل شکل ۱۰-۱۴ ب برای مدار β استفاده می‌کنیم (شکل ۱۰-۲۱). برای مقادیر پارامترهای مدل با استفاده از روابط جدول ۱۰-۱ می‌توان نوشت

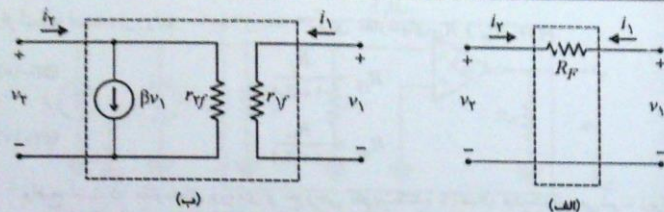
$$r_{if} = \left. \frac{v_f}{i_f} \right|_{v_1=0} = R_F \quad (۴۶-۱۰)$$

$$\beta = \left. \frac{i_f}{v_1} \right|_{v_f=0} = -\frac{1}{R_F} \quad (۴۷-۱۰)$$

$$r_{of} = \left. \frac{v_1}{i_1} \right|_{v_f=0} = R_F \quad (۴۸-۱۰)$$



شکل ۱۰-۲۰: مدار مثال ۱-۱۰



شکل ۱۰-۲۱: مدار فیدبک مثال ۱-۱۰ و مدار معادل آن

با اعمال اثر بارگذاری مدار فیدبک مدار معادل شکل ۱۰-۲۲ حاصل می‌شود. برای این مدار برحسب پارامترهای ترانزیستور و به ازای $\beta = \infty$ داریم

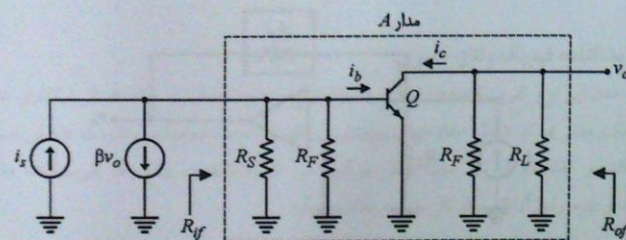
$$\begin{aligned} A &= \frac{v_o}{i_s} = \frac{v_o}{i_c} \times \frac{i_c}{i_b} \times \frac{i_b}{i_s} \\ &= -(R_F \parallel R_L) \times \frac{h_{fe}}{1 + \frac{1}{r_o}(R_L \parallel R_F)} \times \frac{R_S \parallel R_F}{(R_S \parallel R_F) + r_{\pi}} \\ &= -g_m (R_F \parallel R_L \parallel R_o) \times (R_S \parallel R_F \parallel r_{\pi}) \end{aligned} \quad (۴۹-۱۰)$$

$$R_i = R_S \parallel R_F \parallel r_{\pi} \quad (۵۰-۱۰)$$

$$R_o = R_L \parallel R_F \parallel r_o \quad (۵۱-۱۰)$$

بنابراین بهره کلی مدار از رابطه زیر حاصل می‌شود:

$$A_f = \frac{v_o}{i_s} = \frac{A}{1 + \beta A} \quad (۵۲-۱۰)$$



شکل ۱۰-۲۲: مدار معادل مثال ۱-۱۰ با در نظر گرفتن معادل دو قطبی برای شبکه فیدبک

و از آنجا با استفاده از روابط ۲۸-۱۰ و ۲۹-۱۰ برای مقاومت‌های R_{if} و R_{of} داریم

$$R_{if} = \frac{R_i}{1 + \beta A} \quad (۵۳-۱۰)$$

$$R_{of} = \frac{R_o}{1 + \beta A} \quad (۵۴-۱۰)$$

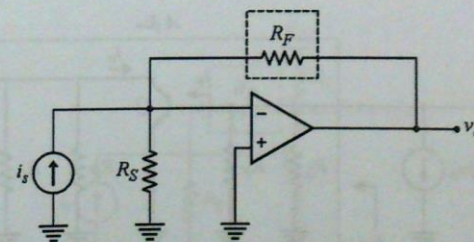
واضح است که مقاومت‌های ورودی و خروجی تقویت‌کننده با اعمال فیدبک کم می‌شوند زیرا مدار β چه در ورودی و چه در خروجی به صورت موازی قرار می‌گیرد و اصولاً موازی شدن مقاومت‌ها، مقاومت کل را کاهش می‌دهد.

مثال ۲-۱۰: شکل ۲۳-۱۰ یک تقویت‌کننده با بهره منفی را نشان می‌دهد که در فصل ۸ بررسی شده و بهره آن محاسبه گردیده است. حال می‌خواهیم با استفاده از دیدگاه‌های فیدبک به تجزیه و تحلیل این مدار بپردازیم.

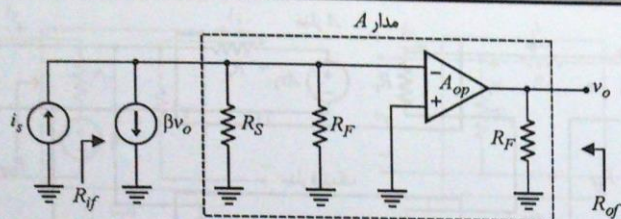
حل:

واضح است که نمونه‌برداری از ولتاژ خروجی و مقایسه با جریان ورودی اساس کار این تقویت‌کننده می‌باشد. مدار فیدبک دقیقاً مثل مدار مثال ۱-۱۰ است و مقادیر پارامترها از روابط ۴۶-۱۰ تا ۴۸-۱۰ به دست می‌آیند. با اعمال اثر بارگذاری مدار β مدار معادل تقویت‌کننده به صورت شکل ۲۴-۱۰ خواهد بود. در این مدار به ازای $\beta = 0$ داریم

$$A = \frac{v_o}{i_s} = -(R_S \parallel R_F) \cdot A_{op} \quad (۵۵-۱۰)$$



شکل ۲۳-۱۰: مدار مثال ۲-۱۰



شکل ۲۴-۱۰: مدار معادل مثال ۵-۱۰، با در نظر گرفتن معادل دو قطبی برای شبکه فیدبک

با توجه به اینکه A_{op} عدد خیلی بزرگی است، A به سمت بی‌نهایت میل کرده و داریم

$$A_f = \frac{v_o}{i_s} = \frac{A}{1 + \beta A} \cong \frac{1}{\beta} = -R_F \quad (۵۶-۱۰)$$

در این مثال بهره حلقه $(1 + \beta A)$ عدد خیلی بزرگی است. پس با توجه به محدود بودن R_F و R_o از روابط ۵۳-۱۰ و ۵۴-۱۰، R_{if} و R_{of} مقاومت‌های بسیار کوچکی هستند و نزدیک به صفر می‌باشند.

اگر در شکل ۲۳-۱۰ مدار معادل تونن را در ورودی قرار دهیم و نسبت v_o/v_s را حساب

کنیم، داریم

$$v_s = R_S i_s \quad (۵۷-۱۰)$$

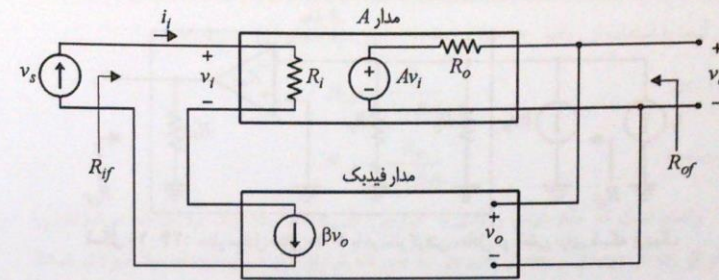
$$\frac{v_o}{v_s} = \frac{v_o}{R_S i_s} = \frac{1}{R_S} \frac{v_o}{i_s} = \frac{1}{R_S} (-R_F) = -\frac{R_F}{R_S} \quad (۵۸-۱۰)$$

ملاحظه می‌شود که این نسبت برابر $-R_F/R_S$ است که قبلاً در بخش ۸-۲ با معادلات KCL و KVL به دست آورده بودیم.

تقویت‌کننده فیدبک ولتاژ-سری

مدل این نوع تقویت‌کننده در شکل ۲۵-۱۰ نمایش داده شده است. با اعمال اثر بارگذاری مدار فیدبک، مدار A که شامل مقاومت‌های ورودی و خروجی مدار فیدبک، مقاومت داخلی منبع سیگنال و مقاومت بار R_L است شکل می‌گیرد. این تقویت‌کننده در واقع یک تقویت‌کننده ولتاژ است و بهره ولتاژ آن از رابطه کلی زیر به دست می‌آید:

$$A_f = \frac{A}{1 + \beta A} \quad (۵۹-۱۰)$$



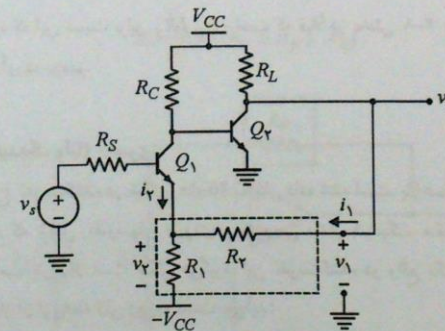
شکل ۱۰-۲۵: مدار A به اضافه مدار فیدبک ایده‌آل برای یک تقویت‌کننده فیدبک ولتاژ-سری

برای درک بهتر این نوع فیدبک به مثال ۱۰-۳ توجه کنید.

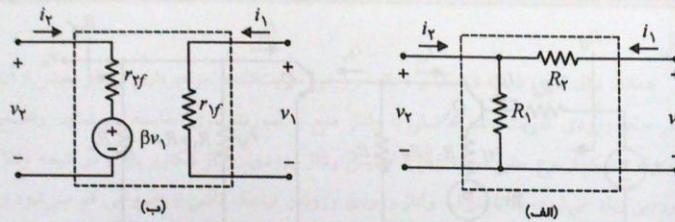
مثال ۱۰-۳: در تقویت‌کننده فیدبک ولتاژ-سری شکل ۱۰-۲۶ مقادیر v_o/v_s ، A_f ، R_{if} و R_{of} را محاسبه کنید.

حل:

شبکه فیدبک در شکل مذکور مشخص شده است. نمونه‌برداری از ولتاژ خروجی و مقایسه آن با ولتاژ ورودی اساس کار این تقویت‌کننده فیدبک می‌باشد. چون مقایسه سری صورت گرفته از مدار معادل شکل ۱۰-۱۴ الف برای مدار β استفاده می‌کنیم (شکل ۱۰-۲۷). برای مقادیر پارامترهای مدل، با استفاده از روابط جدول ۱۰-۱ و تطبیق آنها با مدار β می‌توان نوشت



شکل ۱۰-۲۶: مدار مثال ۱۰-۳



شکل ۱۰-۲۷: مدار فیدبک مثال ۱۰-۳ و مدار معادل آن

$$r_{1f} = \left. \frac{v_1}{i_1} \right|_{v_1=0} = R_1 \parallel R_T \quad (10-60)$$

$$\beta = \left. \frac{v_1}{v_s} \right|_{i_1=0} = \frac{R_1}{R_1 + R_T} \quad (10-61)$$

$$r_{1f} = \left. \frac{v_1}{i_1} \right|_{i_1=0} = R_1 + R_T \quad (10-62)$$

با اعمال اثر بارگذاری مدار فیدبک، مدار معادل شکل ۱۰-۲۸ حاصل می‌شود. برای این مدار برحسب پارامترهای ترانزیستورهای Q_1 و Q_2 و به ازای $\beta=0$ و صرف‌نظر از r_{o1} داریم

$$A = \frac{v_o}{v_s} = \frac{v_o}{i_{c2}} \times \frac{i_{c2}}{i_{b2}} \times \frac{i_{b2}}{i_{c1}} \times \frac{i_{c1}}{i_{b1}} \times \frac{i_{b1}}{v_s}$$

$$\cong - (r_{1f} \parallel R_L) \times \frac{h_{fe2}}{1 + \frac{1}{r_{o2}} (r_{1f} \parallel R_L)} \times \frac{-R_C}{R_C + r_{\pi2}} \times h_{fe1} \times \frac{1}{R_S + r_{\pi1} + h_{fe1} r_{1f}}$$

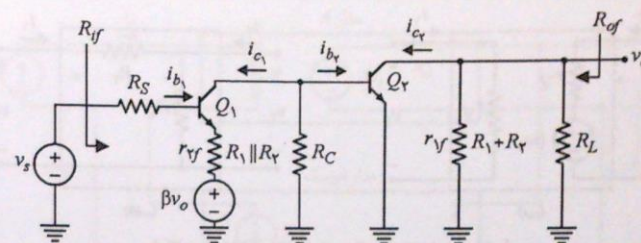
$$= \frac{h_{fe1} g_{m2} (R_C \parallel r_{\pi2}) (R_L \parallel r_{1f} \parallel r_{o2})}{r_{\pi1} + R_S + h_{fe1} r_{1f}} \quad (10-63)$$

در محاسبه رابطه ۱۰-۶۳ از مقاومت r_{o1} در مقابل R_C صرف‌نظر شده است.

$$R_i = R_S + r_{\pi1} + h_{fe1} r_{1f} \quad (10-64)$$

$$R_o = R_L \parallel r_{1f} \parallel r_{o2} \quad (10-65)$$

حال با استفاده از روابط ۱۰-۱۳، ۱۰-۱۶ و ۱۰-۲۰، برای A_f ، R_{if} و R_{of} داریم



شکل ۱۰-۲۸: مدار معادل مثال ۱۰-۳ با در نظر گرفتن معادل دو قطبی برای شبکه فیدبک

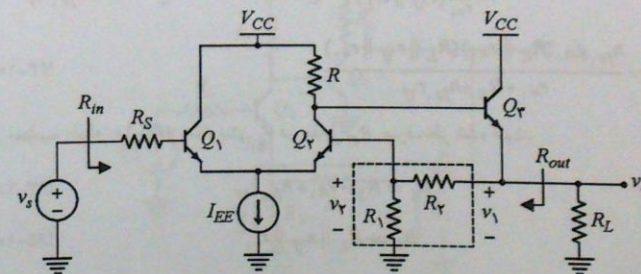
$$A_f = \frac{v_o}{v_s} = \frac{A}{1 + \beta A} \quad (۶۶-۱۰)$$

$$R_{if} = R_i (1 + \beta A) \quad (۶۷-۱۰)$$

$$R_{of} = \frac{R_o}{1 + \beta A} \quad (۶۸-۱۰)$$

ملاحظه می‌شود که مقاومت ورودی با اعمال فیدبک افزایش یافته که این برای یک تقویت‌کننده ولتاژ بسیار مطلوب است. همچنین مدار فیدبک در خروجی به صورت موازی قرار گرفته و مقاومت خروجی را کاهش داده است که این نیز برای تقویت‌کننده ولتاژ مناسب است.

مثال ۱۰-۴: مدار شکل ۱۰-۲۹ نمونه دیگری از یک تقویت‌کننده ولتاژ را نشان می‌دهد. در این مدار با فرض $h_{fe1} = h_{fe2}$ مقادیر R_{in} ، $A_f = v_o/v_s$ و R_{out} را به دست آورید.



شکل ۱۰-۲۹: مدار مثال ۱۰-۴

حل:

همانند مثال قبلی، شبکه فیدبک از ولتاژ خروجی تقویت‌کننده نمونه‌برداری کرده و بخشی از آن را در حلقه ورودی تقویت‌کننده تفاضلی با ولتاژ منبع به صورت سری مقایسه می‌نماید. واضح است که فیدبک از نوع منفی است؛ زیرا با افزایش ولتاژ ورودی، ولتاژ کلکتور Q_1 و در نتیجه ولتاژ خروجی زیاد می‌شود، لذا اختلاف ولتاژ ورودی و ولتاژ فیدبک ناشی از خروجی کم می‌شود و بدین صورت ولتاژ خروجی ولتاژ ورودی را دنبال می‌کند.

با در نظر گرفتن اثر بارگذاری مدار فیدبک و استفاده از مدل شکل ۱۰-۱۴-الف شکل ۱۰-۳۰ حاصل می‌شود. به سادگی دیده می‌شود که پارامترهای مدل مشابه مثال ۱۰-۳ بوده و از روابط ۱۰-۶۰ تا ۱۰-۶۲ حاصل می‌شوند. برای مدار شکل ۱۰-۳۰ برحسب پارامترهای ترانزیستورها و به ازای $\beta = \infty$ داریم

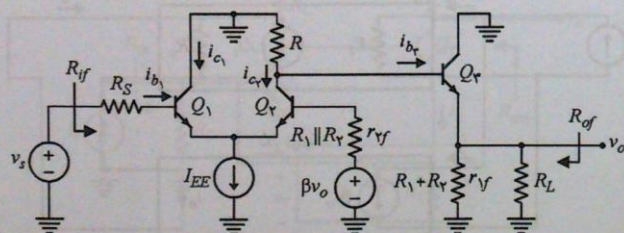
$$A = \frac{v_o}{v_s} = \frac{v_o}{v_s} \times \frac{i_{b2}}{i_{c2}} \times \frac{i_{c2}}{i_{c1}} \times \frac{i_{c1}}{i_{b1}} \times \frac{i_{b1}}{v_s}$$

$$\cong h_{fe2}(r_{1f} \parallel R_L) \times \frac{-R}{R + r_{\pi2} + h_{fe2}(r_{1f} \parallel R_L)} \times (-1) \times h_{fe1} \times \frac{1}{R_S + r_{\pi1} + r_{\pi2} + r_{1f}}$$

$$= \frac{h_{fe2} h_{fe1} R (r_{1f} \parallel R_L)}{[R + r_{\pi2} + h_{fe2}(r_{1f} \parallel R_L)] [R_S + r_{\pi1} + r_{\pi2} + r_{1f}]} \quad (۶۹-۱۰)$$

$$R_i = R_S + r_{\pi1} + r_{\pi2} + r_{1f} \quad (۷۰-۱۰)$$

$$R_o = R_L \parallel r_{1f} \parallel [(r_{\pi2} + R) / h_{fe2}] \quad (۷۱-۱۰)$$



شکل ۱۰-۳۰: مدار معادل مثال ۱۰-۴ با در نظر گرفتن معادل دو قطبی برای شبکه فیدبک

حال با استفاده از روابط زیر مقادیر R_{if} ، R_{of} و R_o را به دست می‌آوریم:

$$A_f = \frac{A}{1 + \beta A} \quad (۷۲-۱۰)$$

$$R_{if} = R_i (1 + \beta A) \quad (۷۳-۱۰)$$

$$R_{of} = \frac{R_o}{1 + \beta A} \quad (۷۴-۱۰)$$

برای محاسبه R_{in} و R_{out} داریم

$$R_{in} = R_{if} \quad (۷۵-۱۰)$$

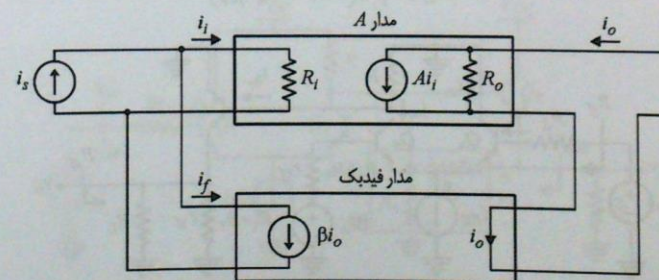
$$R_{of} = R_{out} \parallel R_L \quad (۷۶-۱۰)$$

که به سادگی از رابطه ۷۶-۱۰ مقدار R_{out} محاسبه می‌شود.

$$R_{out} = \frac{R_{of} R_L}{R_L - R_{of}} \quad (۷۷-۱۰)$$

تقویت‌کننده فیدبک جریان- موازی

این نوع تقویت‌کننده نیز مشابه حالت‌های قبلی به صورت شکل ۳۱-۱۰ مدل می‌شود، که در آن مدار A شامل مقاومتهای ورودی و خروجی مدار فیدبک، مقاومت داخلی منبع سیگنال و مقاومت بار R_L است. این تقویت‌کننده در واقع یک تقویت‌کننده جریان است و بهره جریان آن از رابطه کلی زیر به دست می‌آید:



شکل ۳۱-۱۰: مدار A به اضافه مدار فیدبک ایده‌آل برای یک تقویت‌کننده فیدبک جریان- موازی

$$A_f = \frac{i_o}{i_s} = \frac{A}{1 + \beta A} \quad (۷۸-۱۰)$$

همچنین R_{if} برای این نوع فیدبک از رابطه زیر به دست می‌آید:

$$R_{if} = \frac{R_i}{1 + \beta A} \quad (۷۹-۱۰)$$

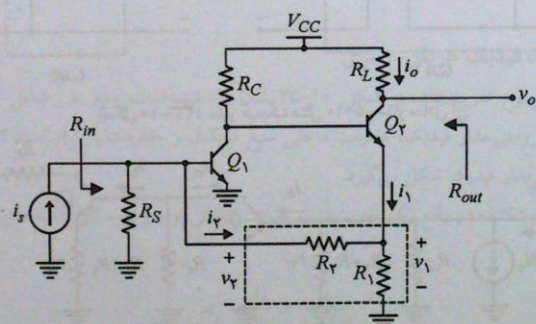
توجه کنید که در مدارهای فیدبکی که از جریان خروجی نمونه‌برداری صورت می‌گیرد، باید در محاسبه مقاومت R_o دقت کرد. در این مدارها باید از محلی که i_o عبور می‌کند مدار را قطع کرده، یک منبع ولتاژ فرضی در آنجا قرار داده و نسبت ولتاژ به جریان آن منبع فرضی را محاسبه نمود. فقط در این شرایط رابطه زیر برقرار است:

$$R_{of} = (1 + \beta A) R_o \quad (۸۰-۱۰)$$

برای درک بهتر این نوع فیدبک به بررسی یک مثال می‌پردازیم.

مثال ۵-۱۰: برای تقویت‌کننده شکل ۳۲-۱۰ مقادیر $A_f = i_o/i_s$ ، R_{in} و R_{out} را حساب کنید. حل:

در این تقویت‌کننده نمونه‌برداری از جریان خروجی و مقایسه با جریان ورودی صورت می‌گیرد. واضح است که فیدبک از نوع منفی است، زیرا با زیاد شدن i_s ، ولتاژ بیس ترانزیستور Q_1 و در نتیجه جریان i_o کاهش می‌یابد، که حاصل آن کم شدن i_f - و به عبارت دیگر افزایش i_f رادر پی خواهد داشت. بدین صورت افزایش i_s از طریق مدار فیدبک محدود می‌شود.



شکل ۳۲-۱۰: مدار مثال ۵-۱۰

با توجه به اینکه در ورودی مقایسه جریان صورت گرفته است، برای مدار فیدبک از مدل شکل ۱۴-۱۰ ب استفاده می‌کنیم؛ پارامترهای مدل باتوجه به شکل ۱۰-۳۳ و جدول ۱۰-۱ برابر است با

$$r_{yf} = \left. \frac{v_1}{i_1} \right|_{v_2=0} = R_1 \parallel R_2 \quad (۸۱-۱۰)$$

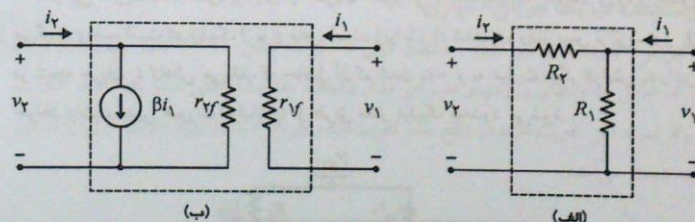
$$r_{yf} = \left. \frac{v_2}{i_2} \right|_{i_1=0} = R_1 + R_2 \quad (۸۲-۱۰)$$

$$\beta = \left. \frac{i_2}{i_1} \right|_{v_2=0} = - \frac{R_1}{R_1 + R_2} \quad (۸۳-۱۰)$$

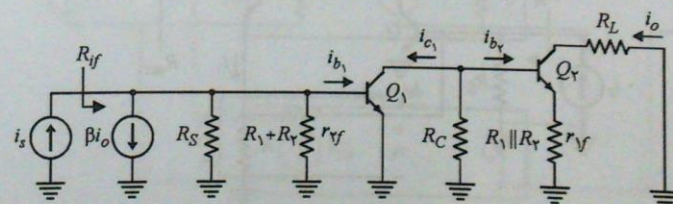
پس از اعمال اثر بارگذاری مدار فیدبک شکل ۱۰-۳۴ حاصل می‌شود. در این مدار به ازای $\beta=0$ و برحسب پارامترهای ترانزیستورها داریم

$$A = \frac{i_o}{i_s} = \frac{i_o}{i_{b_1}} \times \frac{i_{b_1}}{i_{c_1}} \times \frac{i_{c_1}}{i_{b_2}} \times \frac{i_{b_2}}{i_s}$$

$$\cong h_{fe_2} \times \frac{-R_C}{R_C + r_{\pi_2} + h_{fe_2} r_{yf}} \times h_{fe_1} \times \frac{R_S \parallel r_{yf}}{(R_S \parallel r_{yf}) + r_{\pi_1}}$$



شکل ۱۰-۳۳: مدار فیدبک مثال ۱۰-۵ و مدار معادل آن



شکل ۱۰-۳۴: مدار معادل مثال ۱۰-۵ با در نظر گرفتن معادل دو قطبی برای شبکه فیدبک

$$= \frac{-h_{fe_2} h_{fe_1} R_C (R_S \parallel r_{yf})}{[R_C + r_{\pi_2} + h_{fe_2} r_{yf}] [(R_S \parallel r_{yf}) + r_{\pi_1}]} \quad (۸۴-۱۰)$$

$$R_i = R_S \parallel r_{yf} \parallel r_{\pi_1} \quad (۸۵-۱۰)$$

همان طور که قبلاً هم اشاره شد فیدبک از نوع منفی است و این نکته را به راحتی می‌توانیم از علامت βA نیز تشخیص دهیم. در این مثال A و β هر دو منفی هستند و بنابراین حاصل ضرب آنها مثبت می‌باشد، در نتیجه طبق تعریف، فیدبک از نوع منفی خواهد بود. از معادلات ۱۰-۷۸ و ۱۰-۷۹ برای مقادیر A_f و R_{if} داریم

$$A_f = \frac{i_o}{i_s} = \frac{A}{1 + \beta A} \quad (۸۶-۱۰)$$

$$R_{if} = \frac{R_i}{1 + \beta A} \quad (۸۷-۱۰)$$

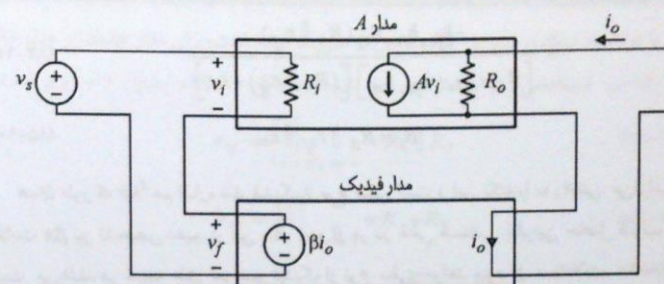
$$R_{in} = R_{if} \quad (۸۸-۱۰)$$

همچنین با توجه به خیلی بزرگ بودن مقاومت r_{o_2} در ترانزیستور Q_2 ، پس از محاسبه R_o در مدار A (با توجه به توضیح داده شده برای محاسبه مقاومت خروجی در مدارهای فیدبکی که از جریان خروجی نمونه‌برداری می‌کند) مقاومت R_{out} که حاصل موازی R_L با یک مقاومت بسیار بزرگ است تقریباً برابر R_L خواهد بود.

تقویت‌کننده فیدبک جریان-سری

مدل این نوع تقویت‌کننده در شکل ۱۰-۳۵ نشان داده شده است. مدار A شامل مقاومت‌های ورودی و خروجی مدار فیدبک، مقاومت داخلی منبع سیگنال و مقاومت بار R_L است که با اعمال اثر بارگذاری مدار فیدبک شکل می‌گیرد. این تقویت‌کننده در واقع یک تقویت‌کننده هدایت انتقالی بوده و بهره کلی آن به صورت زیر به دست می‌آید:

$$A_f = \frac{i_o}{i_s} = \frac{A}{1 + \beta A} \quad (۸۹-۱۰)$$

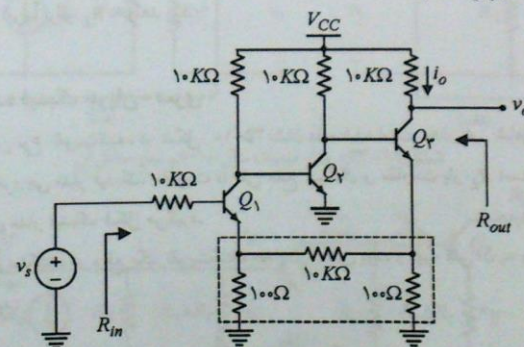


شکل ۱۰-۳۵: مدار A به اضافه مدار فیدبک ایده‌آل برای یک تقویت‌کننده فیدبک جریان-سری

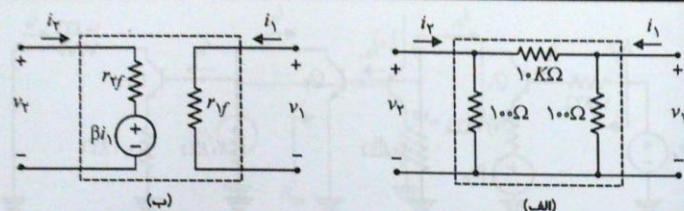
مثال ۱۰-۳۶: برای تقویت‌کننده شکل ۱۰-۳۶ با فرض $I_{C1} = I_{C2} = I_{C3} = 1 \text{ mA}$ و $h_{fe1} = h_{fe2} = h_{fe3} = 100$ و R_{in} ، $A_f = i_o/v_s$ مقادیر $g_{m1} = g_{m2} = g_{m3} = 40 \text{ mS}^{-1}$ را محاسبه کنید.

حل:

شبکه فیدبک نشان داده شده در شکل ۱۰-۳۶ از جریان خروجی i_o نمونه‌برداری می‌کند و ولتاژ برگشتی v_f پس از مقایسه با v_s به تقویت‌کننده اعمال می‌شود. با توجه به اینکه مقایسه سری صورت می‌گیرد از مدل شکل ۱۰-۱۴ الف برای شبکه فیدبک استفاده می‌کنیم. از شکل ۱۰-۳۷ پارامترهای مدل برابر است با



شکل ۱۰-۳۶: مدار مثال ۱۰-۳۶



شکل ۱۰-۳۷: مدار فیدبک مثال ۱۰-۳۷ و مدار معادل آن

$$r_{if} = \frac{v_i}{i_i} \bigg|_{i_o=0} = (10 + 0.1) \parallel 0.1 \approx 0.1 \text{ K}\Omega \quad (90-10)$$

$$r_{of} = \frac{v_o}{i_o} \bigg|_{v_i=0} = 0.1 \parallel (10 + 0.1) \approx 0.1 \text{ K}\Omega \quad (91-10)$$

$$\beta = \frac{v_o}{i_i} \bigg|_{v_i=0} = \frac{0.1}{0.1 + 10 + 0.1} \times 0.1 \approx \frac{1}{1020} \text{ K}\Omega \quad (92-10)$$

با اعمال اثر بارگذاری مدار فیدبک، مدار ۱۰-۳۸ حاصل خواهد شد که برای این مدار به ازای

$\beta = 0$ داریم

$$r_{\pi 1} = r_{\pi 2} = r_{\pi 3} = \frac{h_{fe}}{g_m} = \frac{100}{40} = 2.5 \text{ K}\Omega \quad (93-10)$$

$$A = \frac{i_o}{v_s} = \frac{i_o}{i_{b1}} \times \frac{i_{b1}}{i_{c1}} \times \frac{i_{c1}}{i_{b2}} \times \frac{i_{b2}}{i_{c2}} \times \frac{i_{c2}}{i_{b3}} \times \frac{i_{b3}}{i_{c3}} \times \frac{i_{c3}}{v_s}$$

$$\approx h_{fe1} \times \frac{-10}{10 + r_{\pi 1} + 100 \times 0.1} \times h_{fe2} \times \frac{-10}{10 + r_{\pi 2}} \times h_{fe3} \times \frac{1}{10 + r_{\pi 3} + 100 \times 0.1}$$

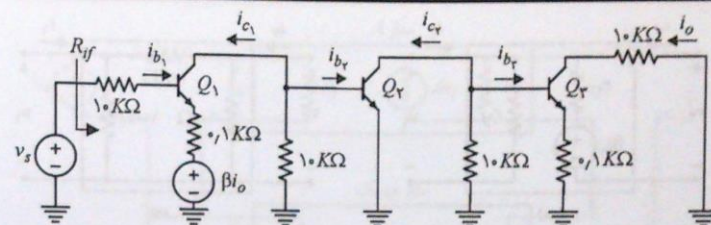
$$= 100 \times \frac{-4}{9} \times 100 \times \frac{-4}{5} \times 100 \times \frac{4}{45}$$

$$\approx 1580.25 \quad (94-10)$$

$$R_i = 10 + r_{\pi 1} + 100 \times 0.1 = 22.5 \text{ K}\Omega \quad (95-10)$$

حال برای مقادیر A_f و R_{if} داریم

$$1 + \beta A = 1 + \frac{1}{1020} \times 1580.25 \approx 1.65 \quad (96-10)$$



شکل ۱۰-۳۸: مدار معادل مثال ۱۰-۶ با در نظر گرفتن معادل دو قطبی برای شبکه فیدبک

$$A_f = \frac{i_o}{v_s} = \frac{A}{1 + \beta A} \cong 957 \text{ V} \quad (97-10)$$

$$R_{if} = R_i (1 + \beta A) \cong 371 \text{ K}\Omega \quad (98-10)$$

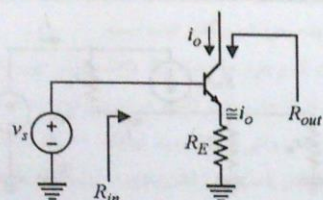
$$R_{in} = R_{if} = 371 \text{ K}\Omega \quad (99-10)$$

در اینجا نیز مانند مثال ۱۰-۵ به دلیل خیلی بزرگ بودن مقاومت r_{op} ، مقاومت R_{out} حاصل موازی مقاومت R_{Cp} با یک مقاومت بسیار بزرگ بوده و تقریباً برابر R_{Cp} یعنی $10 \text{ K}\Omega$ خواهد بود.

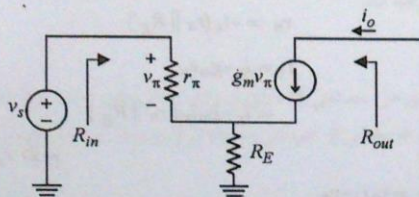
۱۰-۶ فیدبک محلی

آنچه که در بخشهای قبلی در مورد فیدبک مطرح کردیم مربوط به تقویتکنندههای دو یا چند طبقه بود. در این بخش حالتی را در نظر میگیریم که فیدبک در مدار یک طبقه اعمال شده باشد؛ چنین فیدبکی را فیدبک محلی گویند. نمونه بارز چنین فیدبکی مدار امیتر مشترک با مقاومت امیتر است و یا مدار مطرح شده مثال ۱۰-۱ که از نوع ولتاژ-موازی بود و در همین فصل به تحلیل آن از دیدگاه فیدبک پرداختیم. نکته شایان توجه آن است که در یک تقویتکننده چند طبقه فیدبکدار ممکن است از فیدبک محلی در طبقات آن استفاده شده باشد. در واقع در درون حلقه کلی فیدبک حلقه فیدبک محلی دیگری نیز نهفته باشد که هر دو حلقه بر روی عملکرد کل تقویتکننده مؤثر خواهند بود. برای مثال تقویتکننده مثال ۱۰-۶ را در نظر بگیرید که مقاومت امیتر در ترانزیستور Q_1 موجب یک فیدبک محلی در طبقه سوم می شود و این فیدبک خود در داخل حلقه کلی فیدبک قرار میگیرد.

در این قسمت به تحلیل مدار امیتر مشترک با مقاومت امیتر به طور مستقیم میپردازیم. مدار مذکور (شکل ۱۰-۳۹) در واقع یک تقویتکننده هدایت انتقالی با فیدبک جریان-سری است. مدار معادل تقویتکننده که به جای ترانزیستور، مدل π آن جایگزین شده است، در شکل ۱۰-۴۰



شکل ۱۰-۳۹: تقویتکننده هدایت انتقالی با فیدبک محلی



شکل ۱۰-۴۰: مدار معادل تقویتکننده امیتر مشترک با مقاومت امیتر

نشان داده شده است. در این مدار با صرف نظر از r_o (به علت بزرگی) برای بهره مدار داریم

$$i_o = g_m v_{\pi} \quad (100-10)$$

$$v_s = v_{\pi} + R_E \left(\frac{v_{\pi}}{r_{\pi}} + g_m v_{\pi} \right) = v_{\pi} \left[1 + R_E \left(\frac{1}{r_{\pi}} + g_m \right) \right] \quad (101-10)$$

با جایگزینی مقدار v_{π} بر حسب i_o ، در رابطه ۱۰-۱۰۱ داریم

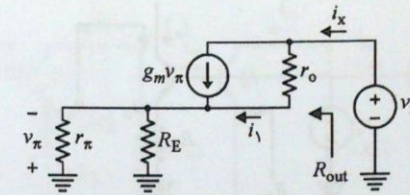
$$\frac{i_o}{v_s} = \frac{g_m}{1 + \left(\frac{1}{h_{fe}} + 1 \right) R_E g_m} \cong \frac{g_m}{1 + g_m R_E} \cong \frac{1}{R_E} \quad (102-10)$$

همچنین R_{in} برابر است با

$$\begin{aligned} R_{in} &= r_{\pi} + (1 + h_{fe}) R_E \\ &\cong r_{\pi} + r_{\pi} g_m R_E \\ &= (1 + g_m R_E) r_{\pi} \end{aligned} \quad (103-10)$$

برای محاسبه R_{out} برای اینکه با واقعیت سازگارتر باشد مقاومت r_o را در نظر میگیریم (شکل

۱۰-۴۱). در این صورت با اعمال یک ولتاژ فرضی به خروجی مدار و صفر کردن ولتاژ v_s داریم

شکل ۱۰-۴: مدار محاسبه R_{out}

$$v_{\pi} = -i_x (r_{\pi} \parallel R_E) \quad (10-4)$$

$$i_1 = i_x - g_m v_{\pi} \\ = i_x + g_m i_x (r_{\pi} \parallel R_E) \quad (10-5)$$

از طرف دیگر برای v_x داریم

$$v_x = r_o i_1 - v_{\pi} \\ = r_o [i_x + g_m i_x (r_{\pi} \parallel R_E)] + i_x (r_{\pi} \parallel R_E) \\ = i_x \{ r_o [1 + g_m (r_{\pi} \parallel R_E)] + (r_{\pi} \parallel R_E) \} \quad (10-6)$$

بنابراین R_{out} برابر است با

$$R_{out} = \frac{v_x}{i_x} = r_o [1 + g_m (r_{\pi} \parallel R_E)] + r_{\pi} \parallel R_E \quad (10-7)$$

با فرض $R_E' = r_{\pi} \parallel R_E$ داریم

$$R_{out} = R_E' + r_o [1 + g_m R_E'] \quad (10-8)$$

با توجه به اینکه مقدار بزرگی است و در ضریب نسبتاً بزرگی ضرب می‌شود می‌توان از جمله اول عبارت فوق با تقریب خوبی صرف‌نظر کرد. در این صورت R_{out} برابر است با

$$R_{out} \cong (1 + g_m R_E') r_o \quad (10-9)$$

از دیدگاه فیدبک مدار شکل ۱۰-۳۹ یک تقویت‌کننده با فیدبک جریان-سری است که شبکه فیدبک (مقاومت R_E) از جریان آمیتر نمونه‌برداری می‌کند و با ولتاژ ورودی v_{π} آن را مقایسه می‌کند. می‌توان با استفاده از روابط فیدبک جریان-سری به نتایج مشابه روابط فوق رسید که انجام

آن در مسائل آخر فصل به عهده خواننده واگذار شده است.

نکته قابل توجه آن است که وجود مقاومت R_E باعث کاهش بهره مدار می‌شود ولی از میزان وابستگی بهره مدار به بایاس آن تا حد زیادی کاسته می‌شود و موجب اعوجاج کمتر می‌شود. توجه کنید که $g_m = I_C / V_T$ (بهره مدار وقتی که مقاومت فیدبک $R_E = 0$ باشد) تابعی از جریان بایاس است و تغییرات I_C حول نقطه کار باعث تغییرات زیادی در بهره مدار می‌شود، در حالی که اگر R_E وجود داشته باشد این تغییرات تأثیر چندانی روی آن نداشته و مقدارش تقریباً $1/R_E$ (رابطه ۱۰-۲) تثبیت خواهد شد.

۷-۱۰ خلاصه فصل

- مفهوم فیدبک برای هر سیستمی که دارای ورودی و خروجی است، قابل تعریف می‌باشد و بدین مفهوم است که بخشی از خروجی به نحوی با ورودی سیستم ترکیب شده، خروجی را کنترل نماید.
- فیدبک به دو نوع مثبت و منفی تقسیم می‌شود که در الکترونیک نوع مثبت آن در نوسانسازها و صافیهای فعال کاربرد دارد و نوع منفی آن در تقویت‌کننده‌ها به کار می‌رود. در این فصل نوع دوم مورد توجه بوده است.
- فیدبک منفی موجب پایداری بهره انتقالی، کاهش اعوجاج غیر خطی، کاهش اعوجاج فرکانسی و کاهش اغتشاش در تقویت‌کننده‌ها می‌شود.
- رابطه اصلی فیدبک به صورت زیر است، که در آن A بهره تقویت‌کننده اصلی (بهره حلقه باز)، β بهره مدار فیدبک و A_f بهره کلی تقویت‌کننده با فیدبک می‌باشد. به حاصل ضرب βA بهره حلقه بسته گویند.

$$A_f = \frac{A}{1 + \beta A} \cong \frac{1}{\beta}$$

- در تقویت‌کننده‌ها نمونه‌برداری از خروجی، برحسب اینکه خروجی ولتاژ یا جریان باشد، به دو صورت نمونه‌برداری ولتاژ یا نمونه‌برداری جریان انجام می‌گیرد. در ورودی نیز، برحسب اینکه سیگنال فیدبک با منبع ورودی چگونه ترکیب شود، دو نوع مقایسه سری یا موازی وجود دارد.
- چهار نوع فیدبک مورد بحث در تقویت‌کننده‌ها عبارتند از: ولتاژ-سری، ولتاژ-موازی، جریان-سری و جریان-موازی.

• فیدبک منفی در هر صورت باعث کاهش بهره می‌شود. همچنین اگر از خروجی نمونه‌برداری ولتاژ (جریان) صورت گیرد موجب کاهش (افزایش) امپدانس خروجی با نسبت $1+\beta A$ می‌شود و در ورودی تقویت‌کننده اگر مقایسه موازی (سری) صورت گیرد موجب کاهش (افزایش) امپدانس ورودی با نسبت $1+\beta A$ می‌شود.

• برحسب اینکه در ورودی چه نوع مقایسه‌ای صورت گیرد، برای مدار فیدبک دو نوع مدار معادل براساس مدل دوقطبی تعریف می‌شود. این مدل دارای سه پارامتر r_{vf} ، r_{vf} و β است که به صورت زیر تعریف می‌شوند:

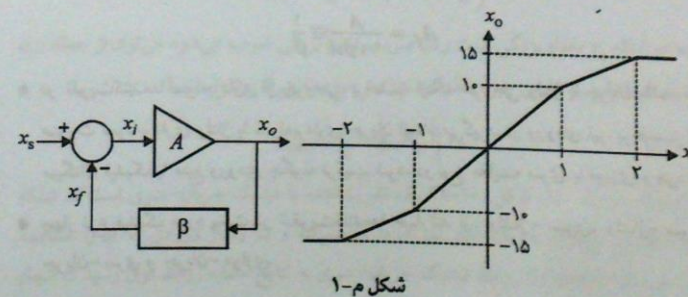
$$\begin{aligned} r_{vf} &= \left. \frac{v_1}{i_1} \right|_{v_2=0} \quad (\text{در مقایسه موازی}) & r_{vf} &= \left. \frac{v_1}{i_1} \right|_{i_2=0} \quad (\text{در مقایسه سری}) \\ r_{vf} &= \left. \frac{v_2}{i_2} \right|_{x_o=0} & \beta &= \frac{x_f}{x_o} \end{aligned}$$

که در آن x_o و x_f به ترتیب سیگنال خروجی و سیگنال فیدبک هستند.

• نحوه تحلیل یک مدار فیدبک بدین صورت است که با جایگزین نمودن مدار معادل شبکه فیدبک توسط یک دوقطبی (با پارامترهای r_{vf} ، r_{vf} و β)، مدار A را به ازای $\beta=0$ به دست آورده، با تحلیل آن پارامترهای تقویت‌کننده اصلی را محاسبه نموده و سپس از روابط فیدبک استفاده می‌کنیم.

۸-۱۰ مسائل

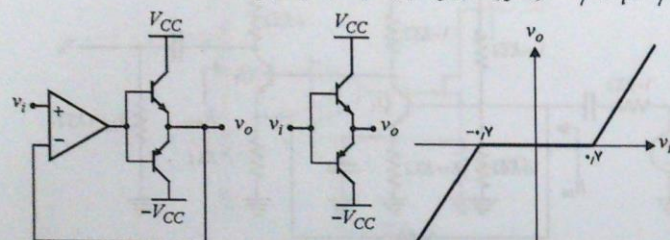
۱. اگر تقویت‌کننده A (حلقه باز) دارای مشخصه شکل م-۱ باشد، با فرض $\beta=0.1$ بهره کلی A_f (حلقه بسته) تقویت‌کننده با فیدبک را به دست آورده و رسم کنید.



شکل م-۱

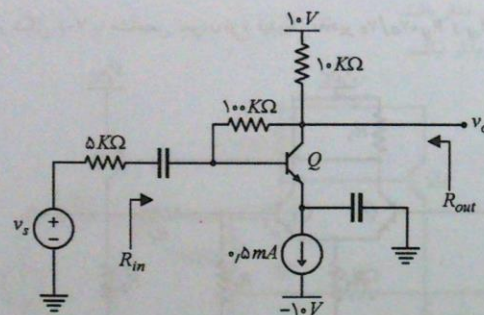
۲. الف) در مسأله ۱ با فرض آنکه ورودی یک سینوسی با دامنه ۱ ولت باشد خروجی x_o و سیگنال خطا (x_f) را رسم کنید.
ب) برای ورودی سینوسی با دامنه ۲ ولت، بند الف) را تکرار کنید.

۳. شکل م-۳ یک مدار پوش‌پول* را نشان می‌دهد که منحنی مشخصه آن نیز نشان داده شده است. اگر از یک تقویت‌کننده عملیاتی با بهره محدود ۱۰۰۰ در ورودی استفاده کنیم و به آن فیدبک منفی را اعمال کنیم، مشخصه جدید v_o-v_i کل مدار چگونه خواهد بود؟ مقادیر متناظر با ناحیه $-0.7 \leq v_i \leq 0.7$ در صورت وجود فیدبک چقدر خواهد بود؟



شکل م-۳

۴. در مدار شکل م-۴ با فرض $h_{fe}=100$ ، مقادیر v_o/v_s ، R_{in} و R_{out} را به دست آورید.

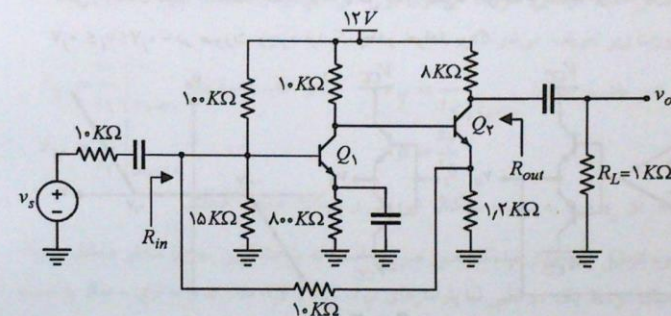


شکل م-۴

* در فصل ۱۲ به بیان مدار پوش‌پول خواهیم پرداخت.

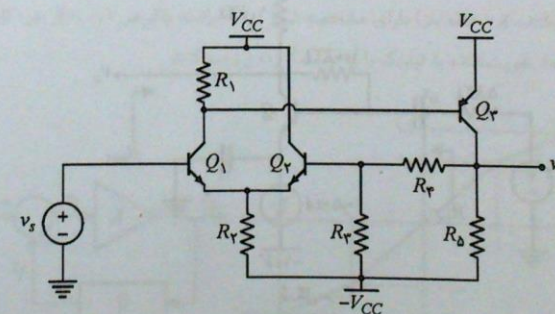
۵. شکل ۱۰-۲۶ را در نظر بگیرید. با فرض $V_{CC} = 9V$, $R_C = 1K\Omega$, $R_S = 1K\Omega$, $V_{BE} = 0.7V$ و مقادیر $R_1 = 1K\Omega$, $R_2 = 9K\Omega$, $R_L = 10K\Omega$, $R_F = 9K\Omega$, $h_{fe_1} = h_{fe_2} = 100$ و $V_{BE} = 0.7V$ را به دست آورید.

۶. در تقویت کننده شکل م-۶ با فرض $h_{fe_1} = h_{fe_2} = 100$ پس از محاسبه نقاط کار ترانزیستورها، با تعیین نوع فیدبک، مقادیر v_o/v_s , R_{in} و R_{out} را به دست آورید.



شکل م-۶

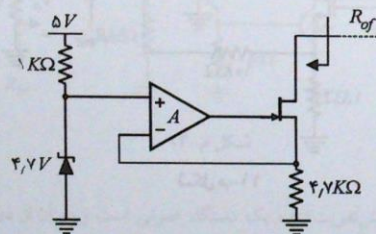
۷. در مدار شکل م-۷ با مشخص نمودن نوع فیدبک مقادیر v_o/v_s , R_{in} و R_{out} را به دست آورید.



شکل م-۷

۸. شکل ۱۰-۳۲ را در نظر بگیرید. با فرض $V_{CC} = 6V$, $R_1 = 1K\Omega$, $R_2 = 10K\Omega$, $V_{BE} = 0.7V$ و $h_{fe_1} = h_{fe_2} = 100$, $R_L = 10K\Omega$, $R_C = 1K\Omega$, $R_F = 9K\Omega$ نقاط کار ترانزیستورها را محاسبه نموده و مقادیر i_o/i_s , A_f , R_{in} و R_{out} را به دست آورید.

۹. در مدار شکل م-۹ با فرض $V_P = -6V$, $I_{DSS} = 4mA$, $r_d = 15K\Omega$ برای JFET و $R_F = \infty$ و $R_o = 0$ برای تقویت کننده عملیاتی، میزان افزایش مقاومت خروجی را با مدل کردن آن به صورت تقویت کننده هدایت انتقالی بررسی کرده و R_{of} را به دست آورید.

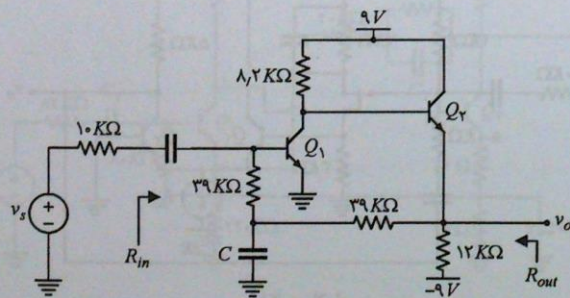


شکل م-۹

۱۰. در مدار شکل م-۱۰ فرض کنید ترانزیستورها دارای $h_{fe} = 100$ هستند. مقادیر v_o/v_s , R_{in} و R_{out} را در حالت های زیر حساب کنید:

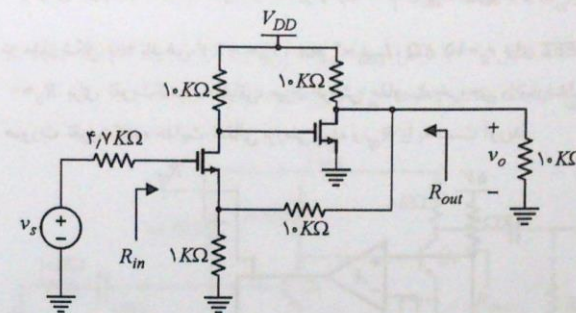
(الف) خازن C در مدار باشد.

(ب) خازن C در مدار نباشد.



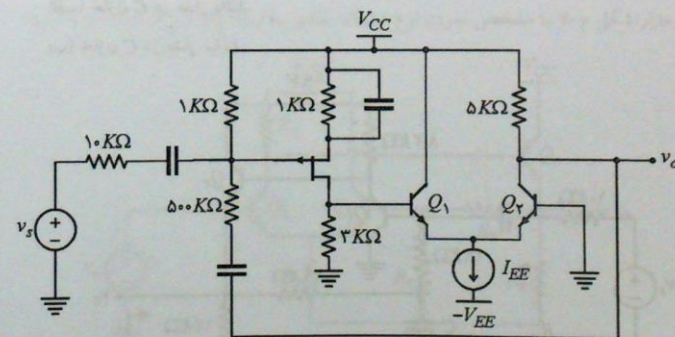
شکل م-۱۰

۱۱. در مدار شکل م-۱۱ ترانزیستورها دارای مشخصات $g_m = 1 \frac{mA}{V}$ و $r_d = 20 K\Omega$ هستند. با تعیین نوع فیدبک به کار رفته مقادیر v_o/v_s ، R_{in} و R_{out} را به دست آورید.



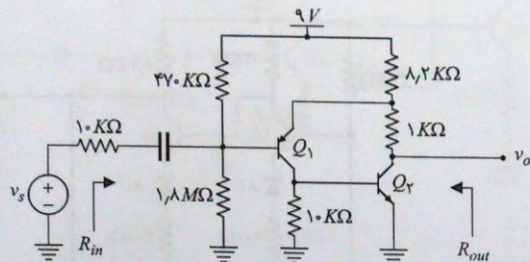
شکل م-۱۱

۱۲. در مدار شکل م-۱۲ با فرض آنکه ترانزیستورها دارای مشخصات $r_{\pi} = 1 K\Omega$ و $h_{fe} = 100$ (برای BJT)؛ $g_m = 1.5 mA/V$ و $r_d = 40 K\Omega$ (برای JEET) باشند. با تعیین نوع فیدبک، v_o/v_s را به دست آورید. (خازن‌ها را اتصال کوتاه فرض کنید).



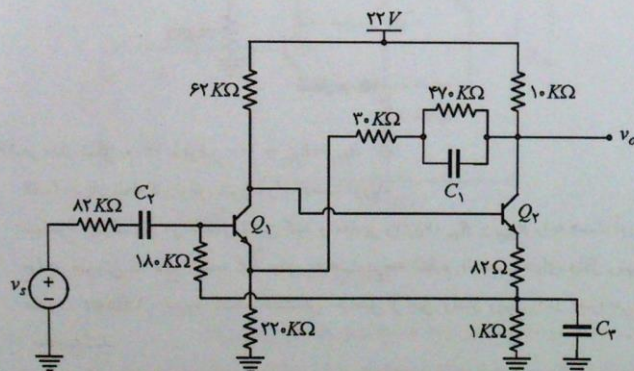
شکل م-۱۲

۱۳. در مدار شکل م-۱۳ با فرض $h_{fe_1} = h_{fe_2} = 100$ نقاط کار ترانزیستورها را محاسبه کرده، نوع فیدبک را مشخص نموده و مقادیر v_o/v_s ، R_{in} و R_{out} را به دست آورید.



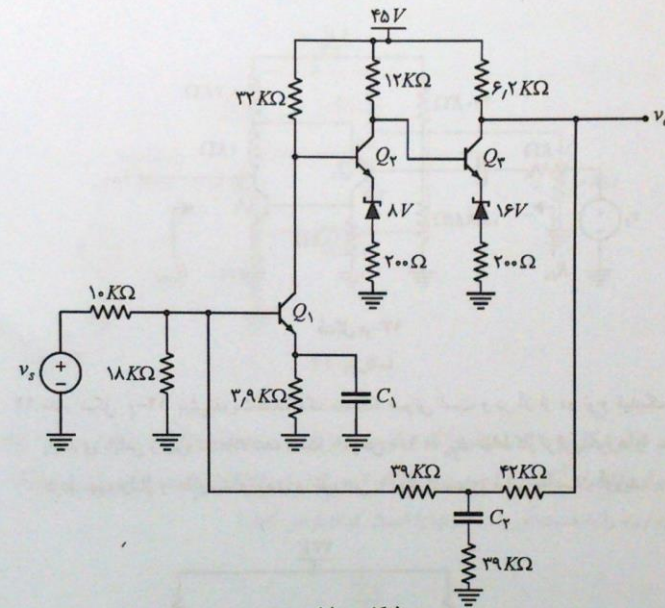
شکل م-۱۳

۱۴. مدار شکل م-۱۴ پیش تقویت‌کننده یک دستگاه صوتی است و در آن از دو نوع فیدبک برای پایداری بایاس و بهره استفاده شده است. با فرض $h_{fe} = 100$ ، نقاط کار ترانزیستورها را محاسبه کرده، بهره ولتاژ و مقاومت ورودی و خروجی را در فرکانسهای میانی به دست آورید.



شکل م-۱۴

۱۵. در مدار شکل م-۱۵ با فرض $h_{fe1} = h_{fe2} = h_{fe3} = 100$ نقاط کار ترانزیستورها و بهره کلی v_o/v_s را به دست آورید.

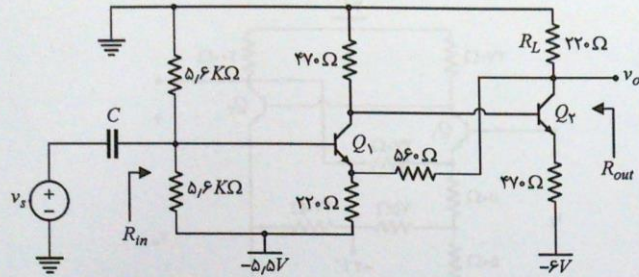


شکل م-۱۵

۱۶. در مدار شکل م-۱۶ با فرض $h_{fe1} = h_{fe2} = 100$ (الف) جریان نقطه کار ترانزیستورها را به دست آورید.

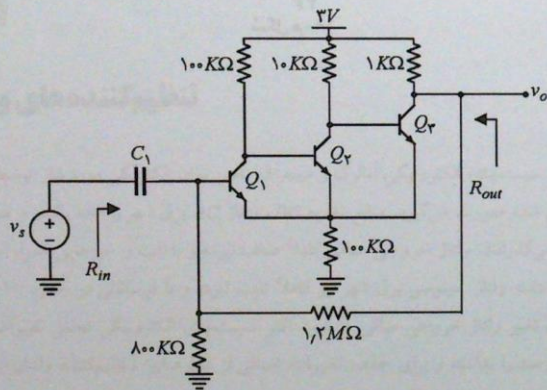
(ب) نوع فیدبک بین دو طبقه را تعیین کنید و مقادیر R_{in} و R_{out} را به دست آورید.
(ج) در صورتی که منبع تغذیه ۶- ولتی به علت درجه تنظیم نامناسب دارای ولتاژ ریزلی به صورت $v_r = 0.1 \sin \omega t$ باشد، اغتشاش حاصل از این ولتاژ ریزل را در خروجی مدار محاسبه کنید.

(د) فرض کنید به جای کلکتور، ولتاژ خروجی از امیتر گرفته شود، در این صورت نوع فیدبک و مقاومت ورودی تقویت کننده را محاسبه کنید.



شکل م-۱۶

۱۷. در مدار شکل م-۱۷ با فرض $h_{fe} = 100$ ولتاژ DC خروجی، مقادیر v_o/v_s ، R_{in} و R_{out} را به دست آورید.

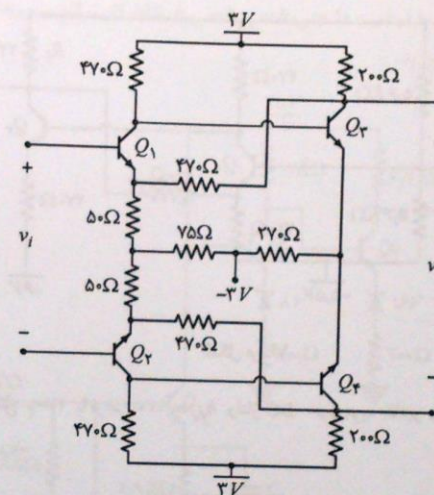


شکل م-۱۷

۱۸. در مدار شکل م-۱۸ با فرض $h_{fe} = 100$ برای همه ترانزیستورها،

(الف) اگر ولتاژ ورودی صفر باشد، جریانهای بایاس ترانزیستورها را به دست آورید.

(ب) بهره ولتاژ و مقاومت ورودی و خروجی را به دست آورید.



شکل م-۱۸

۱۱

تنظیم‌کننده‌های ولتاژ

در اکثر سیستم‌های الکترونیکی آنالوگ و دیجیتال تأمین توان الکتریکی مورد نیاز توسط منابع تغذیه تنظیم شده صورت می‌گیرد. منابع تغذیه DC، ولتاژ AC برق شهر را ابتدا یکسو و سپس آن را از صافی می‌گذرانند. ولتاژ خروجی صافی کاملاً صاف نبوده و با افت و خیزهایی همراه است. از طرف دیگر دامنه ولتاژ سینوسی برق شهر نیز کاملاً ثابت نبوده و با نوساناتی در حدود ۱۰ تا ۳۰ درصد باعث تغییر ولتاژ خروجی صافی می‌شود. اکثر سیستم‌های الکترونیکی تحمل تغییرات ولتاژ بیش از ۱ درصد را نداشته و برای حذف تغییرات اضافی از مدارهای تنظیم‌کننده ولتاژ استفاده می‌نمایند. در این فصل پس از آشنایی با معیارهای مهم تنظیم ولتاژ، با انواع تنظیم‌کننده‌های ولتاژ، طرز کار و اصول طراحی آنها آشنا می‌شویم.

۱۱-۱ تنظیم ولتاژ

علاوه بر تغییرات سطح ولتاژ برق شهر و رپل خروجی صافیها، تغییرات دما و نیز تغییرات

جریان بار نیز می‌توانند ولتاژ خروجی یک منبع تغذیه را دچار بی‌ثباتی و تغییر کنند. میزان موفقیت یک تنظیم‌کننده ولتاژ در کاهش تغییرات ولتاژ ورودی را با معیاری به نام تنظیم خط می‌سنجند. در این کتاب این معیار را با R_n نشان می‌دهیم و به صورت زیر تعریف می‌کنیم:

$$R_n = \frac{\Delta V_O / V_O}{\Delta V_I} \times 100 \quad (1-11) \quad (\text{درصد})$$

که در آن ΔV_I و ΔV_O به ترتیب میزان تغییرات در ولتاژهای ورودی (خط) و خروجی تنظیم‌کننده V_O مقدار متوسط (DC) ولتاژ خروجی می‌باشد. برای تنظیم‌کننده‌های پیش ساخته که به صورت مدار مجتمع عرضه شده‌اند و بعداً در مورد آنها بحث خواهیم کرد، این معیار می‌تواند به ۰.۱ درصد و یا حتی کمتر از آن برسد.

همان‌طور که اشاره شد تغییر ولتاژ خروجی ممکن است ناشی از تغییر بار باشد. این امر در تنظیم‌کننده‌های ولتاژ مربوط به منابع تغذیه‌ای که به عنوان یک سیستم جداگانه برای تأمین ولتاژ و یا جریان DC در آزمایشگاهها به کار می‌روند از اهمیت بیشتری برخوردار است؛ زیرا در این منابع مقاومت بار تنظیم‌کننده ولتاژ، در حقیقت مقاومت ورودی مداری است که از بیرون به آن متصل می‌شود و بنابراین می‌تواند تغییرات نسبتاً وسیعی داشته باشد.

یک تنظیم‌کننده ولتاژ ایده‌آل باید دارای مقاومت داخلی صفر باشد تا تغییر مقاومت بار تأثیری در ولتاژ خروجی آن نداشته باشد. در عمل تنظیم‌کننده‌های ولتاژ دارای مقاومت داخلی محدودی هستند و در نتیجه ولتاژ خروجی آنها تحت تأثیر مقاومت بار قرار می‌گیرد. میزان این تأثیرپذیری با معیاری به نام تنظیم بار که آن را با R_d نمایش می‌دهیم مشخص می‌شود. تنظیم بار (R_d) به صورت زیر تعریف می‌شود:

$$R_d = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100 \quad (2-11) \quad (\text{درصد})$$

که در آن V_{FL} و V_{NL} به ترتیب مقادیر ولتاژ بی‌باری و حداکثر بار می‌باشند. منظور از بار در واقع جریان مقاومت بار است و بنابراین V_{NL} به ازای $R_L = \infty$ به دست می‌آید.

مقدار R_d در بعضی از تنظیم‌کننده‌های ولتاژ مدار مجتمع در حدود چند صدم درصد است، در حالی که در تنظیم‌کننده‌های ساده غیر مجتمع ممکن است به چند دهم درصد و یا چند درصد برسد. عامل دیگری که در تغییر ولتاژ خروجی یک تنظیم‌کننده ولتاژ تأثیر می‌گذارد، تغییر دماست. ضریب دمای تنظیم‌کننده که آن را با TC نشان می‌دهیم، معیاری است که تغییرات نسبی ولتاژ را

نسبت به تغییرات دما بیان می‌کند و به صورت زیر تعریف می‌شود:

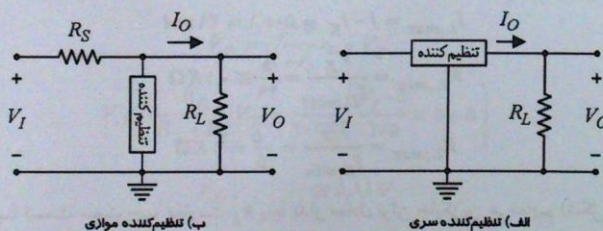
$$TC = \frac{\Delta V_O / V_O}{\Delta T} \times 100 \quad (3-11) \quad (\text{درصد})$$

در رابطه فوق ΔV_O تغییرات ولتاژ خروجی در اثر تغییرات دمای ΔT و V_O مقدار متوسط (DC) ولتاژ خروجی است. معمولاً TC برحسب $ppm / ^\circ C$ بیان می‌شود و به صورت زیر تعریف می‌شود:

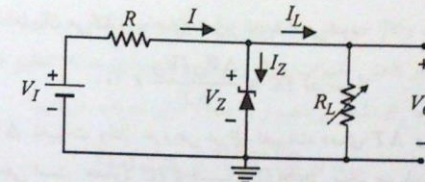
$$TC = \frac{\Delta V_O / V_O}{\Delta T} \times 10^6$$

۲-۱۱ تنظیم‌کننده‌های ولتاژ ساده

در این نوع تنظیم‌کننده‌ها اساساً از یک دیود زener برای ثابت نگه داشتن ولتاژ استفاده می‌شود. در حقیقت عنصر تنظیم‌کننده ولتاژ همان دیود زener است. در طراحی مدار یک تنظیم‌کننده ساده، برحسب وضعیت ولتاژ و جریان مورد نظر، تنظیم‌کننده را به صورت موازی و یا سری با متاوتن بار (خروجی) قرار می‌دهند. حالت اول را تنظیم‌کننده موازی و حالت دوم را تنظیم‌کننده سری می‌نامند. در شکل ۱-۱۱ این دو نوع تنظیم‌کننده نشان داده شده‌اند. همان‌طور که از شکل پیداست، در مدار سری جریان خروجی تنظیم‌کننده از مقاومت بار می‌گذرد در حالی که در وضعیت موازی، تنظیم‌کننده موازی با بار قرار دارد و فقط بخشی از جریان ورودی از آن عبور می‌کند. معمولاً از تنظیم‌کننده موازی در مواردی که با ولتاژهای متوسط و یا کم و نیز جریانهای زیاد و بار نسبتاً ثابت سروکار داریم استفاده می‌شود، زیرا در این صورت نیاز به دیود زener با ولتاژ و جریان خیلی زیاد نخواهیم داشت. در مواردی که ولتاژ مورد نظر زیاد است و جریان بار کم یا متوسط بوده و یا به علت تغییر مقاومت بار متغیر است، تنظیم‌کننده سری مناسبتر خواهد بود.



شکل ۱-۱۱: مدارهای تنظیم‌کننده سری و موازی



شکل ۲-۱۱: یک تنظیم‌کننده ساده با دیود زنر

در شکل ۲-۱۱ یک مدار تنظیم‌کننده ساده با دیود زنر نشان داده شده است. در این مدار R_L متغیر و V_I ثابت در نظر گرفته شده است. همان طور که در فصل سوم آموختیم شرط ثابت ماندن ولتاژ در خروجی این است که جریان دیود زنر در محدوده $I_{Z,max}$ و I_K باشد.

مثال ۱-۱۱: برای مدار تنظیم‌کننده نشان داده شده در شکل ۲-۱۱، با فرض $I_{Z,max} = 45 \text{ mA}$ ، $R = 100 \Omega$ و $V_I = 10 \text{ V}$ ، $r_z = 5 \Omega$ ، $V_Z = 5 \text{ V}$ ، $I_K = 1 \text{ mA}$ (الف) مقادیر حداقل و حداکثر R_L را تعیین کنید.

(ب) معیار تنظیم بار را به ازای محدوده تغییرات به دست آمده برای R_L محاسبه کنید.

حل:

(الف) با استفاده از روابط ۳-۴۳ تا ۳-۴۶ (در جلد اول کتاب) و با صرف‌نظر از r_z

می‌توان نوشت

$$I_{L,min} = I - I_{Z,max} = \frac{V_I - V_Z}{R} - I_{Z,max} = 50 - 45 = 5 \text{ mA}$$

$$I_{L,max} = I - I_K = 50 - 1 = 49 \text{ mA}$$

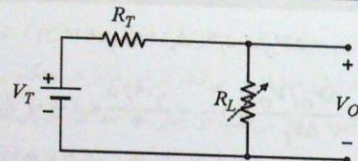
$$R_{L,min} = \frac{V_Z}{I_{L,max}} = \frac{5}{49} \approx 0.1 \text{ K}\Omega$$

$$R_{L,max} = \frac{V_Z}{I_{L,min}} = \frac{5}{5} = 1 \text{ K}\Omega$$

(ب) قسمت سمت چپ مقاومت R_L را با مدار معادل تونن جایگزین می‌نماییم (شکل ۳-۱۱).

توجه کنید با دیود زنر به صورت یک منبع ولتاژ که با مقاومت r_z سری است برخورد می‌نماییم.

$$R_T = R || r_z \approx 4.8 \Omega$$



شکل ۳-۱۱: مدار معادل تونن شکل ۲-۱۱

$$V_T = \frac{V_I - V_Z}{R + r_z} r_z + V_Z = \frac{5}{100} \times 5 + 5 \approx 5.24 \text{ V}$$

طبق تعریف، V_O بی‌باری عبارت است از V_O در حالت $R_L = \infty$ ، بنابراین

$$V_{NL} = V_T = 5.24 \text{ V}$$

اما V_{FL} به ازای $R_{L,min} = 0.1 \text{ K}\Omega$ حاصل می‌شود که برای آن داریم

$$V_{FL} = \frac{V_T}{R_T + R_{L,min}} \times R_{L,min} = \frac{5.24}{4.8 + 100} \times 100 = 5 \text{ V}$$

$$R_d = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100 = \frac{5.24 - 5}{5} = 4.8 \Omega$$

مثال ۲-۱۱: برای مدار مثال ۱-۱۱ با فرض $R_L = 200 \Omega$ معیار تنظیم خط R_n را وقتی ورودی بین ۱۰ تا ۱۲ ولت تغییر می‌کند، به دست آورید.

حل:

با توجه به شکل ۲-۱۱ و ۳-۱۱ داریم

$$V_T = \frac{V_I - 5}{R + r_z} r_z + V_Z$$

$$V_O = \frac{R_L}{R_T + R_L} V_T = \frac{200}{20.4 + 100} \left(\frac{V_I - 5}{100} \times 5 + 5 \right)$$

$$V_O \Big|_{V_I=10} \approx 5.11 \text{ V}$$

$$V_O \Big|_{V_I=12} \approx 5.2 \text{ V}$$

$$\Delta V_O = 5.2 - 5.11 \approx 0.09V$$

$$R_n = \frac{\Delta V_O / V_O}{\Delta V_I} \times 100 = \frac{0.09/5}{2} \times 100 = 9.0\%$$

در محاسبه R_n مقدار V_O با تقریب مناسب برابر ۵ ولت در نظر گرفته شده است.

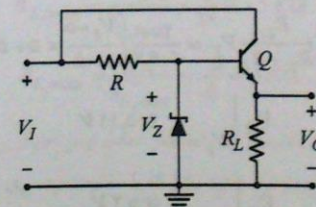
محدودیت تنظیم‌کننده ساده

یک تنظیم‌کننده ولتاژ ساده را در نظر بگیرید (شکل ۱۱-۲) و فرض کنید که تغییرات ولتاژ ورودی ناچیز است ولی جریان بار ثابت نمی‌باشد. در این حالت جریان I عبارت است از

$$I = \frac{V_I - V_Z}{R} \quad (11-2)$$

این جریان با توجه به ناچیز بودن تغییرات ورودی مقدار ثابتی است و بنابراین تغییرات جریان بار باید همگی توسط دیود زener تحمل شود. لذا در مواردی که تغییرات جریان بار زیاد باشد، استفاده از دیود زنری با $I_{Z,max}$ بزرگ و در نتیجه $P_{Z,max}$ بزرگ ($P_{Z,max} = V_Z \cdot I_{Z,max}$) ضرورت دارد. همچنین استفاده از دیود زنر با $I_{Z,max}$ بزرگ، موجب می‌شود که هنگام بی‌باری تمامی جریان از دیود زنر عبور کرده و تلفات حرارتی آن زیاد شود. این امر نه تنها بازده تنظیم‌کننده را کاهش می‌دهد بلکه عمر دیود زنر را نیز کوتاه می‌کند. برای رفع این اشکال می‌توان با اضافه نمودن یک طبقه امیتر فالوئر در خروجی مدار مذکور تغییرات جریان را تقویت نمود (شکل ۱۱-۴). همان طور که می‌بینیم در این حالت ولتاژ خروجی به اندازه $V_{BE}(ON)$ ترانزیستور از V_Z کمتر خواهد بود.

$$V_O = V_Z - V_{BE}(ON) \quad (11-5)$$



شکل ۱۱-۴: یک مدار تنظیم‌کننده ولتاژ با امیتر فالوئر

البته افزایش بازده در این مدار به قیمت افزایش ضریب دما (TC) تمام خواهد شد. چرا که ولتاژ V_{BE} ترانزیستور با افزایش دما تغییر می‌کند. در این مدار در هنگام بی‌باری دیود زنر جریانی برابر I (رابطه ۱۱-۴) را از خود عبور می‌دهد، در حالی که حداکثر جریان قابل تحویل به بار حدوداً h_{fe} برابر این جریان است. در صورتی که این تقویت کافی نباشد می‌توان از یک زوج دارلینگتون مطابق شکل ۱۱-۵ استفاده نمود و درجه تقویتی برابر h_{fe}^2 به دست آورد. در این حالت باید دیود زنری انتخاب نمود که ولتاژ شکست آن به اندازه $2V_{BE}(ON)$ از ولتاژ تثبیت شده خروجی مورد نظر بیشتر باشد.

مثال ۱۱-۳: با استفاده از یک زوج دارلینگتون با $h_{fe} = 100$ ، $V_{BE} = 0.7V$ و یک دیود زنر، تنظیم‌کننده ولتاژی طراحی کنید که به ازای ولتاژ ورودی ۱۰ تا ۱۲ ولت در خروجی ولتاژ ثابت ۸٫۲ ولت را با جریان بار حداکثر یک آمپر تأمین نماید.

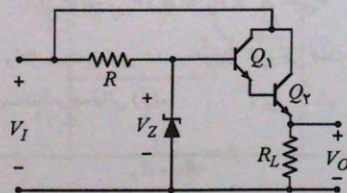
حل:

مدار مطابق شکل ۱۱-۵ خواهد بود و باید مقدار R و مشخصات دیود زنر را به دست آوریم. چون حداکثر جریان بار یک آمپر و $h_{fe} = 100$ است پس حداکثر جریان بیس ترانزیستور Q_1 برابر $10mA$ خواهد بود. حداقل این جریان در حالت بی‌باری برابر صفر است.

$$V_Z = V_O + 2V_{BE}(ON) = 8.2 + 1.4 = 9.6V$$

$$I_{B,max} = 0.1mA, \quad I_{B,min} = 0$$

$$I_{Z,max} = \frac{V_{I,max} - V_Z}{R} - I_{B,min} = \frac{12 - 9.6}{R} = \frac{2.4}{R}$$



شکل ۱۱-۵: استفاده از زوج دارلینگتون جهت تقویت جریان خروجی تنظیم‌کننده ولتاژ ساده

$$I_K = \frac{V_{I,min} - V_Z}{R} - I_{B,max} = \frac{10.96}{R} - 0.1 = \frac{0.4}{R} - 0.1$$

با توجه به دو رابطه اخیر بزرگ انتخاب کردن R باعث کاهش میزان $I_{Z,max}$ می‌شود. از طرف دیگر I_K نمی‌تواند صفر باشد، بنابراین

$$\frac{0.4}{R} - 0.1 > 0 \Rightarrow R < 4 K\Omega$$

با انتخاب $R = 3 K\Omega$ ، مقادیر I_K ، $I_{Z,max}$ و $P_{Z,max}$ دیود زنر به صورت زیر مشخص می‌شوند:

$$I_K = \frac{0.4}{3} - 0.1 \cong 33 \times 10^{-3} mA = 33 \mu A$$

$$I_{Z,max} = \frac{0.4}{3} = 0.13 mA$$

$$P_{Z,max} = 0.1 \times 0.96 = 96 \mu W$$

۳-۱۱ تنظیم‌کننده‌های ولتاژ پیشرفته

گرچه استفاده از تنظیم‌کننده‌های ولتاژ ساده در بسیاری از سیستم‌های الکترونیکی ارزان قیمت متداول است، ولی در منابع تغذیه تجاری که تنظیم ولتاژ بهتر و دقیق‌تر و نیز ولتاژ خروجی قابل تغییر مورد نیاز است، از تنظیم‌کننده‌های پیشرفته‌تری استفاده می‌شود که اصول ساختمان آنها در شکل ۶-۱۱ نمایش داده شده است. همان طور که از شکل پیداست در این مدار از فیدبک منفی ولتاژ - سری استفاده شده است. تقویت‌کننده دارای بهره ولتاژ A_v و امپدانس ورودی بزرگ می‌باشد. خروجی در این مدار برابر است با

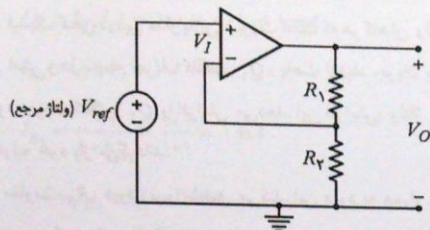
$$V_O = A_v \times V_I = A_v (V_{ref} - \beta V_O) \quad (6-11)$$

در رابطه فوق β نسبت ولتاژ نمونه‌برداری شده به ولتاژ خروجی است که با توجه به امپدانس ورودی بسیار بزرگ تقویت‌کننده عملیاتی داریم

$$\beta = \frac{R_1}{R_1 + R_2} \quad (7-11)$$

در نتیجه

$$V_O = \frac{A_v}{1 + \beta A_v} V_{ref} \quad (8-11)$$



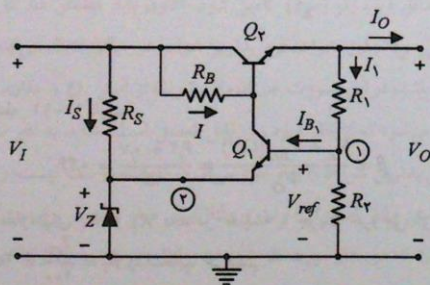
شکل ۳-۱۱: اصول ساختمان یک تنظیم‌کننده ولتاژ پیشرفته

که با فرض $\beta A_v \gg 1$ داریم

$$V_O = \frac{V_{ref}}{\beta} \quad (9-11)$$

در صورتی که V_{ref} دقیق و پایدار بوده و مقاومت‌های R_1 و R_2 دقیق و با تغییرات حرارتی کم باشند، ولتاژ خروجی از پایداری و ثبات مطلوبی برخوردار خواهد بود. همان طور که از رابطه ۹-۱۱ پیداست، با تغییر ضریب β می‌توان به ولتاژ خروجی مورد نظر $V_O \geq V_{ref}$ دست یافت. در مورد مدارهای تأمین‌کننده ولتاژ مرجع در بخش‌های بعدی بحث خواهیم کرد.

در شکل ۷-۱۱ یک مدار ترانزیستوری که بر اساس مدل فوق طراحی گردیده، نشان داده شده است. در این مدار سرهای ۱ و ۲ به مانند سرهای - و + تقویت‌کننده عملیاتی شکل ۶-۱۱ عمل می‌نمایند. جریان بیس ترانزیستور Q_1 باید در مقایسه با جریان I_1 گذرنده از مقاومت‌های R_1 و R_2 قابل صرف‌نظر باشد.



شکل ۷-۱۱: مدار تنظیم‌کننده ولتاژ پیشرفته

نحوه عملکرد فیدبک منفی در این مدار بدین صورت است که هر کاهش ولتاژ خروجی از طریق کاهش ولتاژ بیس آمپتر و در نتیجه جریان کلکتور Q_1 ، باعث ازدیاد جریان بیس ترانزیستور Q_2 می‌شود که این خود جریان کلکتور Q_2 را افزایش می‌دهد. این افزایش، ولتاژ خروجی V_O را زیاد نموده و به مقدار اولیه خود باز می‌گرداند.

در این مدار، مقاومت R_S ، دیود زنر را بایاس می‌کند. این دیود به همراه V_{BE} ترانزیستور Q_1 ولتاژ مرجع را تأمین می‌کنند، که ولتاژ تثبیت شده خروجی بر اساس آن به صورت زیر ایجاد می‌شود:

$$V_O \cong \frac{V_{ref}}{\beta} = \frac{V_Z + V_{BE}(ON)}{\beta} = \frac{R_1 + R_2}{R_2} (V_Z + 0.7) \quad (10-11)$$

در رابطه فوق ولتاژ هدایت بیس - آمپتر برابر 0.7 ولت فرض شده است. بدیهی است که در نوشتن رابطه مذکور از جریان بیس I_{B1} صرف‌نظر و بهره ولتاژ Q_1 بزرگ فرض شده است. برای تحقق بهتر فرضهای مذکور می‌توان Q_1 را با یک تقویت‌کننده عملیاتی و Q_2 را با یک زوج دارلینگتون جایگزین نمود.

مثال ۱۱-۴: یک تنظیم‌کننده ولتاژ مطابق مدار شکل ۱۱-۷ با ولتاژ خروجی 15 ولت طوری طراحی کنید که بتواند جریان $I_O = 100 \text{ mA}$ را به مقاومت بار تحویل دهد. برای ترانزیستورها h_{fe} را برابر 100 فرض کنید. دیود زنر دارای ولتاژ شکست $V_Z = 6.2 \text{ V}$ و جریانهای حداقل و حداکثر $I_{Z,max} = 20 \text{ mA}$ و $I_K = 0.1 \text{ mA}$ می‌باشد. ولتاژ ورودی بین 18 تا 20 ولت تغییر می‌کند.

حل:

با توجه به رابطه ۱۱-۱۰ داریم

$$\beta = \frac{V_Z + V_{BE}(ON)}{V_O} = \frac{6.2 + 0.7}{15} = 0.46$$

جریان گذرنده از مقاومت‌های R_1 و R_2 باید در مقایسه با جریان خروجی کوچک باشد. بنابراین برای آن مقدار $I_O = 1 \text{ mA}$ را انتخاب می‌کنیم.

$$I_{B1} \ll I_1 \Rightarrow I_{B1} = \frac{I_1}{100} = 0.01 \text{ mA}$$

$$I_{C1} = h_{fe} I_{B1} = 100 \times 0.01 = 1 \text{ mA}$$

$$I_{E1} = I_O + I_1 = 1.01 \text{ mA}$$

$$I_{B2} = \frac{I_{E1}}{1 + h_{fe}} = \frac{1.01}{101} = 0.01 \text{ mA}$$

$$I = I_{B2} + I_{C1} = 2 \text{ mA}$$

$$R_B = \frac{V_I - (V_O + 0.7)}{I} = \frac{18 - (15 + 0.7)}{2} = 1.15 \text{ K}\Omega$$

در معادله اخیر V_I را برابر 18 ولت در نظر گرفته‌ایم، زیرا به ازای حداقل ولتاژ ورودی باید جریان I فوق تأمین شود.

$$R_1 + R_2 = \frac{V_O}{I_1} = \frac{15}{0.01} = 15 \text{ K}\Omega$$

$$\beta = \frac{R_2}{R_1 + R_2} = \frac{R_2}{15} = 0.46 \Rightarrow R_2 = 6.9 \text{ K}\Omega$$

$$R_1 = 15 - 6.9 = 8.1 \text{ K}\Omega$$

$$R_S = \frac{V_I - V_Z}{I_K} = \frac{18 - 6.2}{0.1} = 118 \text{ K}\Omega$$

در محاسبه R_S سعی بر این بوده است که به ازای حداقل ولتاژ ورودی و حتی در زمانی که Q_1 قطع است جریان حداقل دیود زنر (I_K) تأمین شود. اکنون باید مطمئن شد که در بدترین شرایط جریان دیود زنر از $I_{Z,max}$ تجاوز نخواهد کرد. بدترین شرایط در حالتی اتفاق می‌افتد که خروجی مدار در وضعیت بی‌باری باشد، در این صورت جریان وارد شونده از آمپتر Q_1 و مقاومت R_S به دیود زنر تقریباً برابر 1 mA می‌شود که از نظر دیود زنر قابل تحمل است. شاید به نظر برسد که وضعیت اتصال کوتاه خروجی بدترین شرایط را به وجود می‌آورد، که البته درست نیست؛ زیرا در این صورت ترانزیستور Q_1 با داشتن ولتاژ آمپتر 6.2 ولت و ولتاژ بیس صفر ولت در وضعیت قطع قرار می‌گیرد. شایان توجه است که در مدار مورد نظر تغییرات ولتاژ ورودی به ولتاژ کلکتور ترانزیستور Q_2 منتقل می‌شود. همچنین تغییر جریان بار از طریق تغییر جریان بیس Q_2 به کلکتور ترانزیستور Q_1

منتقل می‌شود. به عبارت دیگر تغییرات جریان بار از طریق تغییر ولتاژ V_{CE} ترانزیستور Q_1 ممکن می‌شود.

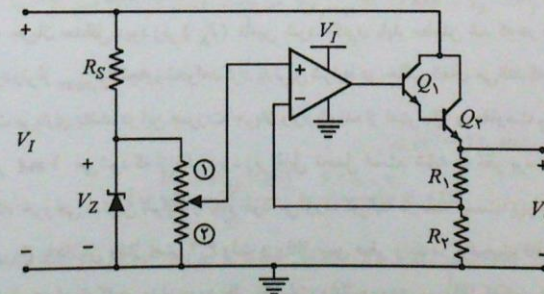
مثال ۱۱-۵: در شکل ۱۱-۸ یک تنظیم‌کننده ولتاژ پیشرفته با توانایی‌های بیشتر از مدارهای قبل و خصوصاً قابلیت تغییر ولتاژ خروجی نشان داده شده است. در صورتی که $R_1 = 30 K\Omega$ ، $R_2 = 10 K\Omega$ و $V_Z = 6.35 V$ باشد، محدوده تغییرات ولتاژ خروجی و حداکثر جریان خروجی را تعیین نموده، محدودیتهای ترانزیستورهای Q_1 و Q_2 را بیان نمایید.

حل:

$$\beta = \frac{R_2}{R_1 + R_2} = \frac{10}{40} = 0.25$$

$$V_{O, \max} = \frac{V_Z}{\beta} = 25.4 \text{ ولت}$$

در صورتی که سر پتانسیومتر در نقطه ۲ قرار گیرد، ولتاژ سرهای مثبت و منفی تقویت‌کننده عملیاتی صفر شده و لذا جریان خروجی آن صفر می‌شود و ترانزیستورهای Q_1 و Q_2 به حالت قطع می‌روند و در نتیجه ولتاژ خروجی صفر می‌شود. بنابراین محدوده تغییرات ولتاژ خروجی حدوداً از صفر تا ۲۵ ولت است و ترانزیستور Q_2 باید بتواند حداکثر ولتاژ ورودی را تحمل نماید.



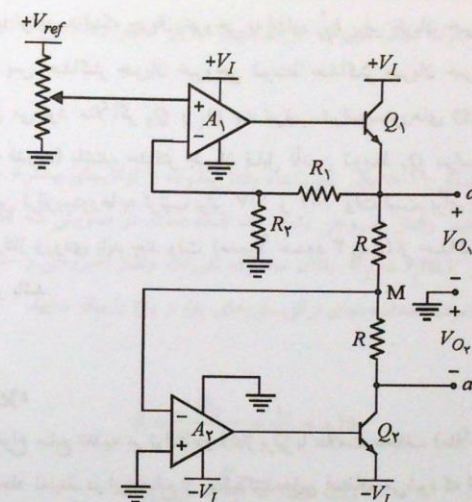
شکل ۱۱-۸: یک تنظیم‌کننده ولتاژ پیشرفته با ولتاژ خروجی قابل تغییر

همچنین با توجه به اینکه جریان خروجی به اندازه R_F برابر جریان خروجی تقویت‌کننده عملیاتی است پس حداکثر جریان خروجی توسط حداکثر جریان خروجی تقویت‌کننده عملیاتی تعیین می‌شود. مثلاً اگر Q_1 و Q_2 به ترتیب ترانزیستورهای 2N3055 (قدرت) و BD134 (نیمه قدرت) باشند، حداکثر جریان قابل تأمین توسط Q_2 برابر ۱۵ A می‌باشد. حداکثر توان این ترانزیستورها به ترتیب برابر ۱۱۷ و ۶-۷ وات است. برای جلوگیری از اشباع ترانزیستورها ولتاژ ورودی باید چند ولت (معمولاً حدود ۳ ولت) از حداکثر ولتاژ خروجی مورد نظر بیشتر باشد.

کاربردهای ویژه

بعضی از انواع منابع تغذیه می‌توانند دو ولتاژ برابر با علامت مخالف (مثلاً دو خروجی ۳۰ و ۳۰- ولت) ایجاد نمایند. در این منابع از تنظیم‌کننده‌هایی استفاده می‌شود که اصطلاحاً بر اساس دنباله‌روی دوگانه کار می‌کنند. در ورودی این منابع ابتدا از برق شهر، توسط یک ترانس با ثانویه سه سر که در آن سر وسط زمین شده و دو مدار یکسوساز و صافی جداگانه ولتاژهای $\pm V_I$ ایجاد می‌شوند. سپس مدار تنظیم‌کننده مورد بحث با استفاده از این ولتاژها دو خروجی قرینه را تولید می‌کند. در شکل ۱۱-۹ مدار این تنظیم‌کننده نشان داده شده است. نقطه M توسط ورودی تقویت‌کننده عملیاتی دوم (A_2) زمین مجازی شده است. بنابراین با توجه به مساوی بودن مقاومتهای دو طرف آن و تقریباً صفر بودن جریان ورودی A_2 ، ولتاژهای V_{O1} و V_{O2} ، مستقل از مقاومتهای باری که بین دو سر خروجی و زمین وصل می‌شوند، با هم مساوی خواهند شد. در نتیجه مدار مذکور در سرهای a و a' (نسبت به زمین) دو ولتاژ قرینه در دسترس استفاده‌کننده قرار می‌دهد. در مواردی که در خروجی به جریانهایی زیاد نیاز باشد می‌توان به جای Q_1 و Q_2 از زوجهای دارلینگتون مناسب استفاده نمود.

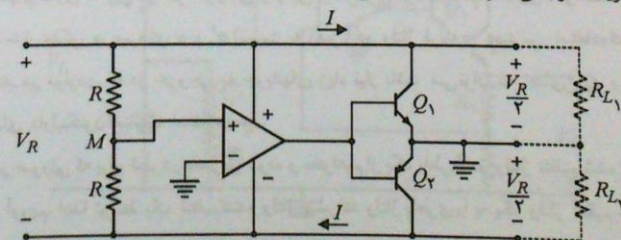
در صورتی که برق شهر در دسترس نبوده و بخواهیم از یک باتری دو ولتاژ تنظیم شده قرینه به دست آوریم، ابتدا توسط یک تنظیم‌کننده ولتاژ پیشرفته ولتاژ باتری را به یک ولتاژ تنظیم شده V_R تبدیل نموده، سپس با استفاده از مدار شکل ۱۱-۱۰، دو ولتاژ خروجی مورد نظر $V_R/2$ را ایجاد می‌نماییم. در این مدار سر M توسط تقویت‌کننده عملیاتی به طور مجازی زمین شده است و



شکل ۱۱-۹: مدار یک تنظیم‌کننده ولتاژ سه سر با دو ولتاژ خروجی قرینه

ترانزیستورهای Q_1 و Q_2 جریانهای لازم جهت تولید ولتاژهای مساوی در دو سر دو مقاومت بار نامساوی را تأمین می‌نمایند. در نتیجه در سرهای خروجی همواره ولتاژهای $\pm V_R/2$ در دسترس خواهند بود.

در این مدار چنانچه به هر دلیل ولتاژ دو سر R_{L1} بزرگتر از R_{L2} شود، ولتاژ نقطه M افزایش یافته جریان خروجی تقویت‌کننده عملیاتی که در حالت تعادل صفر است، مثبت گردیده و Q_1

شکل ۱۱-۱۰: مدار تقسیم‌کننده ولتاژ برای تأمین دو ولتاژ قرینه از یک ولتاژ تنظیم شده V_R

هدایت می‌کند که در نتیجه بخشی از جریان ورودی به R_{L1} (جریان I) را به درون خود می‌کشد و باعث کاهش ولتاژ دو سر R_{L1} و بازگشت آن به مقدار تعادل می‌شود.

۴-۱۱ نمودار کلی و اجزاء یک تنظیم‌کننده پیشرفته

با نگاهی به آنچه تا کنون در مورد تنظیم‌کننده‌های ولتاژ پیشرفته آموخته‌ایم و با یادآوری نکات اساسی که در این گونه تنظیم‌کننده‌ها به عنوان مبنای عملکرد مورد توجه بوده‌اند، می‌توان طرح کلی یک تنظیم‌کننده ولتاژ پیشرفته را در قالب یک نمودار مطابق شکل ۱۱-۱۱ ارائه نمود.

مدار نمونه بردار

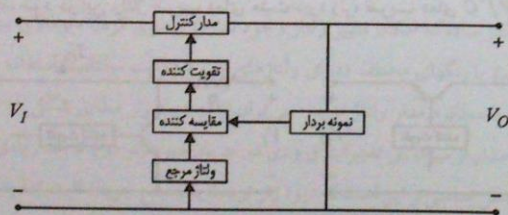
این مدار می‌تواند به سادگی از یک تقسیم‌کننده ولتاژ تشکیل شده باشد که در دو سر آن ولتاژ خروجی را ببیند و سر وسط جریانی نکشد. ولتاژ نمونه‌برداری شده از سر وسط به یک مدار با ابعاد ورودی بزرگ داده می‌شود تا جریان این سر قابل صرف‌نظر باشد.

مدار مقایسه‌کننده

مدار مقایسه‌کننده می‌تواند یک تقویت‌کننده تفاضلی و یا یک تقویت‌کننده عملیاتی باشد. انتخاب دوم به دلیل ابعاد ورودی زیاد آن، از نظر عملکرد بهتر مدار نمونه‌بردار و ولتاژ مرجع برتری دارد.

تقویت‌کننده DC

در صورتی که در بخش مقایسه‌کننده از یک تقویت‌کننده عملیاتی استفاده شود، سیگنال تفاضل به اندازه کافی تقویت می‌شود و تقویت‌کننده اضافی ضرورت ندارد. چنانچه مقایسه‌کننده



شکل ۱۱-۱۱: طرح کلی یک تنظیم‌کننده ولتاژ پیشرفته

یک تقویت‌کننده تفاضلی باشد، استفاده از یک مدار مناسب (معمولاً یک ترانزیستور در حالت آمیتر مشترک) در بسیاری از موارد الزامی است.

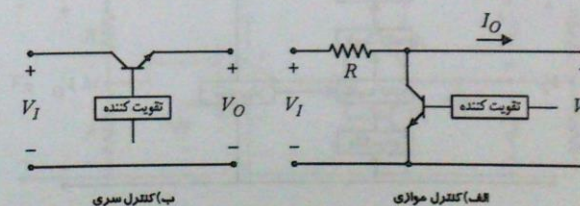
مدار کنترل

مدار کنترل در حقیقت جریان خروجی را توسط ولتاژ خروجی تقویت‌کننده کنترل می‌کند. این بخش در اکثر مدارهای تنظیم ولتاژ از یک ترانزیستور و یا یک زوج دارلینگتون تشکیل می‌شود. عنصر کنترل می‌تواند به صورت موازی و یا سری با خروجی قرار گیرد. در حالت اول تنظیم‌کننده را تنظیم‌کننده ولتاژ موازی می‌نامند (شکل ۱۱-۱۲ الف). از این نوع تنظیم‌کننده معمولاً در جریانهای زیاد و ولتاژهای خروجی کم و متوسط استفاده می‌شود. در ولتاژهای خروجی زیاد و جریانهای کم و متوسط تنظیم‌کننده‌های سری را به کار می‌برند. در این تنظیم‌کننده‌ها عنصر کنترل به صورت سری با خروجی قرار می‌گیرد (شکل ۱۱-۱۲ ب).

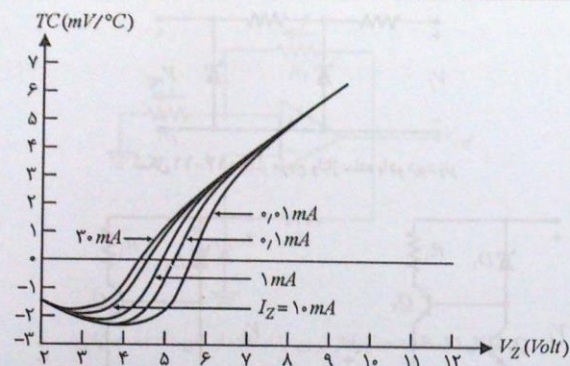
مدار ولتاژ مرجع

ساده‌ترین مدار ولتاژ مرجع از یک دیود زener تشکیل می‌شود. این عنصر با تغییر جریان خود ولتاژ دو سرش را تقریباً ثابت نگه می‌دارد. ولتاژ شکست دیود زener، علاوه بر تغییر با جریان، تابع دما نیز می‌باشد. در شکل ۱۱-۱۳ تغییرات ضریب دمای (TC) بر حسب ولتاژ شکست و جریان دیود زener نشان داده شده است.

بر اساس بررسیهای انجام شده، پایدارترین دیود زنرها دارای ولتاژ شکست حدود ۶ ولت می‌باشند. در صورتی که دستیابی به یک ولتاژ مرجع پایدار مورد نظر بوده و ولتاژ آن چندان مهم نباشد، بهتر است از یک دیود زener ۵٫۶ ولت سری شده با یک دیود سیلیکن معمولی در بایاس مستقیم استفاده شود. در این ولتاژ ضریب دمای مثبت دیود زener، ضریب دمای $-2,1 \text{ mV}/^\circ\text{C}$ دیود



شکل ۱۱-۱۲: نحوه قرار گرفتن عنصر کنترل در تنظیم‌کننده‌های ولتاژ

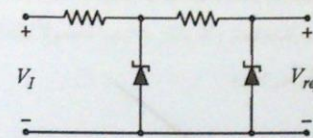


شکل ۱۱-۱۳: تغییرات ضریب دما بر حسب ولتاژ شکست و جریان دیود زener

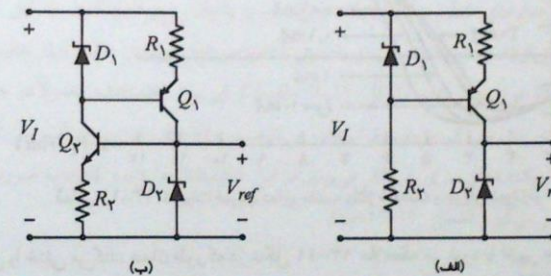
معمولی را خنثی می‌کند. همان‌طور که در شکل ۱۱-۱۳ ملاحظه می‌شود با تغییر جریان دیود زener می‌توان تا اندازه‌ای ضریب دمای دیود را تنظیم نمود. بعضی دیود زنرها به طور داخلی با یک دیود معمولی سری شده و در واقع تغییرات حرارتی آنها جبران شده است. از زمره این دیود زنرها سری 1N821 را می‌توان نام برد که با ولتاژ شکست $6,2 \text{ V}$ ، ولت، دارای ضریب دمایی بین $5 \text{ ppm}/^\circ\text{C}$ (دیود 1N821) تا $100 \text{ ppm}/^\circ\text{C}$ (دیود 1N829) می‌باشند. دیودهای 1N940 و 1N946 با ولتاژهای ۹ و $11,7 \text{ V}$ ولت دارای ضریب دمای $2 \text{ ppm}/^\circ\text{C}$ می‌باشند که به راحتی با سری شدن با یک دیود معمولی قابل جبران هستند.

دیود زنرهای موجود در بازار عموماً ولتاژهای شکستی بین $2,5$ تا 200 V ولت دارند (با توان نامی چند دهم تا 50 W). در مواردی که به ولتاژهای مرجع کوچکتر نیاز است (در مدارهای تنظیم‌کننده ولتاژ ساده که امکان تغییر ولتاژ وجود ندارد) از سری کردن دیودهای معمولی و یا از دیودهای LED با رنگهای مختلف (دارای ولتاژهای شروع هدایت مختلف) استفاده می‌شود.

برای بهبود عملکرد مدار ولتاژ مرجع می‌توان از دو دیود زener مطابق شکل ۱۱-۱۴ استفاده نمود. در این مدار از میزان اثر تغییرات ورودی در جریان دیود زener دوم تا حد زیادی کاسته شده است. یک راه‌حل اساسی‌تر این است که دیود زener توسط یک منبع جریان ثابت تغذیه شود. در شکل ۱۱-۱۵ الف دیود زener D_1 ولتاژ بیس Q_1 را ثابت نگهداشته و در نتیجه باعث ثابت ماندن جریان عبوری از دیود زener مرجع یعنی D_2 می‌شود.



شکل ۱۱-۱۴: مدار مرجع ولتاژ ساده با دو دیود زنر



شکل ۱۱-۱۵: مدارهای مرجع دیود زنری بهبود یافته

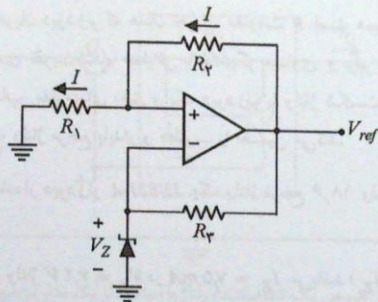
برای بهبود بیشتر عملکرد این مدار سعی می‌شود که از طریق یک ترانزیستور دیگر (Q_2) جریان D_1 نیز ثابت نگه داشته شود. در مدار شکل ۱۱-۱۵ ب- جریان مقاومت R_2 توسط D_2 تثبیت شده و این جریان که تقریباً همان جریان دیود D_1 است باعث تثبیت ولتاژ آن می‌شود. این کار به نوبه خود جریان ترانزیستور Q_1 و در نتیجه جریان دیود مرجع D_2 را ثابت نگه می‌دارد و از این طریق یک ولتاژ مرجع قابل اطمینان حاصل می‌شود.

در طراحی مدارهای ولتاژ مرجع می‌توان از تقویت‌کننده عملیاتی نیز کمک گرفت. مثلاً در شکل ۱۱-۱۶ در شروع کار مدار، دیود زنر قطع و فیدبک مثبت غالب است و باعث افزایش ولتاژ دو سر دیود می‌شود. پس از اینکه این ولتاژ به مقدار V_Z رسید، فیدبک منفی کنترل مدار را در دست می‌گیرد. در این شرایط خواهیم داشت

$$V_{ref} = V_Z + R_2 I \quad , \quad I = \frac{V_Z}{R_1} \quad (11-11)$$

بنابراین

$$V_{ref} = \left(1 + \frac{R_2}{R_1}\right) V_Z \quad (12-11)$$



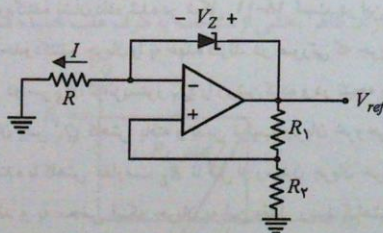
شکل ۱۱-۱۶: مدار ولتاژ مرجع با استفاده از تقویت‌کننده عملیاتی

همان طور که از رابطه ۱۱-۱۲ پیداست در این مدار می‌توان از یک دیود زنر با ولتاژ شکست پایدار (با جریان حرارتی) مثلاً با $V_Z = 6.2V$ استفاده نموده و با انتخاب مقادیر مناسب برای مقاومت‌های R_1 و R_2 به ولتاژ مرجع مورد نظر دست یافت. مقاومت‌های به کار رفته در این مدار باید حتی‌الامکان از میان مقاومت‌های دقیق انتخاب شوند. در این مدار جریان دیود زنر از طریق مقاومت R_2 تأمین می‌شود و دارای مقدار ثابتی می‌باشد، زیرا ولتاژهای دو سر این مقاومت، یعنی V_{ref} و V_Z ثابت می‌باشند.

می‌توان دیود زنر را در حلقه فیدبک منفی نیز قرار داد. مثلاً در شکل ۱۱-۱۷ به سادگی می‌توان

نشان داد

$$V_{ref} = \left(1 + \frac{R_2}{R_1}\right) V_Z \quad (13-11)$$



شکل ۱۱-۱۷: مدار ولتاژ مرجع با استفاده از دیود زنر در حلقه فیدبک منفی

در این مدار نیز جریان دیود زener که همان جریان مقاومت R است همواره ثابت باقی می‌ماند زیرا ولتاژ دو سر ورودی تقویت‌کننده عملیاتی با یکدیگر مساوی و برابر $R_1 V_{ref} / (R_1 + R_2)$ می‌باشد. بنابراین انتخاب مقاومت‌های دقیق و یک دیود زener با ولتاژ شکست پایدار و ضریب دمایی جبران شده، تأمین یک ولتاژ مرجع پایدار و مطلوب را تضمین می‌کند.

مثال ۱۱-۶: با استفاده از دیود زener $1N821-A$ یک ولتاژ مرجع 1.86 ولت طراحی نمایید.

حل:

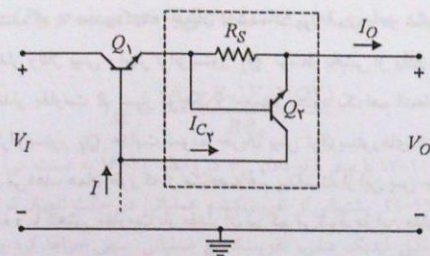
دیود مذکور دارای ولتاژ $V_Z = 6.2V$ در $I_{ZT} = 7.5mA$ می‌باشد (I_{ZT} جریانی است که در آن V_Z دقیقاً برابر $6.2V$ اندازه‌گیری شده است). با استفاده از مدار شکل ۱۱-۱۷ طراحی را طوری انجام می‌دهیم که جریان دیود زener برابر I_{ZT} باشد. روشن است که از رابطه ۱۱-۱۳ نسبت R_2/R_1 برابر ۲ به دست می‌آید. بنابراین R_1 و R_2 را به ترتیب برابر $10k\Omega$ و $20k\Omega$ انتخاب می‌کنیم. مقدار R نیز برابر است با

$$R = \left(\frac{R_2}{R_1 + R_2} \cdot V_{ref} \right) / I_{ZT} = \left(\frac{20}{30} \times 1.86 \right) / 7.5 \approx 1.65K\Omega$$

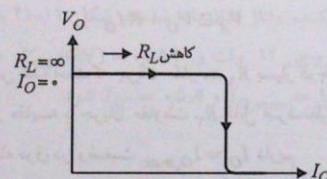
مدار محدودکننده جریان

هر مدار تنظیم‌کننده ولتاژ فقط قادر است تا حد جریان حداکثر مجاز ترانزیستور کنترل خود، جریان بار در خروجی تأمین نماید. تحمیل اضافه جریان بر مدار باعث سوختن ترانزیستور مزبور و در نتیجه از کار افتادن مدار خواهد شد. از آنجا که حفاظت این ترانزیستور از طریق استفاده از فیوز میسر نمی‌باشد (چرا؟)، باید چاره‌ دیگری اندیشید. یک راه‌حل ساده که البته خالی از اشکال هم نیست استفاده از مدار محدودکننده نشان داده شده در شکل ۱۱-۱۸ است. در این مدار ترانزیستور Q_1 و مقاومت R_S نقش محدودکننده جریان را به عهده دارند. در صورتی که جریان I_O به حداکثر مجاز خود برسد افت ولتاژ دو سر R_S ، ترانزیستور Q_1 را روشن کرده و در نتیجه با افزایش جریان کلکتور این ترانزیستور، جریان بیس Q_1 کاهش یافته و بدین ترتیب جریان خروجی محدود می‌شود.

در این محدودکننده با کاهش مقاومت R_L تا قبل از رسیدن جریان خروجی به $I_{O,max}$ ولتاژ خروجی ثابت می‌ماند و به محض اینکه جریان به این مقدار رسید کاهش بیشتر مقاومت R_L موجب کاهش ولتاژ خروجی می‌شود (شکل ۱۱-۱۹). اشکال عمده این محدودکننده آن است که



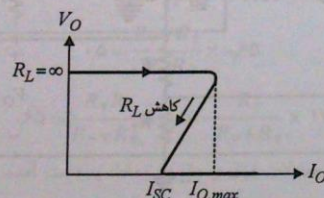
شکل ۱۱-۱۸: خروجی یک تنظیم‌کننده ولتاژ با استفاده از یک مدار محدودکننده جریان



شکل ۱۱-۱۹: مشخصه محدودکننده جریان شکل ۱۱-۱۸

در حالت اتصال کوتاه خروجی که تقریباً ولتاژ ورودی (V_I) بر روی کلکتور-امیتر ترانزیستور Q_1 می‌افتد و جریان $I_{O,max}$ از آن عبور می‌کند، توان تلف شده در آن ممکن است از حد مجاز بالاتر رفته و موجب سوختن آن شود.

چنانچه بخواهیم مداری طراحی کنیم که در آن مشکل فوق وجود نداشته باشد باید کاری کنیم که جریان اتصال کوتاه (I_{SC}) از $I_{O,max}$ کمتر باشد. در این صورت مشخصه به صورت شکل ۱۱-۲۰ خواهد بود که در آن ظاهراً بخشی از مشخصه به طرف عقب خمیده شده و یا تا شده است.



شکل ۱۱-۲۰: مشخصه مدار محدودکننده جریان تا شده

مدار این محدودکننده که به محدودکننده جریان تا شده مشهور است را در شکل ۲۱-۱۱ مشاهده می‌کنید. در این مدار ولتاژ بیس-امیتر ترانزیستور Q_L توسط بخشی از ولتاژ دو سر مقاومت R کنترل می‌شود. مقدار مقاومت R بسیار کوچک و معمولاً حدود یک اهم انتخاب می‌شود. به ازای جریان $I_{O,max}$ ترانزیستور Q_L هدایت نموده، جریان بیس ترانزیستورهای کنترل و نهایتاً جریان خروجی را کاهش می‌دهد. همان طور که از مشخصه هم پیداست، از این پس جریان خروجی تابع ولتاژ خروجی شده و با کاهش مقاومت بار مقدار آن نیز کم می‌شود. در این مدار داریم

$$(V_{BE})_{Q_L} = \frac{R_F}{R_F + R_F} V_A - V_O \quad (۱۴-۱۱)$$

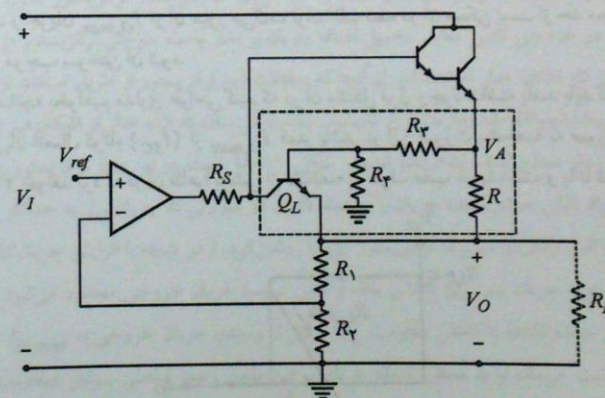
$$V_A \cong V_O + R I_O \quad (۱۵-۱۱)$$

در نوشتن روابط فوق فرض شده است که جریان مقاومت R_1 بسیار کوچکتر از جریان خروجی بوده و جریان بیس Q_L نیز در مقایسه با جریان مقاومت R_F قابل صرف نظر باشد.

با استفاده از دو معادله فوق در وضعیت $I_O = I_{O,max}$ داریم

$$(V_{BE})_{Q_L} = V_{BE(ON)} = \frac{R_F R}{R_F + R_F} I_O - \frac{R_F}{R_F + R_F} V_O \quad (۱۶-۱۱)$$

بنابراین کاهش V_O (در اثر کاهش R_L) پس از شروع هدایت ترانزیستور Q_L ، کم شدن جریان I_O را



شکل ۲۱-۱۱: مدار یک تنظیم‌کننده ولتاژ پیشرفته با محدودکننده جریان تا شده

به دنبال خواهد داشت. به طوری که در حالت اتصال کوتاه خروجی ($V_O = 0$) جریان اتصال کوتاه از $I_{O,max}$ کمتر و برابر

$$I_{SC} = \frac{(R_F + R_F) V_{BE(ON)}}{R R_F} \quad (۱۷-۱۱)$$

خواهد شد. رابطه ۱۷-۱۱ با صفر قرار دادن V_O در رابطه ۱۶-۱۱ به دست می‌آید. نقش مقاومت R_F در مدار شکل ۲۱-۱۱ پشتیبانی از تقویت‌کننده عملیاتی در حالت اتصال کوتاه خروجی است. در این وضعیت به دلیل فیدبک منفی، تقویت‌کننده عملیاتی سعی خواهد کرد ولتاژ خروجی را از طریق تأمین جریان بیش از حد بالا ببرد که این عمل منجر به سوختن آن خواهد شد.

مثال ۷-۱۱: برای تنظیم‌کننده ولتاژ نشان داده شده در شکل ۲۱-۱۱ با فرض ولتاژ ورودی ۱۸ ولت، ولتاژ تنظیم شده خروجی ۱۲ ولت و $V_{BE(ON)} = 0.65V$ ، مقاومت‌های R_F و R_1 را طوری تعیین کنید که $I_{O,max} = 1.85A$ و $I_{SC} = 0.5A$ شود.

حل:

با توجه به اینکه جریان‌گذرنده از مقاومت‌های R_F و R_1 باید در مقابل جریان خروجی ناچیز باشد، آن را $1mA$ در نظر می‌گیریم. همچنین جریان بیس Q_L در مقابل این جریان قابل صرف نظر است. در این صورت برای مقدار $R_F + R_1$ داریم

$$V_A \cong (R_F + R_1) \times 1$$

با جایگذاری V_A از رابطه فوق در رابطه ۱۴-۱۱ برای R_F خواهیم داشت

$$R_F \cong 12.6 K\Omega$$

با استفاده از معادلات ۱۷-۱۱ و ۱۶-۱۱ خواهیم داشت

$$0.5 = \frac{R_F + R_F}{R_F R} \times 0.65$$

$$0.65 = \frac{R_F R}{R_F + R_F} \times 1.85 - \frac{R_F}{R_F + R_F} \times 12$$

با جایگذاری مقدار R_F در معادلات فوق و حل دو معادله به دست آمده، برای R_F و R_1 داریم

$$R_F \cong 2.2 K\Omega, R \cong 1.5\Omega$$

در حالت اتصال کوتاه برای توان ترانزیستور کنترل خروجی داریم

$$P = (18-0) \times 0.5 = 9 W$$

در صورتی که از مدار محدود کننده جریان «تا شده» استفاده نمی‌کردیم، حداکثر جریان خروجی ۱/۸۵ آمپر از ترانزیستور کنترل عبور نموده و در حالت اتصال کوتاه توانی بیشتر از ۳۳ وات تلف می‌کرد. یعنی لازم بود ترانزیستور کنترلی با قدرت بیش از ۳/۵ برابر انتخاب می‌کردیم. بنابراین مدار محدود کننده جریان تا شده نسبت به محدود کننده جریان شکل ۱۱-۱۸ برتری قابل ملاحظه‌ای از خود نشان می‌دهد.

۱۱-۵ تنظیم‌کننده‌های ولتاژ مدار مجتمع

با پیشرفت فن‌آوری مدارهای مجتمع، شرکت‌های مختلف اقدام به طراحی و ساخت تنظیم‌کننده‌های ولتاژ با قابلیت‌های گوناگون نموده‌اند، به طوری که امروزه تراشه‌های تنظیم‌کننده ولتاژ متنوعی در بازار موجود می‌باشد.

تنظیم‌کننده‌های ولتاژ مدار مجتمع بر حسب نوع علامت ولتاژ خروجی به سه گروه تقسیم می‌شوند. دسته اول تنظیم‌کننده‌های ولتاژ مثبت که فقط دارای ولتاژ خروجی مثبت می‌باشند؛ دسته دوم فقط ولتاژ خروجی منفی تأمین می‌کنند و دسته سوم تحت عنوان تنظیم‌کننده‌های ولتاژ دوگان امکان ایجاد هر دو نوع ولتاژ مثبت و یا منفی را در اختیار استفاده‌کننده قرار می‌دهند. از سوی دیگر بعضی انواع این محصولات، ولتاژهای خروجی ثابت ایجاد می‌کنند و در برخی دیگر انتخاب ولتاژ در یک محدوده خاص اختیاری است.

تنظیم‌کننده‌های ولتاژ مدار مجتمع با خروجی ثابت

این نوع تنظیم‌کننده‌ها فقط دارای سه سر ورودی، خروجی و سر وسط می‌باشند و ولتاژ تنظیم شده خروجی بین سر خروجی و سر وسط ایجاد می‌شود. از جمله این تراشه‌ها می‌توان سریهای LM309، LM320، LM340 (از کارخانه National) و یا $\mu A7800$ (از کارخانه Fairchild) را نام برد. (در نامگذاری تراشه‌ها دو حرف اول مشخص‌کننده کارخانه سازنده است. مثلاً SN و MC به ترتیب برای تراشه‌های ساخت Texas Instrument و Motorola استفاده می‌شوند.)

۱۱-۵ تنظیم‌کننده‌های ولتاژ مدار مجتمع

همچنین در نامگذاری تراشه‌های تنظیم‌کننده ولتاژ، نوع بسته‌بندی و ولتاژ خروجی را مشخص می‌نمایند. به عنوان مثال در سری 7800 که توسط کارخانه‌های مختلف تولید می‌شود، تراشه‌های 7805، 7808، 7812، 7818 و 7824 به ترتیب ولتاژهای ثابت ۵، ۸، ۱۲، ۱۸ و ۲۴ ولت را ایجاد می‌کنند. یا در سری LM340، تراشه LM340H-05 دارای ولتاژ خروجی ۵ ولت است. گرچه این گروه از تنظیم‌کننده‌ها دارای ولتاژهای خروجی ثابت هستند ولی استفاده‌کننده می‌تواند با افزودن مدارهای اضافی ولتاژ و یا جریان خروجی دلخواه خود را ایجاد نماید. در شکل ۱۱-۲۲ نحوه افزایش ولتاژ خروجی تراشه 7805 که دارای ولتاژ خروجی ۵ ولت (بین سرهای ۲ و ۳) می‌باشد، نشان داده شده است. توجه داشته باشید که سر تغذیه مثبت تقویت‌کننده عملیاتی به V_I متصل شده است. حداکثر ولتاژ ورودی این تراشه برابر ۳۵ ولت و حداقل آن ۷ ولت می‌باشد. همچنین در خروجی با تغییر سر پتانسیومتر می‌توان ولتاژهای ۵ تا ۳۲ ولت را به دست آورد.

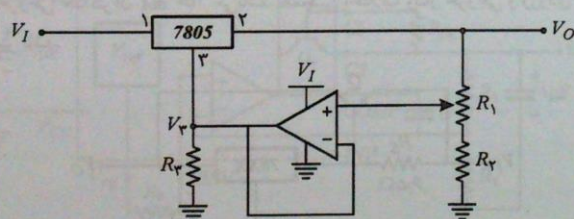
در مدار شکل مزبور با توجه به اینکه اختلاف پتانسیل بین سرهای ۲ و ۳ برابر ۵ ولت است می‌توان نوشت

$$V_O = 5 + V_F \quad (11-18)$$

$$V_F = \frac{R_F}{R_1 + R_F} V_O \quad (11-19)$$

با ترکیب دو رابطه فوق داریم

$$V_O = 5 \left(1 + \frac{R_F}{R_1} \right) \quad (11-20)$$



شکل ۱۱-۲۲: نحوه افزایش ولتاژ خروجی یک تراشه تنظیم‌کننده ولتاژ ثابت

بنابراین، با انتخاب مناسب R_1 و R_2 مقدار V_O دلخواه حاصل می‌شود. مثلاً برای $V_O = 2.0V$ کافی است $R_1 = 10K\Omega$ و $R_2 = 30K\Omega$ انتخاب شوند.

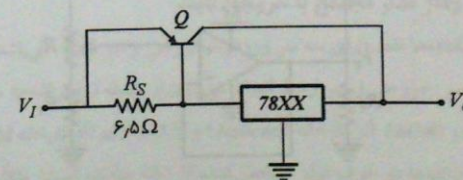
برای به دست آوردن جریانهای بیشتر از حد مجاز تراشه باید از یک ترانزیستور کمکی استفاده نمود. در شکل ۱۱-۲۳ به محض رسیدن جریان ورودی به مقدار $100mA$ ترانزیستور شروع به هدایت نموده و از طریق کلکتور خود جریان اضافی مورد نیاز را در اختیار قرار می‌دهد. مقدار اضافه جریان قابل تأمین توسط این ترانزیستور به توان حداکثر آن و اختلاف ولتاژ خروجی و ورودی مدار بستگی دارد.

برای دستیابی به جزئیات بیشتر در مورد خصوصیات و موارد استفاده این نوع تراشه‌ها باید به کتابهای اطلاعات تراشه‌های خطی مراجعه نمود.

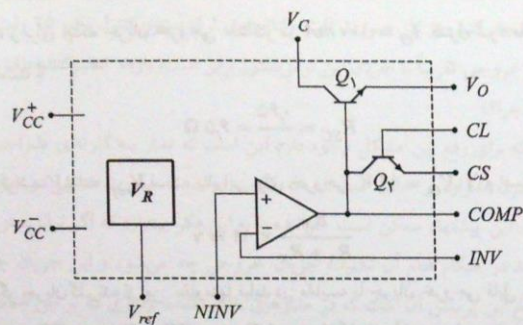
تنظیم‌کننده‌های ولتاژ مدار مجتمع با ولتاژ خروجی قابل تغییر

در بعضی از تراشه‌های تنظیم‌کننده ولتاژ بیش از سه سر در اختیار استفاده‌کننده قرار داده شده تا با اتصال اجزاء الکترونیکی مناسب، میزان ولتاژ و جریان خروجی و نحوه حفاظت در مقابل اتصال کوتاه و غیره را در کنترل خود داشته باشد. سری 723 که توسط کارخانه‌های گوناگون با شماره‌های مختلفی مثل LM-723H (کارخانه National)، MC-1723G (کارخانه Motorola)، SN52723 (کارخانه Texas Instrument) به بازار عرضه شده، نمونه‌ای از یک تراشه تنظیم‌کننده ولتاژ قابل تغییر است.

در شکل ۱۱-۲۴ ساختمان داخلی یکی از این تراشه‌ها (به صورت نمادین) و نیز سرهای قابل دسترس آن نشان داده شده است. محدوده قابل قبول ولتاژ ورودی این تراشه بین $9.5V$ تا $40V$ و ولت و جریان خروجی حداکثر آن $150mA$ می‌باشد. همچنین اختلاف ولتاژ خروجی و ورودی نباید از $3V$ ولت کمتر باشد.



شکل ۱۱-۲۳: مدار کمکی جهت افزایش جریان یک تنظیم‌کننده ولتاژ

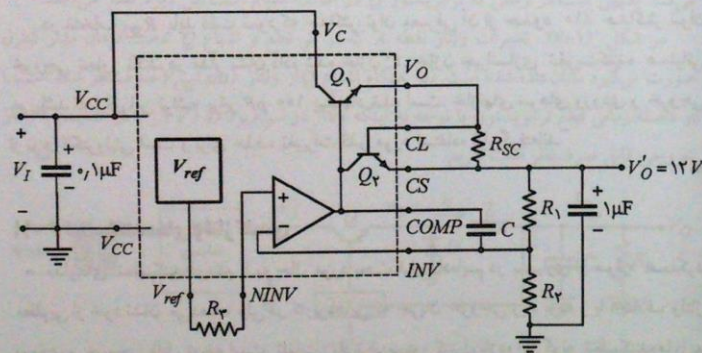


شکل ۱۱-۲۴: نمایش نمادین ساختمان داخلی تراشه تنظیم‌کننده ولتاژ SN52723

مثال ۱۱-۸: با استفاده از تراشه تنظیم‌کننده ولتاژ SN52723 یک تنظیم‌کننده ولتاژ $12V$ ولتی با حداکثر جریان $100mA$ طراحی نمایید.

حل:

در شکل ۱۱-۲۵ نحوه استفاده از SN52723 برای ایجاد یک تنظیم‌کننده ولتاژ $12V$ ولتی نمایش داده شده است. ولتاژ ورودی بین سرهای V_{CC}^+ و V_{CC}^- قرار می‌گیرد و کلکتور ترانزیستور کنترل (سر V_C) به ورودی وصل می‌شود. در خروجی از یک محدودکننده جریان ساده



شکل ۱۱-۲۵: نحوه تبدیل SN52723 به یک تنظیم‌کننده ولتاژ $12V$ ولتی

استفاده شده و برای اینکه جریان خروجی حداکثر در $I_O = 100\text{ mA}$ کنترل شود مقدار مقاومت R_{SC} برابر است با

$$R_{SC} = \frac{0.65}{0.1} = 6.5\ \Omega$$

در این تراشه $V_{ref} = 7\text{ V}$ است، بنابراین برای خروجی $V_O' = 12\text{ V}$ لازم است داشته باشیم

$$\frac{R_2}{R_1 + R_2} \times 12 = 7$$

از طرف دیگر جریان گذرنده از این مقاومتها نباید در مقایسه با جریان خروجی قابل ملاحظه باشد. بنابراین انتخاب $R_1 = 5\text{ K}\Omega$ و $R_2 = 7\text{ K}\Omega$ که جریان گذرنده آن 1 mA می‌شود و از طرفی در معادله فوق نیز صدق می‌کند قابل قبول است.

مقدار R_3 باید برابر حاصل موازی R_1 و R_2 اختیار شود، زیرا منظور از به کارگیری این مقاومت جبران کردن اثر جریانهای پایاس ورودی تقویت‌کننده عملیاتی می‌باشد.

$$R_3 = R_1 \parallel R_2 \cong 2.9\text{ K}\Omega$$

در این تنظیم‌کننده ولتاژ، ورودی ۱۸ ولت در نظر گرفته شده است. در این صورت حتی اگر ولتاژ ورودی به اندازه ۳ ولت نیز تغییرات داشته باشد حداقل ولتاژ ورودی مورد نیاز همواره وجود خواهد داشت.

در انتخاب R_{SC} باید دقت نمود که حداکثر توان مصرفی آن از حدود ۱۰٪ حداکثر توان خروجی تجاوز نکند. در مدار نشان داده شده خازن C، خازن جبرانسازی تقویت‌کننده عملیاتی می‌باشد که برای این تراشه برابر 100 pF پیشنهاد شده است. خازنهای سرهای ورودی و خروجی از نوع الکترولیتی است و برای حذف تغییرات گذرا مورد استفاده قرار گرفته‌اند.

۱۱-۶ تنظیم‌کننده‌های ولتاژ کلیدی

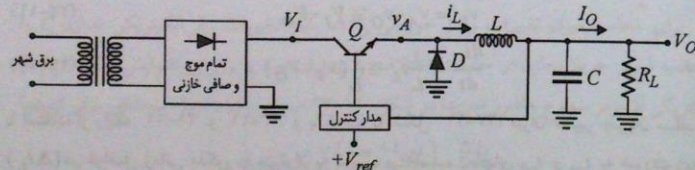
مدارهای تنظیم‌کننده‌ای که تا به حال مورد بحث قرار داده‌ایم در بسیاری از موارد عملکرد مطلوبی از خود نشان می‌دهند، ولی در کاربردهایی که جریان خروجی زیاد بوده و یا اختلاف ولتاژ ورودی و خروجی قابل توجه است، تلفات زیاد ترانزیستور کنترل بازده این گونه تنظیم‌کننده‌ها را به شدت کاهش می‌دهد. مثلاً چنانچه از یک ولتاژ ثابت ۳۰ ولت ورودی بخواهیم ولتاژ ثابت ۵ ولت

در خروجی ایجاد کنیم، در این صورت افت ولتاژ روی ترانزیستور کنترل برابر ۲۵ ولت می‌شود که چون جریان خروجی تقریباً با جریان این ترانزیستور برابر است، بازده تنظیم‌کننده برابر $\frac{5}{30} \cong 16\%$ خواهد شد. (چرا؟)

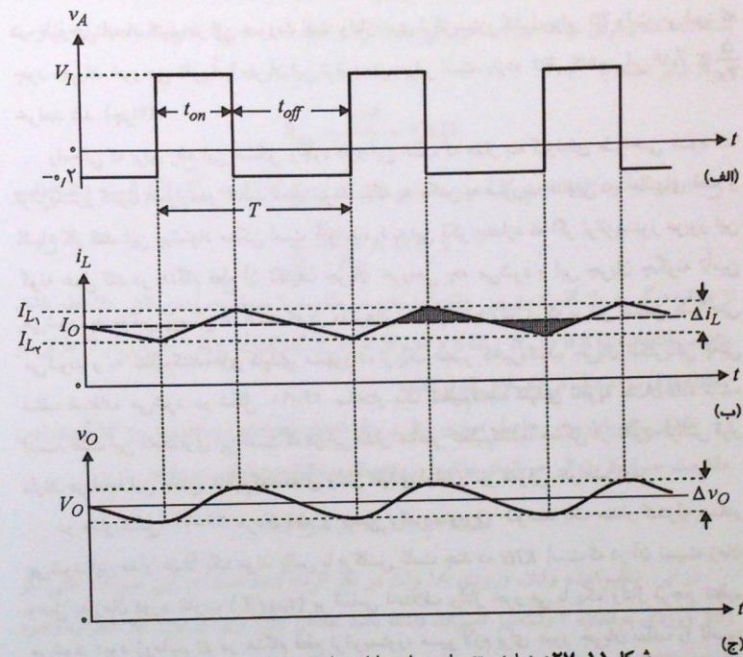
راه‌حلی که برای رفع این مشکل وجود دارد این است که مدار به گونه‌ای طراحی شود که ترانزیستور کنترل همواره در حالت فعال نبوده، بلکه به عکس به صورت تناوبی در حالت‌های قطع و اشباع کار کند. این پیشنهاد ممکن است خواننده را به این فکر بیندازد که اگر ترانزیستور مزبور این گونه عمل کند در هنگام قطع آن تکلیف جریان خروجی چه می‌شود و این جریان چگونه تأمین می‌شود. پاسخ این پرسش آن است که در مدارهای تنظیم‌کننده ولتاژی که بر این اساس طراحی می‌شوند و به تنظیم‌کننده‌های کلیدی مشهورند، از یک عنصر ذخیره‌کننده جریان الکتریکی یعنی سلف استفاده می‌شود. در شکل ۱۱-۲۶ ساختار یک تنظیم‌کننده کلیدی ثانویه نشان داده شده است. علت این نامگذاری این است که در این مدار عناصر تنظیم‌کننده، همگی در ثانویه ترانس قرار دارند. در ادامه این بخش تنظیم‌کننده‌های ولتاژ کلیدی اولیه را نیز معرفی خواهیم کرد.

در مدار شکل ۱۱-۲۶ فرمان قطع و وصل ترانزیستور Q توسط یک مدار کنترل صادر می‌شود. این مدار عملاً یک مولد پالس با فرکانس ثابت چند ده KHz است که در آن نسبت زمان وصل به زمان دوره تناوب (t_{on}/T) بر اساس اختلاف ولتاژ خروجی با یک ولتاژ مرجع تنظیم می‌شود. دیود ژرمانیم D در هنگام قطع ترانزیستور، مسیر لازم برای عبور جریان سلف را تأمین می‌کند. بدیهی است در زمانی که ترانزیستور Q در حالت اشباع است این دیود قطع می‌باشد.

در شکل ۱۱-۲۷ تغییرات ولتاژ نقطه A که در اثر قطع و اشباع Q تحت فرمان مدار کنترل صورت می‌گیرد نشان داده شده است. (در هنگام اشباع Q از ولتاژ $V_{CE(sat)}$ صرف‌نظر شده است.) در فاصله زمانی قطع ترانزیستور، با توجه به اینکه ولتاژ دو سر دیود D (2 V) در مقایسه با ولتاژ خروجی قابل صرف‌نظر است داریم



شکل ۱۱-۲۶: مدار یک تنظیم‌کننده ولتاژ کلیدی ثانویه



شکل ۱۱-۲۷: نمایش تغییرات زمانی ولتاژ نقطه A، جریان سلف و ولتاژ خروجی

$$\frac{di_L}{dt} = \frac{1}{L}(v_A - v_O) \cong -\frac{v_O}{L} < 0 \quad (21-11)$$

بنابراین جریان سلف در حالت کاهش خواهد بود. برعکس در هنگام اشباع ترانزیستور (t_{on}) این جریان در حال افزایش خواهد بود زیرا در این فاصله زمانی می‌توان نوشت

$$v_L = v_A - v_O \cong V_I - V_O \quad (22-11)$$

$$\frac{di_L}{dt} = \frac{1}{L}v_L \cong \frac{1}{L}(V_I - V_O) > 0 \quad (23-11)$$

با استفاده از رابطه ۱۱-۲۱ و ۱۱-۲۳ و با توجه به شکل ۱۱-۲۷، میزان تغییر جریان سلف (Δi_L) در فواصل زمانی مذکور را می‌توان به ترتیب بر حسب زمانهای t_{on} و t_{off} به صورت زیر بیان کرد:

$$\Delta i_L = \frac{1}{L}V_O \Delta t = \frac{V_O}{L}t_{off} \quad (24-11) \quad (\text{ترانزیستور } Q \text{ قطع})$$

$$\Delta i_L = \frac{1}{L}(V_I - V_O)\Delta t = \frac{1}{L}(V_I - V_O)t_{on} \quad (25-11) \quad (\text{ترانزیستور } Q \text{ اشباع})$$

از مساوی قرار دادن دو رابطه ۱۱-۲۴ و ۱۱-۲۵ داریم

$$\frac{V_O}{L}t_{off} = \frac{V_I - V_O}{L}t_{on} \quad (26-11)$$

و یا

$$V_O = \frac{t_{on}}{t_{on} + t_{off}}V_I = \frac{t_{on}}{T}V_I \quad (27-11)$$

همان طور که ملاحظه می‌شود ولتاژ خروجی متناسب با V_I و ضریب تناسب t_{on}/T است که مستقل از جریان بار می‌باشد و مدار کنترل با تغییر ورودی و جریان بار آن را به گونه‌ای تنظیم می‌کند که ولتاژ خروجی همواره ثابت و برابر مقدار طراحی شده باقی بماند. خازن C در این مدار به عنوان صافی به کار رفته و در هنگام اشباع ترانزیستور، سلف علاوه بر تأمین جریان خروجی، جریان شارژ این خازن را نیز تأمین می‌نماید. هر چه L کوچکتر باشد جریان آن و در نتیجه نسبت $\alpha = I_{L1}/I_O$ بزرگتر می‌شود. در عمل α را معمولاً برابر $1/2$ انتخاب می‌کنند.

برای تعیین مقدار L با توجه به رابطه زیر:

$$I_{L1} = I_O + \frac{1}{2}\Delta i_L \quad (28-11)$$

و تعریف α و روابط ۱۱-۲۵ و ۱۱-۲۷ و نیز بادر نظر گرفتن اینکه $V_O = R_L I_O$ است می‌توان نشان داد

$$L = \frac{R_L}{2f(\alpha - 1)} \left(1 - \frac{V_O}{V_I} \right) \quad (29-11)$$

که در آن $f = \frac{1}{T}$ می‌باشد.

برای محاسبه میزان تغییرات ولتاژ خروجی Δv_O باید تغییرات بار الکتریکی خازن C را محاسبه نمود. جریان خازن در حقیقت اختلاف i_L و I_O است و بنابراین افزایش و کاهش بار الکتریکی آن برابر سطوح هاشور خورده در شکل ۱۱-۲۷-ب می‌باشد. مساحت مذکور برابر است با

$$\Delta Q_C = \frac{1}{2} \left(\frac{t_{on} + t_{off}}{2} \right) \cdot \frac{\Delta i_L}{2} \quad (30-11)$$

$$\Delta v_O = \frac{1}{C} \Delta Q_C = \left(\frac{t_{on} + t_{off}}{\Delta C} \right) \Delta i_L \quad (31-11)$$

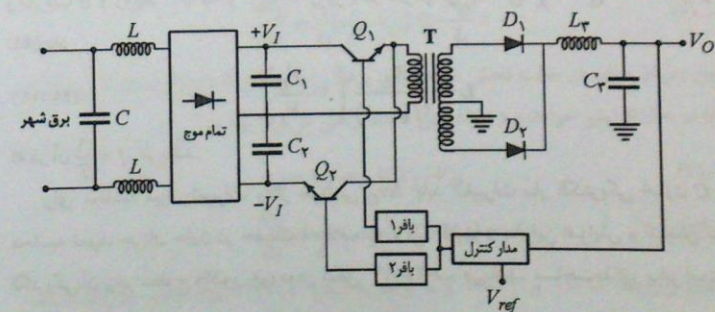
با به کارگیری رابطه اخیر و نیز روابط ۱۱-۲۵ و ۱۱-۲۷ داریم

$$\Delta v_O = \frac{v_O}{\Delta L C f^2} \left(1 - \frac{V_O}{V_I} \right) \quad (32-11)$$

در این نوع تنظیم‌کننده‌ها سرعت قطع و وصل ترانزیستور بین ۱۰ KHz تا ۱۰۰ KHz است و بازده این تنظیم‌کننده‌ها می‌تواند به ۸۰ تا ۹۰ درصد و حتی بالاتر برسد.

در نوع دیگر تنظیم‌کننده‌های کلیدی که به نوع اولیه شناخته شده‌اند ترانزیستور کنترل Q در اولیه ترانس قرار می‌گیرد. مدار یک تنظیم‌کننده ولتاژ کلیدی اولیه در شکل ۱۱-۲۸ نمایش داده شده است. در این مدار ابتدا توسط یک یکسوساز و خازنهای C_1 و C_2 ، ولتاژهای ثابت $+V_I$ و $-V_I$ ایجاد می‌شوند.

ترانزیستورهای Q_1 و Q_2 از مدار کنترل فرمان گرفته و به حالت‌های قطع و اشباع می‌روند و از ولتاژهای $\pm V_I$ یک شکل موج متناوب مربعی می‌سازند. دامنه این موج مربعی توسط ترانسفورماتور T به مقدار دلخواه کاهش داده شده و توسط بقیه قسمت‌های مدار به ولتاژ DC مورد نظر در خروجی تبدیل می‌شود. نظر به فرکانس بالای شکل موج مربعی مزبور، ترانسفورماتور دارای ابعاد کوچکی خواهد بود و می‌تواند به آسانی با سر وسط ساخته شود، به گونه‌ای که در خروجی نیاز به یکسوساز پل نباشد.



شکل ۱۱-۲۸: مدار یک منبع تغذیه با استفاده از تنظیم‌کننده ولتاژ کلیدی اولیه

از مدار تنظیم‌کننده ولتاژ کلیدی اولیه می‌توان در مواردی که یک منبع ولتاژ DC (باطری) در اختیار داریم و چند ولتاژ DC ، حتی ولتاژ DC بزرگتر از ولتاژ ورودی مورد نیاز است (در سیستم‌های مخابرات صحرایی و یا در ماهواره‌ها) استفاده نمود. در این کاربرد مدار در حقیقت یک مبدل DC به DC می‌باشد.

مثال ۱۱-۹: مدار شکل ۱۱-۲۶ را در نظر بگیرید. با فرض آنکه ولتاژ ورودی $V_I = 12V$ ، ولتاژ خروجی $5V$ و ولت با رپل کمتر از 20 میلی‌ولت، فرکانس کلیدزنی $25 KHz$ و حداکثر تغییرات

جریان سلف (Δi_L) محدود به 0.8 آمپر باشد. مطلوب است

$$\left(D = \frac{t_{on}}{T} \right) \text{ الف) سیکل کاری } D$$

ب) مقادیر C و L

حل:

الف) از رابطه ۱۱-۲۷ داریم

$$V_O = \frac{t_{on}}{T} V_I \Rightarrow D = \frac{t_{on}}{T} = \frac{5}{12} \approx 0.4167$$

ب) از رابطه ۱۱-۲۵ و با استفاده از بند (الف) مقدار L برابر است با

$$L = \frac{(V_I - V_O) t_{on}}{\Delta i_L \times T} \times \frac{1}{f} = \frac{12 - 5}{0.8 \times 25000} \times 0.4167 \approx 145.84 \mu H$$

از رابطه ۱۱-۳۲ مقدار C برابر است با

$$C = \frac{V_O}{\Delta L f^2 \Delta v_O} \left(1 - \frac{V_O}{V_I} \right) = \frac{5}{8 \times 145.84 \times 10^{-6} \times (25000)^2 \times 20 \times 10^{-3}} \left(1 - \frac{5}{12} \right) \approx 200 \mu F$$

۷-۱۱ خلاصه فصل

- میزان موفقیت یک تنظیم‌کننده ولتاژ در کاهش میزان تغییرات ورودی با معیاری به نام تنظیم خط سنجیده می‌شود که به صورت زیر تعریف می‌شود:

$$R_n = \frac{\Delta V_O / V_O}{\Delta V_I} \times 100$$

- میزان تأثیر تغییرات بار در تنظیم‌کننده‌های ولتاژ با معیاری به نام تنظیم بار سنجیده می‌شود که به صورت زیر تعریف می‌شود:

$$R_d = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100$$

که در آن V_{FL} و V_{NL} به ترتیب ولتاژ بی باری و حداکثر بار می‌باشند.

- در تنظیم‌کننده‌های ساده برحسب محل قرار گرفتن مقاومت بار و تنظیم‌کننده، این تنظیم‌کننده‌ها به دو دسته تنظیم‌کننده سری و تنظیم‌کننده موازی تقسیم می‌شوند.
- معمولاً از تنظیم‌کننده موازی برای جریانهای زیاد و بار نسبتاً ثابت و ولتاژهای متوسط؛ و از تنظیم‌کننده سری برای جریانهای بار کم و ولتاژ بالا استفاده می‌شود.
- تنظیم‌کننده‌های ولتاژ ساده معمولاً از یک دیود زener به عنوان ولتاژ مرجع استفاده می‌کنند ولی استفاده از دیود زener در هنگام بی‌باری باعث تلفات حرارتی زیاد می‌شود که این موجب کاهش بازده تنظیم‌کننده می‌شود.

- قسمتهای اصلی یک تنظیم‌کننده ولتاژ پیشرفته عبارتند از نمونه‌بردار، ولتاژ مرجع، مقایسه‌کننده، تقویت‌کننده DC و مدار کنترل.

- در تنظیم‌کننده‌های ولتاژ برای جلوگیری از تحمیل اضافه بار بر مدار کنترل از مدار محدود کننده جریان استفاده می‌شود.

- مشخصه ولتاژ - جریان محدودکننده جریان ناشده به نحوی است که جریان اتصال کوتاه تنظیم‌کننده از حداکثر جریان خروجی کمتر است. این ویژگی موجب می‌شود که از تلفات توان در حالت اتصال کوتاه کاسته شود.

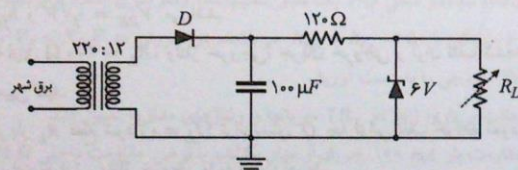
- تنظیم‌کننده‌های ولتاژ مدار مجتمع به سه گروه تقسیم می‌شوند: تنظیم‌کننده‌هایی که خروجی آنها فقط ولتاژ مثبت است، تنظیم‌کننده‌هایی که خروجی آنها فقط ولتاژ منفی است و تنظیم‌کننده‌هایی که خروجی آنها هم ولتاژ مثبت و هم ولتاژ منفی است.

- در کاربردهایی که جریان خروجی زیاد باشد و یا اختلاف ولتاژ ورودی و خروجی قابل ملاحظه باشد، تلفات ترانزیستور کنترل زیاد است و این موجب کاهش بازده تنظیم‌کننده می‌شود. در این گونه موارد استفاده از تنظیم‌کننده‌های ولتاژ کلیدی توصیه می‌شود.

- در تنظیم‌کننده‌های ولتاژ کلیدی ترانزیستور کنترل در حالت فعال نبوده بلکه به صورت متناوب به حالت قطع و اشباع می‌رود. در این تنظیم‌کننده‌ها از سلف به عنوان عنصر ذخیره‌کننده الکتریکی استفاده می‌شود.

۸-۱۱ مسائل

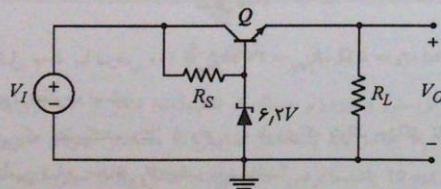
۱. در مدار شکل م-۱، با فرض $V_D = 0.6V$ ، $I_K = 2mA$ ، $P_Z = 0.5W$ ؛ محدوده تغییرات مجاز R_L و ولتاژ ریل خروجی را به دست آورید. شکل موج ولتاژ دو سر خازن را نیز رسم کنید.



شکل م-۱

۲. در مدار شکل م-۲، با فرض $50 \leq h_{fe} \leq 100$ ، $I_K = 0.1mA$ ، $I_{Z,max} = 10mA$ و $r_z = 5\Omega$ (الف) ولتاژ نامی خروجی، مقدار مناسب برای R_S ، حداکثر V_I و معیار تنظیم بار را محاسبه نمایید.

- (ب) در صورتی که $8V \leq V_I \leq 10V$ باشد، معیار تنظیم خط را به دست آورید. (متوسط V_O را به ازای متوسط h_{fe} و متوسط V_I حساب کنید).



شکل م-۲

۳. در مدار شکل م-۲ با فرض $V_Z = 3.3V$, $I_K = 5mA$, $P_Z = 0.25W$, $h_{fe} = 40$ و

$$V_{BE(ON)} = 0.6V$$

الف) ولتاژ خروجی مدار را به دست آورید.

ب) مقاومت R_S را به گونه‌ای انتخاب کنید که به ازای تغییرات ورودی $8V < V_I < 12V$ ،

ولتاژ خروجی ثابت مانده و بتواند بار با جریان $150mA$ را تغذیه کند.

ج) تغییرات خروجی را نسبت به دما، با توجه به شکل ۱۱-۱۳ و رابطه $\frac{\Delta V_{BE}}{\Delta T} = -2 \frac{mV}{^\circ C}$ بررسی کنید.

۴. مدار شکل م-۴ یک تنظیم‌کننده ولتاژ موازی است. در این مدار برای جریان $I_Z = 5mA$

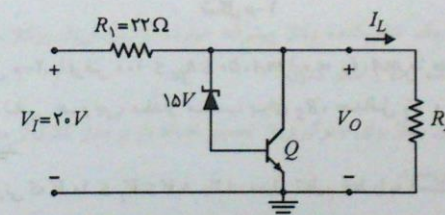
مقدار $r_z = 15\Omega$ و $\frac{\Delta V_Z}{\Delta T} = 12.5 \frac{mV}{^\circ C}$ است. همچنین $P_Z = 0.4W$, $I_K = 1mA$ ،

$h_{fe} = 50$ و $V_{BE} = 0.7V$ می‌باشد.

الف) به ازای $R_L = 200\Omega$ ، ولتاژ خروجی، جریان خروجی و توان تلف شده در ترانزیستور Q را تعیین کنید.

ب) اگر بار R_L قطع شود ($I_L = 0$) ترانزیستور Q چه توانی تلف خواهد نمود؟

ج) تغییرات حرارتی ولتاژ خروجی را به دست آورید.



شکل م-۴

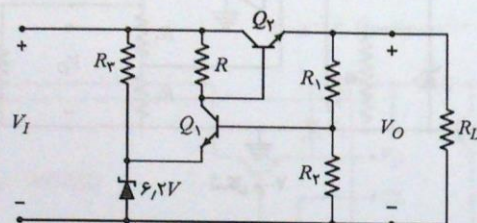
۵. در مدار شکل م-۵ با فرض $h_{fe1} = 100$, $h_{fe2} = 30$, $r_z = 5\Omega$, $I_{Z,max} = 10mA$ و

$I_K = 0.1mA$ مطلوب است،

الف) طراحی یک تنظیم‌کننده ولتاژ ۸ ولتی، به طوری که بتواند حداکثر تا $600mA$ جریان خروجی را تأمین نماید. حداقل V_I چقدر باید باشد؟

ب) اگر $V_I = 12 \pm 1V$ باشد، معیار تنظیم خط چقدر است؟ آیا می‌توانید طراحی را به گونه‌ای

انجام دهید که برای $R_L = 40\Omega$ و ورودی مذکور خروجی برابر $V_O = 8 \pm 0.1V$ شود؟ برای حساستر شدن مدار فوق چه تغییری را در طرح آن پیشنهاد می‌کنید؟



شکل م-۵

۶. مدار نشان داده شده در شکل م-۶ یک مدار تنظیم‌کننده ولتاژ سری است. ترانزیستورهای Q_1 و

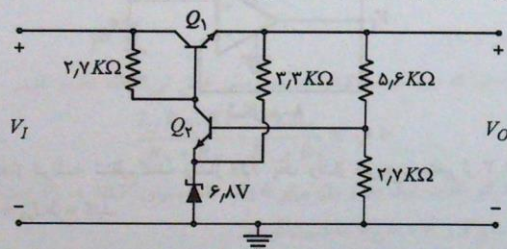
Q_2 از نوع سیلیکن با $h_{fe1} = h_{fe2} = 50$ می‌باشند. در صورتی که $V_I = 40V$ باشد،

الف) ولتاژ خروجی را به دست آورید.

ب) در حالت بی‌باری ($R_L = \infty$) جریانهای ولتاژهای مدار را تعیین کنید.

ج) اگر مقاومت بار $100mA$ جریان از مدار بکشد، با فرض مقاومت داخلی 25Ω برای منبع

ورودی، شرایط کار جدید مدار را به دست آورید.



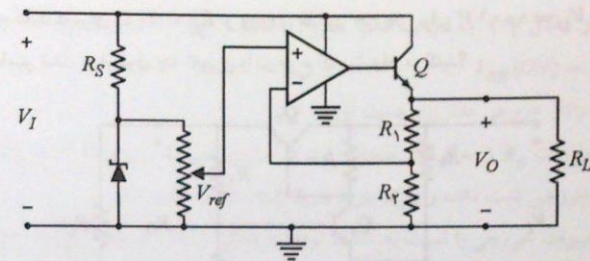
شکل م-۶

۷. با استفاده از ترانزیستور و دیود زنر مسأله ۲، تنظیم‌کننده شکل م-۷ را برای $V_O = 10V$ طرح

نمایید، حداقل V_I چقدر باید باشد؟ در صورتی که حداکثر جریان خروجی تقویت‌کننده

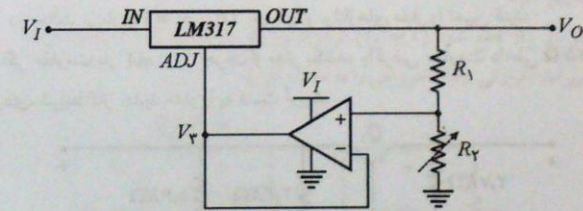
عملیاتی برابر $25mA$ باشد با فرض $h_{fe} = 50$ ، حداقل R_L را تعیین کنید. حداکثر توان Q هر

گاه $V_I = 15V$ باشد چقدر است؟



شکل م-۷

۸. ولتاژ خروجی تنظیم‌کننده نشان داده شده در شکل م-۸ را به دست آورید و دلیل استفاده از تقویت‌کننده عملیاتی را بیان نمایید. $LM317$ یک تنظیم‌کننده با فاصله باند $1/25$ ولت است. اگر حداکثر جریان خروجی $LM317$ ، یک آمپر باشد، R_1 و R_2 را طوری حساب کنید که یک تنظیم‌کننده 1 ± 5 ولتی و 500 mA جریان‌دهی داشته باشیم. با اضافه کردن یک مقاومت و یک ترانزیستور، جریان دهی این مدار را تا 3 A افزایش دهید.



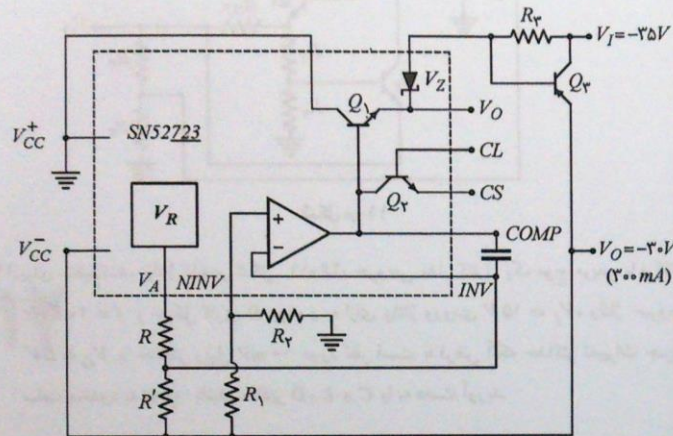
شکل م-۸

۹. با استفاده از تراشه تنظیم‌کننده ولتاژ 723 یک ولتاژ مرجع متغیر از ۳ تا ۲۵ ولت و $I_O = 10\text{ mA}$ طرح کنید.

۱۰. می‌خواهیم با استفاده از تراشه 723، یک ولتاژ تنظیم شده -30 ولتی با جریان خروجی 300 mA بسازیم. بدین منظور سر V_{CC}^+ را زمین کرده و از سر V_{CC}^- مطابق شکل م-۱۰ استفاده می‌کنیم. اولاً طرز کار مدار را شرح دهید. ثانیاً مدار را طرح کنید. دیود زener داخلی 6.2 V

* تراشه $LM317$ به جای سر زمین دارای سر تنظیم ADJ است و خروجی به میزان $1/25$ ولت از سر تنظیم ADJ بیشتر است. اختلاف ولتاژ سرهای OUT و ADJ را فاصله باند گویند.

با جریان نامی 7.5 mA می‌باشد. فرض کنید $h_{fe} = 150$ و برای سادگی R و R' را مساوی بگیرید. توجه کنید که از مدار V_R نباید جریان بیشتر از 1 mA کشیده شود. ثانیاً یک محدود کننده جریان مناسب برای Q_3 طراحی کنید.



شکل م-۱۰

۱۱. در مدار شکل م-۱۱،

الف) نشان دهید که مدار محدودکننده جریان زمانی عمل می‌کند که داشته باشیم

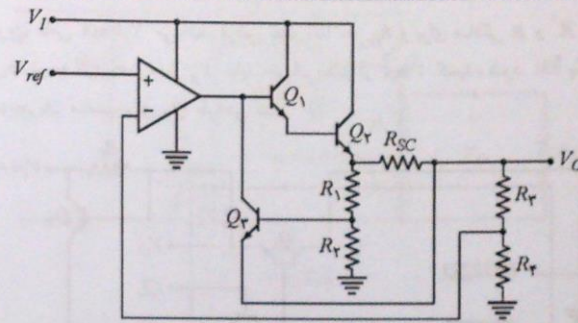
$$\frac{I_O R_{SC} R_2}{R_1 + R_2} - \frac{V_O R_1}{R_1 + R_2} \cong 0.6 V$$

ب) اگر حداکثر تلفات توان مجاز Q_3 برابر ۵ وات باشد، برای $V_I = 15\text{ V}$ حداکثر I_O را به ازای $V_O = 0\text{ V}$ و $V_O = 10\text{ V}$ به دست آورید.

ج) هرگاه $R_1 + R_2 = 1\text{ K}\Omega$ باشد، مقادیر R_1 ، R_2 و R_{SC} را برای شرایط محدودیت جریان بند (ب) تعیین کنید.

د) مشخصه V_O بر حسب I_O را برای بند (ج) رسم کنید.

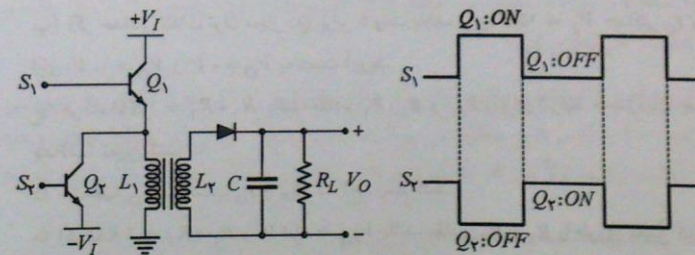
ه) اگر $R_1 + R_2 = 2\text{ K}\Omega$ و $V_{ref} = 1.8\text{ V}$ باشد، مقادیر R_1 و R_2 را طوری تعیین کنید که $V_O = 10\text{ V}$ باشد.



شکل م-۱۱

۱۲. برای تنظیم‌کننده ولتاژ کلیدی شکل ۱۱-۲۶، خروجی مدار کنترل یک موج مربعی با فرکانس $f = 20 \text{ KHz}$ و سیکل کاری D بوده و به ازای ولتاژ ورودی $V_I = 15 \text{ V}$ ، ولتاژ خروجی $V_O = 5 \text{ V}$ با حداکثر ریبیل 10 mV مورد نظر است. با فرض آنکه حداکثر تغییرات جریان سلف محدود به 5 A باشد، مقادیر D ، L و C را به دست آورید.

۱۳. مدار شکل م-۱۳ در واقع همان مدار شکل ۱۱-۲۸ است که قابل مقایسه با مدار ۱۱-۲۶ می‌باشد. تفاوت این مدار با شکل ۱۱-۲۶ در ترانزیستور Q_2 است که در واقع به جای دیود D مدار ۱۱-۲۶ به کار رفته است. واضح است که عملکرد دو مدار یکسان خواهد بود. معادلات جریان و ولتاژ را نوشته و مقدار ریبیل ولتاژ خروجی و نیز حداکثر تغییرات جریان سلف L_1 و همچنین رابطه ولتاژ خروجی و ورودی را به دست آورید.



شکل م-۱۳

طبقات خروجی (قدرت) در تقویت‌کننده‌ها

در بسیاری از مدارهای کاربردی تقویت سیگنال ورودی فقط از طریق یک طبقه تقویت‌کننده میسر نبوده و ناگزیر از چند طبقه تقویت‌کننده استفاده می‌شود. معمولاً طبقه آخر باید بتواند توان قابل ملاحظه‌ای را به بار که غالباً یک بار غیرفعال است تحویل دهد. این انتقال توان ممکن است به صورت تغذیه یک مقاومت بار کوچک با یک جریان بزرگ و یا تأمین یک سیگنال ولتاژ بزرگ در دو سر یک مقاومت بار با اندازه متوسط صورت گیرد. انتقال مؤثر توان مستلزم تطبیق امپدانس بین مقاومت بار و خروجی طبقه قدرت می‌باشد که در تقویت‌کننده‌های قدیمی از یک ترانسفورماتور سیگنال برای این منظور استفاده می‌کردند. نظر به اینکه امروزه بیشتر تقویت‌کننده‌ها به صورت مدارهای مجتمع طراحی و ساخته می‌شوند، از بحث مدارهای ترانسفورماتوری صرف‌نظر می‌کنیم. در طبقه خروجی معمولاً با سیگنالهای بزرگ سروکار داریم و عملکرد خطی مدار برای

جلوگیری از هر نوع اعوجاج یک ضرورت اجتناب‌ناپذیر است. گرچه تاکنون برای خطی نگهداشتن عملکرد تقویت‌کننده‌ها سعی در بایاس نمودن ترانزیستور در ناحیه خطی داشته‌ایم، اما به دلیل بزرگ بودن سیگنال در طبقات خروجی، بایاس در ناحیه خطی، تأمین جریان نقطه کار بزرگی را بر منبع تغذیه تحمیل می‌نماید که باعث تلفات زیاد و در نتیجه افت شدید بازده مدار می‌شود. بنابراین در طراحی طبقات خروجی ضمن توجه به عملکرد خطی تقویت‌کننده باید ترانزیستورها را در ناحیه‌ای بایاس کنیم که تلفات توان، خصوصاً در هنگامی که سیگنال وجود ندارد، حتی‌الامکان کوچک باشد.

در این فصل ابتدا با نگاهی گذرا کلاسهای کار ترانزیستور را که مستقیماً تعیین‌کننده میزان تلفات توان و نیز ایجاد اعوجاج در سیگنال است، معرفی می‌نماییم. آنگاه به بررسی خصوصیات تقویت‌کننده‌های کلاس A ، B و AB می‌پردازیم. هدف نهایی، دستیابی به یک طراحی مطلوب چه از نقطه نظر بازده در انتقال توان و چه به لحاظ ایجاد حداقل اعوجاج ممکن در سیگنال خروجی می‌باشد، که با ارائه راه‌حلهای مناسب در طول این فصل سعی در تحقق آن خواهیم نمود.

۱-۱۲ کلاسهای کار ترانزیستور (طبقه خروجی)

کلاسهای کار ترانزیستور در حقیقت مبنای طبقه‌بندی تقویت‌کننده‌های طبقه خروجی نیز قرار گرفته است. در این طبقه‌بندی برحسب اینکه جریان بایاس (نقطه کار) کلکتور ترانزیستور در مقایسه با دامنه سیگنال در چه موقعیتی قرار داشته باشد، کلاسهای کار A ، B ، AB و C مطرح می‌شوند که در ادامه به اختصار به آنها اشاره می‌کنیم.

کلاس A

در تقویت‌کننده کلاس A ، جریان بایاس کلکتور ترانزیستور همواره از دامنه سیگنال آن بزرگتر بوده و در نتیجه ترانزیستور در تمامی دوره تناوب سیگنال در ناحیه فعال می‌باشد. این تقویت‌کننده‌ها دارای مشخصه تقریباً خطی می‌باشند. در شکل ۱۲-۱ الف تغییرات جریان کلکتور یک ترانزیستور در کلاس A برای یک ورودی سینوسی نشان داده شده است. همان طور که ملاحظه می‌شود، ترانزیستور همواره در ناحیه خطی مشخصه کار می‌کند و در حالت ایده‌آل اعوجاج در سیگنال ایجاد نمی‌شود. به عبارت دیگر در این کلاس، ترانزیستور در تمامی 360° (هر دو نیم سیکل) از دوره تناوب سیگنال هدایت می‌کند. نکته قابل ملاحظه در کلاس A این است که توان

تلف شده توسط ترانزیستور با توان قابل تحویل به بار قابل مقایسه می‌باشد. در ادامه این فصل با ارائه مثالهایی عملکرد تقویت‌کننده کلاس A را بررسی خواهیم کرد.

کلاس B

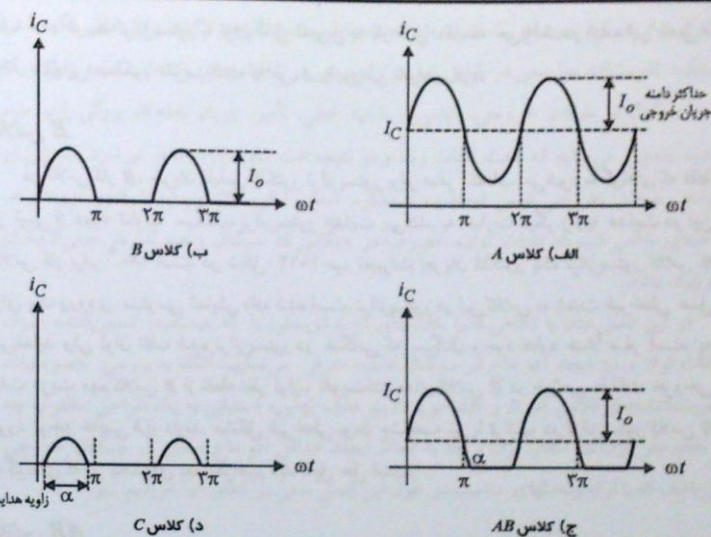
در کلاس کار B ، جریان بایاس کلکتور ترانزیستور برابر صفر انتخاب می‌شود به گونه‌ای که فقط در نیمی از دوره تناوب سیگنال، ترانزیستور هدایت می‌کند. به عبارت دیگر زاویه هدایت در این کلاس کار برابر 180° است. در شکل ۱۲-۱ ب تغییرات جریان کلکتور یک ترانزیستور کلاس B برای یک ورودی سینوسی نمایش داده شده است. ترانزیستور در این کلاس به شدت غیرخطی عمل می‌نماید ولی توان تلف شده ترانزیستور در هنگامی که سیگنال وجود ندارد عملاً صفر است. به علت مزیت مهم کلاس B از نقطه نظر توان، تقویت‌کننده‌های کلاس B در طراحی طبقات خروجی مورد توجه خاصی قرار دارند. مشکل غیرخطی بودن مشخصه نیز با ترکیب دو ترانزیستور کلاس B به گونه‌ای که در بخشهای بعد خواهیم دید قابل حل است.

کلاس AB

در یک تقویت‌کننده کلاس B چنانچه جریان کلکتور نقطه کار ترانزیستور را کمی بزرگتر از صفر انتخاب نماییم، به گونه‌ای که ترانزیستور در بیش از 180° هدایت نماید، کلاس کار تقویت‌کننده اصطلاحاً به AB تبدیل می‌شود (شکل ۱۲-۱ ج). در شکل مزبور زاویه α را زاویه هدایت می‌نامند که همان طور که ملاحظه می‌شود در کلاس AB این زاویه از 180° بزرگتر است. در کلاس AB گرچه توان تلف شده ترانزیستور از کلاس B بیشتر است اما این افزایش تلفات با مزیتی نیز همراه است که کاربرد آن را به خوبی توجیه می‌نماید.

کلاس C

در یک تقویت‌کننده کلاس C ترانزیستور عملاً در ناحیه قطع بایاس شده و فقط در بخش کوچکی (کمتر از 180°) از دوره تناوب سیگنال ورودی هدایت می‌کند (شکل ۱۲-۱ د). به بیان دیگر زاویه هدایت (α) از 180° کمتر می‌باشد. تقویت‌کننده‌های کلاس C معمولاً برای تقویت قدرت در فرکانسهای رادیویی به کار می‌روند و موجب حذف اعوجاج ایجاد شده توسط صافیهای میان‌گذر تطبیق شده می‌شوند.

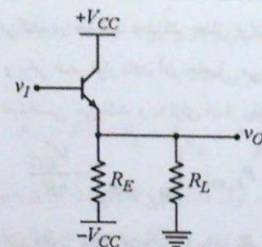


شکل ۱۲-۱: شکل موج جریان کلکتور ترانزیستور در کلاسهای مختلف با فرض سینوسی بودن سیگنال خروجی

۱۲-۲ طبقه خروجی کلاس A

در این بخش ساده‌ترین مدار عملی کلاس A یعنی تقویت‌کننده کلکتور مشترک را بررسی نموده، نقاط ضعف و قوت آن را بیان می‌کنیم. مدار کلکتور مشترک و یا اصطلاحاً امیتر فالوئر را با داشتن بهره ولتاژ حدود یک و بهره جریان نسبتاً بالا می‌شناسیم. در این تقویت‌کننده، همان‌طور که می‌دانیم چنانچه مقاومت بار R_L با مقاومت امیتر R_E برابر باشد (شکل ۱۲-۲) و یا به عبارت دیگر شرایط تطبیق امپدانس وجود داشته باشد بهره جریان تقریباً برابر $h_{fe}/2$ خواهد بود. ظاهراً باید بتوان هر میزان جریان دلخواه را در خروجی به دست آورد، اما شرایط اشباع و قطع ترانزیستور محدودیت‌هایی را بر دامنه جریان و ولتاژ خروجی اعمال می‌کنند. در حالت اشباع ترانزیستور ولتاژ خروجی حداکثر خود را دارد که برابر است با

$$v_{O,max} = V_{CC} - v_{CE(sat)} \quad (۱۲-۱)$$



شکل ۱۲-۲: یک طبقه خروجی کلکتور مشترک

برای ولتاژ منفی در خروجی، جریان ترانزیستور کاهش می‌یابد. این کاهش تا جایی ادامه دارد که جریان کلکتور ترانزیستور قطع شود. در این صورت

$$i_C \cong i_E = \frac{v_{O,min}}{R_L} + \frac{v_{O,min} - (-V_{CC})}{R_E} = 0$$

و از آنجا

$$v_{O,min} = -\frac{V_{CC} R_L}{R_E + R_L} \quad (۱۲-۲)$$

با توجه به روابط ۱-۱۲ و ۲-۱۲ و اینکه مدار بایاس تقویت‌کننده به گونه‌ای طراحی می‌شود که مقدار ولتاژ DC در خروجی صفر شود، با فرض شکل موج سینوسی حداکثر دامنه نوسان متقارن ولتاژ خروجی برابر است با

$$V_{O,max} = V_{CC} \frac{R_L}{R_E + R_L} \quad (۱۲-۳)$$

محاسبات توان و بازده

متوسط توان قابل تحویل به بار R_L بر حسب دامنه ولتاژ V_{om} برابر است با

$$P_L = \frac{1}{2} \frac{V_{om}^2}{R_L} \quad (۱۲-۴)$$

حداکثر توان تحویلی به بار R_L با جایگذاری رابطه ۱۲-۳ در ۱۲-۴ برابر است با

$$P_{L,max} = \frac{V_{CC}^2 R_L}{2(R_E + R_L)^2} \quad (۱۲-۵)$$

با تغییر R_L توان مزبور تغییر می‌کند، در حقیقت حداکثر مطلق توان قابل تحویل به بار با مشتق‌گیری از رابطه ۵-۱۲ نسبت به R_L و برابر صفر قرار دادن آن حاصل می‌شود؛ نتیجه این عمل $R_L = R_E$ است که در واقع شرط تطبیق امپدانس می‌باشد و به ازای آن از رابطه ۵-۱۲ داریم

$$P_{L,max} \Big|_{R_L=R_E} = \frac{V_{CC}^2}{8R_E} \quad (۶-۱۲)$$

در طراحی طبقه خروجی امیتر فالوئر ولتاژ منبع V_{CC} باید در نظر گرفتن حداکثر دامنه نوسان ولتاژ خروجی ($V_{o,max}$) انتخاب می‌شود. همچنین با مشخص بودن حداکثر جریان بار (معلوم بودن R_L) مقاومت امیتر برابر R_L اختیار می‌گردد. بنابراین با توجه به رابطه ۳-۱۲، برای V_{CC} داریم

$$V_{CC} = 2V_{o,max} \quad (۷-۱۲)$$

انتخاب ترانزیستور باید با توجه به ولتاژ شکست BV_{CEO} صورت گیرد. حداکثر ولتاژ v_{CE} ترانزیستور در شرایط مدار باز بودن بار و قطع جریان ترانزیستور به وقوع می‌پیوندد که در این صورت داریم

$$v_{CE,max} = 2V_{CC} < BV_{CEO} \quad (۸-۱۲)$$

بنابراین ترانزیستور به گونه‌ای انتخاب می‌شود که BV_{CEO} آن از $2V_{CC}$ بزرگتر باشد. نکته دیگری که در انتخاب ترانزیستور مطرح می‌شود، حداکثر توان قابل تلف آن می‌باشد. برای متوسط توان تلف شده توسط ترانزیستور داریم

$$P_C = \frac{1}{T} \int_0^T [V_{CC} - v_o(t)] i_C(t) dt \quad (۹-۱۲)$$

که با جایگزینی به جای $i_C(t)$ برحسب ولتاژ خروجی و در نظر گرفتن این ولتاژ به صورت یک سینوسی با دامنه V_{om} خواهیم داشت

$$P_C = \frac{V_{CC}^2}{R_E} - \frac{1}{8} V_{om}^2 \left(\frac{1}{R_L} + \frac{1}{R_E} \right) \quad (۱۰-۱۲)$$

اثبات رابطه فوق در مسائل آخر فصل به عهده خواننده واگذار شده است.

ملاحظه می‌شود که توان مزبور در حالتی که سیگنال صفر است بیشترین مقدار خود را داراست

و این مهمترین عیب مدار امیتر فالوئر به عنوان یک طبقه خروجی می‌باشد. با محاسبه P_{R_E} و P_L ،

یعنی توانهای متوسط مقاومتهای امیتر و بار و نیز با استفاده از رابطه ۱۰-۱۲ می‌توان نشان داد که کل توان کشیده شده از منبع (P_S) برابر است با

$$P_S = P_C + P_L + P_{R_E} = \frac{V_{CC}^2}{R_E} \quad (۱۱-۱۲)$$

اکنون با توجه به تعریف بازده توان مدار (η) که نسبت توان تحویلی به بار به توان کل تأمین شده توسط منبع می‌باشد، برای η_{max} یعنی حداکثر بازده در شرایط تطبیق امپدانس خواهیم داشت

$$\eta_{max} = \frac{P_{L,max}}{P_S} = \frac{V_{CC}^2 / 8R_E}{V_{CC}^2 / R_E} = \frac{1}{8} = 12.5\% \quad (۱۲-۱۲)$$

ملاحظه می‌شود که در طبقه خروجی امیتر فالوئر حتی در شرایط تطبیق امپدانس، بازده توان بسیار پایین است.

مثال ۱-۱۲: برای مدار شکل ۳-۱۲ با فرض ورودی سینوسی حداکثر دامنه ولتاژ خروجی و حداکثر بازده توان را محاسبه نمایید.

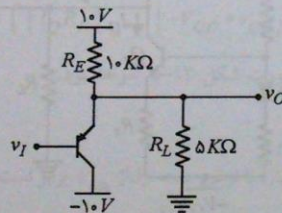
حل:

در این مدار محدودیت ولتاژ خروجی در شرایط قطع جریان ترانزیستور به وجود می‌آید و در

این صورت با توجه به رابطه ۳-۱۲ مقدار حداکثر دامنه ولتاژ خروجی برابر است با

$$V_{o,max} = \frac{V_{CC} R_L}{R_E + R_L} = \frac{10 \times 5}{15} = \frac{10}{3} \approx 3.33 V$$

$$P_S = \frac{V_{CC}^2}{R_E} = \frac{100}{10} = 10 mW$$



شکل ۳-۱۲: مدار مثال ۱-۱۲

$$P_{L,max} = \frac{(V_{o,max})^2}{2R_L} = \frac{(3.33)^2}{2 \times 5} = 1.11 \text{ mW}$$

$$\eta_{max} = \frac{P_{L,max}}{P_S} = \frac{1.11}{2.0} \cong 55\%$$

واضح است که به دلیل عدم تطبیق امپدانس یعنی $R_E \neq R_L$ بازده مدار از ۲۵٪ پایین‌تر است.

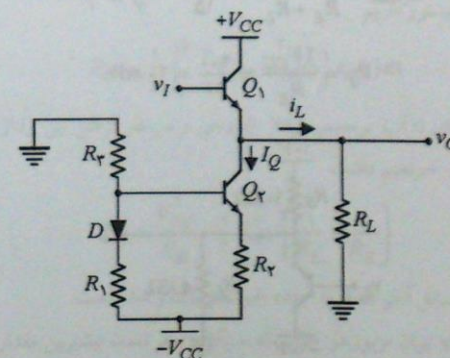
تقویت‌کننده کلکتور مشترک کلاس A با بایاس منبع جریان

به منظور افزایش مقاومت ورودی مدار امیترفالوئر و نیز تثبیت جریان بایاس ترانزیستور، به جای مقاومت R_E از یک منبع جریان استفاده می‌شود. از مزایای استفاده از منبع جریان در این کاربرد می‌توان اعوجاج کمتر شکل موج خروجی و نیز برتری از نقطه نظر بازده توان را نام برد. در شکل ۱۲-۴ یک طبقه خروجی امیترفالوئر که در آن ترانزیستور Q_2 در نقش منبع جریان به کار رفته، نشان داده شده است.

برای به دست آوردن مشخصه انتقالی سیگنال بزرگ مدار مذکور با نوشتن معادلات KCL و KVL در این مدار داریم

$$i_{C1} = I_Q + i_L = I_Q + \frac{v_O}{R_L} \quad (12-13)$$

$$v_I = v_O + v_{BE1} \quad (12-14)$$



شکل ۱۲-۴: یک طبقه خروجی امیترفالوئر با بایاس منبع جریان

از طرفی چون نمی‌توان v_{BE1} را در این حالت ثابت فرض کرد، با استفاده از رابطه ۱-۴ (جلد اول کتاب) داریم

$$v_{BE1} = V_T \ln \frac{i_{C1}}{I_S}$$

با جایگزینی در ۱۲-۱۴ و با استفاده از ۱۲-۱۳ خواهیم داشت

$$v_I = v_O + V_T \ln \left[\frac{I_Q + v_O/R_L}{I_S} \right] \quad (12-15)$$

گرچه رابطه $v_O - v_I$ فوق یک معادله غیرخطی است، اما در مقایسه با مدار شکل ۱۲-۲ که در آن جریان I_Q نیز تابع v_O است، از نقطه نظر خطی بودن وضعیت بهتری خواهد داشت. در این مدار معادله مشخصه انتقالی در حقیقت همان معادله ۱۲-۱۵ است که در آن به ازای جریانهای بار خیلی کوچکتر از جریان بایاس $I_Q \ll (v_O/R_L)$ ، مشخصه خطی بوده و با افزایش ولتاژ مثبت ورودی، Q_1 به اشباع رفته و ولتاژ خروجی به بیشترین مقدار خود یعنی $v_{O,max}$ می‌رسد.

$$v_{O,max} = V_{CC} - v_{CE1}(sat) \quad (12-16)$$

در ولتاژهای منفی خروجی، محدودیت ناشی از قطع جریان Q_1 و یا اشباع Q_2 می‌باشد.

$$v_{O,min} = -R_L I_Q \quad (قطع جریان Q_1)$$

$$v_{O,min} = -V_{CC} + v_{CE2}(sat) + R_2 I_Q \quad (اشباع Q_2)$$

به عبارت دیگر کمترین مقدار دامنه منفی خروجی، توسط حداقل دو مقدار فوق به صورت زیر تعیین می‌شود:

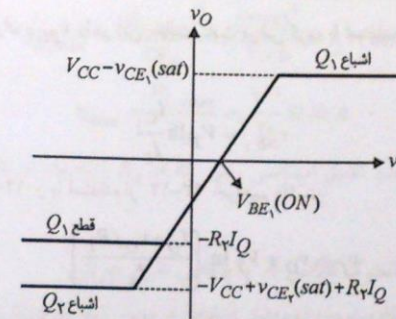
$$v_{O,min} = -\min \left[|I_Q R_L|, \quad |-V_{CC} + v_{CE2}(sat) + R_2 I_Q| \right] \quad (12-17)$$

بنابراین مشخصه انتقالی به صورت شکل ۱۲-۵ خواهد بود.

محاسبات توان و بازده

توسط توان تحویلی به بار، با فرض دامنه ولتاژ V_{om} برابر است با

$$P_L = \frac{1}{2} \frac{V_{om}^2}{R_L} \quad (12-18)$$



شکل ۱۲-۵: مشخصه انتقالی طبقه خروجی امیتر فالوئر با بایاس منبع جریان

همچنین متوسط توان کشیده شده از منابع با صرف نظر از جریان مقاومت R_1 به صورت زیر قابل بیان است:

$$P_S = V_{CC}(\bar{I}_{Q2} + \bar{I}_{L,ave}) = 2V_{CC}I_Q \quad (12-19)$$

در رابطه ۱۲-۱۹ متوسط توان هر دو منبع در نظر گرفته شده و چون شکل موج جریان بار سینوسی است، مقدار متوسط آن یعنی $\bar{I}_{L,ave}$ برابر صفر می‌باشد. در این صورت برای بازده توان خواهیم داشت

$$\eta = \frac{P_L}{P_S} = \frac{\frac{1}{4} \frac{V_{om}^2}{I_Q R_L V_{CC}}}{2V_{CC}I_Q} = \frac{1}{4} \left(\frac{V_{om}}{V_{CC}} \right) \cdot \left(\frac{V_{om}}{R_L I_Q} \right) \quad (12-20)$$

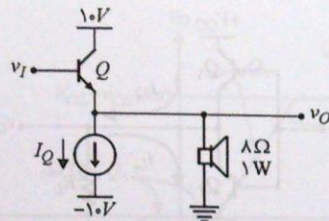
همان طور که ملاحظه می‌شود چون $V_{om} \leq R_L I_Q$ و نیز $V_{om} \leq V_{CC}$ ، بنابراین η در بهترین شرایط از $\frac{1}{4}$ یعنی ۲۵٪ کمتر است. به دلیل بازده توان پایین، از طبقه خروجی امیتر فالوئر در مواردی که توان بار بیش از حدود ۱ W باشد استفاده نمی‌شود.

مثال ۱۲-۲: در مدار شکل ۱۲-۶ مقدار I_Q را طوری انتخاب کنید که مقدار ۱ W توان به بلندگو منتقل شود.

حل:

محدودیت دامنه خروجی در هنگامی است که ترانزیستور Q_2 قطع است. در این حالت

$$V_{om} = I_Q R_L = 1 I_Q$$



شکل ۱۲-۶: مدار مثال ۱۲-۲

$$P_L = \frac{V_{om}^2}{2R_L} = 1 \Rightarrow V_{om}^2 = 2 \Rightarrow V_{om} = \sqrt{2} \Rightarrow V_{om} = 1.414 V$$

$$I_Q = \frac{V_{om}}{R_L} = \frac{1.414}{1} = 1.414 A$$

در حالتی که سیگنالی به مدار اعمال نمی‌شود، جریان فوق نیز باید توسط منابع V_{CC} تأمین شود.

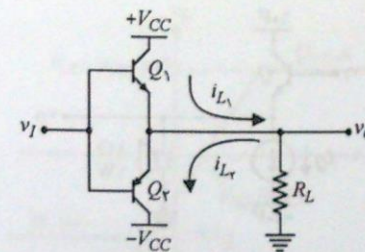
$$P_S = 2V_{CC}I_Q = 2 \times 10 \times 1.414 = 28.28 W$$

این توان برای یک منبع تغذیه با باتری، توان قابل قبولی نیست.

۱۲-۳ طبقه خروجی کلاس B

در مواردی که طبقه خروجی قرار است توان زیادی تحویل بار دهد، مطلوب این است که ولتاژ DC بار نزدیک به صفر انتخاب شود. با این کار توان تلف شده در بار و ترانزیستورها، ناشی از جریان بایاس حداقل خواهد شد. با توجه به اینکه در تقویت‌کننده‌های طبقه خروجی به خاطر تأمین دامنه‌های نوسان مثبت و منفی سیگنال از دو منبع ولتاژ مثبت و منفی استفاده می‌شود، طرح ارائه شده در شکل ۱۲-۷ می‌تواند نیاز مورد نظر را به خوبی برآورده سازد.

در این مدار ترانزیستورهای مشابه NPN و PNP به کار رفته در کلاس B کار می‌کنند. در این آرایش که مدار پوش پول نام دارد، در حالتی که سیگنال وجود نداشته باشد $v_O = 0$ است. به ازای دامنه مثبت ولتاژ سیگنال ورودی Q_1 هدایت نموده (ناحیه فعال) و جریان سیگنال خروجی را تأمین می‌نماید (i_{E1}). در نیم‌سیکل منفی سیگنال ورودی، Q_2 قطع بوده و فقط Q_1 هدایت می‌کند



شکل ۱۲-۷: مدار یک طبقه پوش‌پول کلاس B

و جریان منفی خروجی را از خود عبور می‌دهد (i_{L1}).

این مدار در حقیقت طرح تکامل یافته اتصال موازی دو مدار امیتر فالتور با بایاس منبع جریان است که در آن با حذف منابع جریان کلاس کار ترانزیستورها از A به B تغییر یافته است. با حذف منابع جریان، اتلاف توان در حالتی که سیگنال وجود ندارد، صفر است. در مدار پوش‌پول رابطه ولتاژ ورودی و خروجی در شرایطی که $v_I \geq v_{BE(ON)}$ باشد به صورت زیر است:

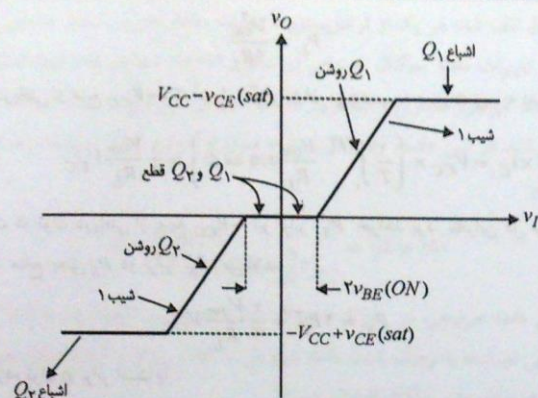
$$v_O = v_I - v_{BE(ON)} \quad (12-21)$$

و در حالتی که $v_I \leq -v_{BE(ON)}$ باشد داریم

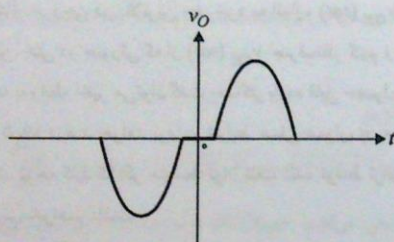
$$v_O = v_I + v_{BE(ON)} \quad (12-22)$$

دقت نمایید که در روابط فوق $v_{BE(ON)}$ ولتاژ بیس-امیتر ترانزیستور NPN در ناحیه فعال در نظر گرفته شده و دو ترانزیستور نیز مشابه فرض شده‌اند. در شکل ۱۲-۸ مشخصه انتقالی مدار پوش‌پول مورد بحث نشان داده شده است.

در این شکل یک ناحیه با نام ناحیه مرده به چشم می‌خورد که در آن هر دو ترانزیستور قطع می‌باشند و به ازای دامنه ولتاژهای ورودی که در این محدوده قرار می‌گیرند خروجی عملاً صفر است و به عبارت دیگر سیگنالی به خروجی منتقل نمی‌شود. این موضوع باعث می‌شود که در شکل سیگنال خروجی هنگام عبور از مقدار صفر اعوجاج ایجاد شود که به آن اعوجاج عبور از صفر گویند. در شکل ۱۲-۹ شکل موج خروجی یک مدار پوش‌پول به ازای یک ورودی سینوسی نشان داده شده است.



شکل ۱۲-۸: مشخصه انتقالی طبقه خروجی پوش‌پول



شکل ۱۲-۹: شکل موج خروجی مدار پوش‌پول به ازای یک ورودی سینوسی

محاسبات توان و بازده

در این زیربخش به بررسی توانهای تحویلی به بار، توان کشیده شده از منابع و نیز توان تلف شده توسط ترانزیستورها می‌پردازیم و بازده توان مدار پوش‌پول را مورد مطالعه قرار می‌دهیم. کلیه محاسبات با فرض شکل موج سینوسی برای سیگنالهای ورودی و خروجی صورت می‌گیرد. چنانچه دامنه ولتاژ سینوسی خروجی را با V_{om} نمایش دهیم، برای متوسط توان تحویلی به مقاومت بار داریم

$$P_L = \frac{V_{om}^2}{2R_L} \quad (12-23)$$

توان دریافتی از منبع $V_{CC} +$ ، که آن را با P_S^+ نشان می‌دهیم، به صورت زیر به دست می‌آید:

$$P_S^+ = V_{CC} \times i_{C1} = V_{CC} \times \left(\frac{1}{T} \int_0^{T/2} \frac{V_{om}}{R_L} \sin \omega t dt \right) = \frac{1}{\pi} \frac{V_{om}}{R_L} V_{CC} \quad (12-24)$$

واضح است که توان دریافتی از منبع $V_{CC} -$ نیز برابر P_S^+ خواهد بود. بنابراین کل توان تحویل شده توسط منابع یعنی P_S دو برابر P_S^+ می‌باشد.

$$P_S = 2P_S^+ = \frac{2}{\pi} \frac{V_{om}}{R_L} V_{CC} \quad (12-25)$$

در نتیجه بازده توان η برابر است با

$$\eta = \frac{P_L}{P_S} = \frac{\pi}{4} \frac{V_{om}}{V_{CC}} \quad (12-26)$$

دامنه سیگنال ولتاژ خروجی در بالاترین حد خود به اندازه $v_{CE(sat)}$ از V_{CC} کمتر است (شکل ۱۲-۸). بنابراین حتی در صورتی که از $v_{CE(sat)}$ صرف‌نظر کنیم و خروجی را برابر V_{CC} در نظر بگیریم، با توجه به رابطه اخیر می‌توان گفت حداکثر بازده قابل حصول در یک مدار پوش‌پول برابر $\frac{\pi}{4} \approx 0.785$ یا ۷۸٫۵ درصد خواهد بود. در شرایط عملی همواره η به مقدار قابل ملاحظه‌ای از این میزان کمتر است. توجه کنید که اگر متوسط توان تلف شده توسط ترانزیستورهای Q_1 و Q_2 (P_C) را به دست آوریم، خواهیم داشت

$$P_C = P_S - P_L = \frac{2}{\pi} \frac{V_{om}}{R_L} V_{CC} - \frac{V_{om}^2}{2R_L} \quad (12-27)$$

با مشتق‌گیری از رابطه ۱۲-۲۷ نسبت به V_{om} داریم

$$\frac{dP_C}{dV_{om}} = \frac{2}{\pi} \frac{V_{CC}}{R_L} - \frac{V_{om}}{R_L} = 0 \Rightarrow V_{om} = \frac{2}{\pi} V_{CC} \quad (12-28)$$

و در نتیجه با جایگزینی در ۱۲-۲۷، مقدار حداکثر توان تلف شده ترانزیستورها به ازای این دامنه ولتاژ خروجی برابر است با

$$P_{C,max} = \frac{2}{\pi^2} \frac{V_{CC}^2}{R_L} \approx 0.7 \frac{V_{CC}^2}{R_L} \quad (12-29)$$

میزان توان تلف شده هر یک از ترانزیستورها نصف مقدار مزبور است. منحنی تغییرات P_C برحسب تغییرات دامنه سیگنال خروجی در شکل ۱۲-۱۰ نمایش داده شده است. همان طور که ملاحظه می‌شود مقدار P_C به ازای دامنه خروجی $V_{om} = \frac{2}{\pi} V_{CC}$ (رابطه ۱۲-۲۸) حداکثر می‌باشد. در این دامنه خروجی، بازده توان η برابر ۵۰٪ می‌شود، زیرا از رابطه ۱۲-۲۶ داریم

$$\eta = \frac{\pi}{4} \frac{V_{om}}{V_{CC}} \Big|_{V_{om} = \frac{2}{\pi} V_{CC}} = 0.5 = 50\% \quad (12-30)$$

با افزایش دامنه خروجی، در $V_{om} = V_{CC}$ (ترانزیستورها در اشباع)، η به مقدار ۷۸٫۵٪ می‌رسد. بدیهی است که با نزدیک شدن دامنه خروجی به مقدار V_{CC} و اشباع ترانزیستورها، مدار غیرخطی‌تر شده و اعوجاج سیگنال افزایش می‌یابد.

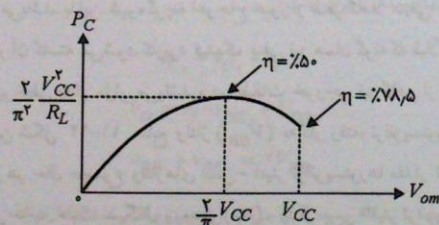
مثال ۱۲-۳: یک طبقه خروجی پوش‌پول چنان طراحی نمایم که به بار $R_L = 8\Omega$ توان ۱۰ وات را تحویل دهد. بازده و حداکثر توان تلف شده توسط هر یک از ترانزیستورها را به دست آورید.

حل:

از رابطه ۱۲-۲۳ داریم

$$P_L = \frac{1}{2} \frac{V_{om}^2}{R_L} \Rightarrow V_{om} = \sqrt{2R_L P_L} = \sqrt{2 \times 8 \times 10} \approx 12.65V$$

در انتخاب منبع V_{CC} سعی می‌کنیم حتی‌الامکان مقدار ولتاژ آن نزدیک به V_{om} باشد تا از حداکثر بازده توان مدار پوش‌پول استفاده کنیم. به همین دلیل مقدار V_{CC} را برابر ۱۵ ولت اختیار می‌کنیم.



شکل ۱۲-۱۰: منحنی تغییرات توان تلف شده ترانزیستورها برحسب تغییرات دامنه سیگنال خروجی در مدار پوش‌پول

$$I_{om} = \frac{V_{om}}{R_L} = \frac{12.65}{8} \approx 1.58 A$$

$$P_S = \frac{2}{\pi} \frac{V_{om}}{R_L} V_{CC} = \frac{2}{\pi} \times 1.58 \times 15 \approx 15.1 W$$

$$\eta = \frac{P_L}{P_S} = \frac{10}{15.1} \approx 0.662 = 66.2\%$$

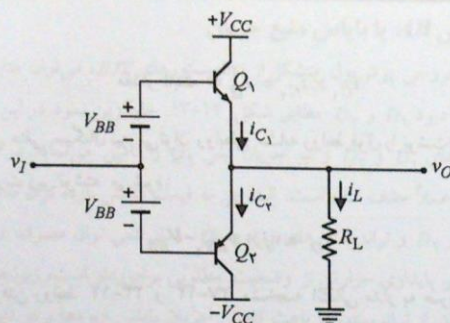
حداکثر توان قابل تلف هر یک از ترانزیستورها با توجه به رابطه ۱۲-۲۹ به دست می‌آید، که در انتخاب ترانزیستورهای *NPN* و *PNP* باید مورد توجه قرار گیرند.

$$P_{C,max} = 0.1 \frac{V_{CC}^2}{R_L} = 0.1 \times \frac{15^2}{8} \approx 2.81 W$$

۴-۱۲ طبقه خروجی کلاس AB

گرچه طبقه خروجی کلاس B با توجه به بازده توان بالاتر آن از مزیت عمده‌ای نسبت به کلاس A برخوردار است، ولی محدودیت غیرخطی بودن که باعث ایجاد اعوجاج عبور از صفر در سیگنال خروجی می‌شود، طراحان مدارهای الکترونیکی را بر آن داشته تا برای مدارهای کاربردی در راستای کاهش اعوجاج مزبور چاره‌ای بیندیشند. طرح‌های بایاس متعددی در این زمینه ارائه شده که همگی آنها از کلاس AB به عنوان کلاس کار ترانزیستورهای مدار پوش‌پول استفاده کرده‌اند.

در کلاس AB به ترانزیستورهای زوج مکمل به کار رفته در مدار شکل ۱۲-۷ اجازه داده می‌شود که از نظر DC تا حدودی وارد ناحیه فعال شوند، به گونه‌ای که نقطه کار آنها اندکی بالاتر از ناحیه قطع قرار گیرد. در این صورت به ازای v_I برابر صفر، جریان ترانزیستورها کاملاً برابر صفر نبوده بلکه به میزان کمی برقرار می‌باشد. با این شیوه گرچه اعوجاج عبور از صفر کاملاً متغی نمی‌شود ولی تا حد قابل توجهی از آثار آن کاسته می‌شود. کاربرد فیدبک منفی نیز همان گونه که قبلاً ملاحظه کرده‌ایم در کاهش عوارض غیرخطی مدار مؤثر می‌باشد و در طبقات خروجی نیز گاهی از آن استفاده می‌کنند. در مدار نمادین شکل ۱۱-۱۲ منابع ولتاژ (V_{BB}) به کار رفته، ترانزیستورها را در کلاس AB بایاس می‌کنند. در هر حال مجموع ولتاژهای بیس-امیتر ترانزیستورها مقدار ثابت و برابر $2V_{BB}$ می‌باشد. با افزایش دامنه مثبت سیگنال ورودی (v_I)، ولتاژ بیس-امیتر ترانزیستور Q_1 افزایش یافته و در نتیجه این ترانزیستور نقش تأمین‌کننده جریان بار را به عهده می‌گیرد. در این حالت ولتاژ امیتر-بیس Q_2 کاهش یافته و در پی آن جریان کلکتور این ترانزیستور نیز کاهش می‌یابد.



شکل ۱۱-۱۲: آرایش زوج مکمل در کلاس AB

در دامنه‌های بزرگتر سیگنال خروجی، جریان کلکتور Q_2 قابل صرف‌نظر شده و جریان بار تقریباً با جریان امیتر ترانزیستور Q_1 برابر می‌شود. برای دامنه منفی سیگنال نقش ترانزیستورهای Q_2 و Q_1 عوض می‌شود. در تجزیه و تحلیل ارائه شده در زیر نشان خواهیم داد که حاصل ضرب جریانهای دو ترانزیستور همواره ثابت باقی می‌ماند. به عبارت دیگر با افزایش جریان i_{C1} ، جریان i_{C2} کاهش (و بالعکس) می‌یابد به طوری که حاصل ضرب آنها مقدار ثابت I_Q شود.

در شرایط سیگنال صفر، جریانهای i_{C1} و i_{C2} ترانزیستورهای Q_1 و Q_2 برابر جریان بایاس I_Q بوده و داریم

$$i_{C1} = i_{C2} = I_Q = I_S e^{V_{BB}/V_T} \quad (31-12)$$

در نیم‌سیکل مثبت سیگنال ورودی جریان ترانزیستور Q_1 افزایش می‌یابد. در این حالت روابط زیر بین ولتاژها و جریانهای مدار برقرار است:

$$i_{C1} = i_{C2} + i_L \quad (32-12)$$

$$v_O = v_I - v_{BE1} + V_{BB} \quad (33-12)$$

$$v_{BE1} + v_{BE2} = 2V_{BB} \quad (34-12)$$

با جایگزینی در رابطه ۱۲-۳۴ بر حسب جریان ترانزیستورها و استفاده از رابطه ۱۲-۳۱ داریم

$$V_T \ln \frac{i_{C1}}{I_S} + V_T \ln \frac{i_{C2}}{I_S} = 2V_T \ln \frac{I_Q}{I_S} \quad (35-12)$$

و یا

$$i_{C1} \times i_{C2} = I_Q^2 = \text{مقدار ثابت} \quad (۱۲-۳۶)$$

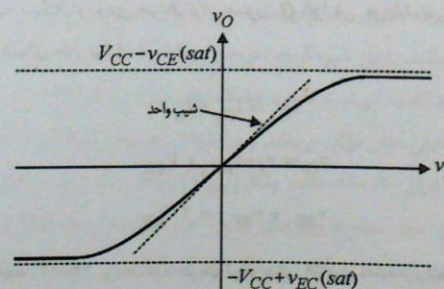
در نیم‌سیکل منفی سیگنال نیز می‌توان روابطی مشابه روابط فوق را نوشت؛ در این حالت رابطه ۱۲-۳۳ به صورت زیر نوشته می‌شود:

$$v_O = v_I + v_{EB1} - V_{BB} \quad (۱۲-۳۷)$$

با در نظر گرفتن روابط ۱۲-۳۳ و ۱۲-۳۷ مشخصه انتقالی مدار به صورت شکل ۱۲-۱۲ درمی‌آید. همان گونه که ملاحظه می‌شود در $v_I = 0$ خروجی برابر صفر است. در حقیقت در این حالت داریم

$$v_{BE1} = v_{EB2} = V_{BB} \quad (۱۲-۳۸)$$

با افزایش دامنه مثبت v_I همان گونه که توضیح داده شد v_{BE1} افزایش می‌یابد. در نتیجه با توجه به معادله ۱۲-۳۳ مقدار v_O از v_I کمتر می‌شود. همین موضوع در دامنه منفی سیگنال و با توجه به معادله ۱۲-۳۷، بخش دیگر مشخصه انتقالی را توجیه می‌کند. لازم به ذکر است که در عمل به جای منابع V_{BB} نشان داده شده در شکل ۱۲-۱۱ از دیود و یا ترانزیستورهای معادل دیود در حالت هدایت استفاده می‌شود. در بخشهای بعدی مدارهای عملی بایاس در کلاس AB را مورد بحث و بررسی قرار می‌دهیم.



شکل ۱۲-۱۲: مشخصه انتقالی مدار شکل ۱۲-۱۱

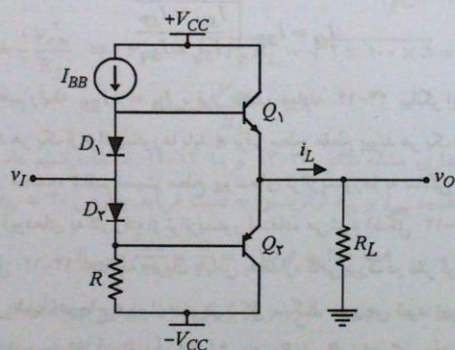
تقویت‌کننده کلاس AB با بایاس منبع جریان

در یک طبقه خروجی پوش‌پول متشکل از ترانزیستورهای BJT، می‌توان منابع به کار رفته در شکل ۱۲-۱۱ را با دیود D_1 و D_2 مطابق شکل ۱۲-۱۳ جایگزین نمود. در این شکل منبع I_{BB} جریان بایاس دیودهای D_1 و D_2 و نیز جریان بیس Q_1 را تأمین می‌نماید. در این مدار مشکل اعوجاج عبور صفر عملاً حذف شده است. البته این به قیمت کاهش بازده توان مدار تمام می‌شود، زیرا دیودهای D_1 و D_2 و ترانزیستورهای Q_1 و Q_2 مقدار کمی توان مصرف می‌کنند. این مدار همچنین از نقطه نظر پایداری حرارتی از وضعیت مطلوبی برخوردار است، زیرا هرگونه افزایش جریان کلکتور هر یک از ترانزیستورها باعث کاهش جریان بایاس دیودها و در نتیجه کاهش ولتاژ آنها می‌شود که این امر به نوبه خود باعث کم شدن ولتاژ هدایت بیس-امیتر ترانزیستورها و نهایتاً کاهش جریان کلکتور آنها خواهد شد.

همان طور که از مدار پیداست جریان بایاس I_{BB} از حداکثر جریان بیس ترانزیستور Q_1 بزرگتر است. بنابراین در نیم‌سیکل مثبت سیگنال ورودی که Q_1 هدایت می‌کند، داریم

$$I_{BB} > \frac{i_L}{h_{fe1}} \quad (۱۲-۳۹)$$

و چنانچه جریان بایاس ترانزیستورها (I_Q) را n برابر جریان I_{BB} انتخاب کنیم، با توجه به رابطه مزبور باید داشته باشیم



شکل ۱۲-۱۳: مدار پوش‌پول کلاس AB با استفاده از بایاس منبع جریان

$$I_Q = n I_{BB} > \frac{n}{h_{fe1}} i_L \quad (۴۰-۱۲)$$

بنابراین در جریانهای بار (i_L) زیاد، n را نمی‌توان خیلی بزرگ انتخاب نمود. با استفاده از روابط زیر می‌توانیم نشان دهیم که نسبت n در حقیقت نسبت سطح مقطع پیوند ترانزیستورهای Q_1 و Q_2 و دیودهای D_1 و D_2 می‌باشد.

$$V_{D1} + V_{D2} = V_{BE1} + V_{BE2} \quad (۴۱-۱۲)$$

با جایگزینی بر حسب جریانها داریم

$$V_T \ln \frac{i_{D1}}{I_{S1}} + V_T \ln \frac{i_{D2}}{I_{S2}} = V_T \ln \frac{i_{C1}}{I_{SN}} + V_T \ln \frac{i_{C2}}{I_{SP}} \quad (۴۲-۱۲)$$

که پس از ساده شدن به صورت زیر درمی‌آید:

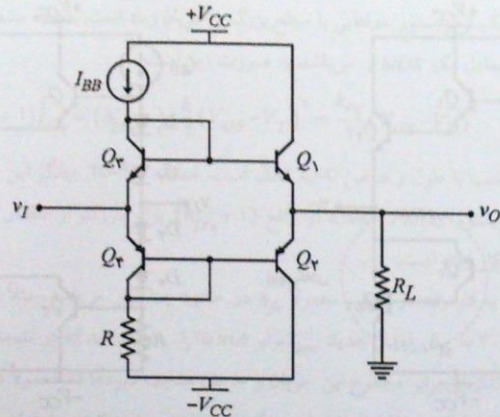
$$\frac{i_{D1} i_{D2}}{I_{S1} I_{S2}} = \frac{i_{C1} \times i_{C2}}{I_{SN} \times I_{SP}} \quad (۴۳-۱۲)$$

در عبارتهای فوق از زیرنویس N و P در نمایش جریان اشباع معکوس Q_1 و Q_2 استفاده شده است. در شرایط بایاس (بدون حضور سیگنال)، با جایگزینی i_{D1} با i_{D2} و I_{BB} با I_{BB} (با صرف‌نظر از جریان بیس Q_1) و نیز i_{C1} و i_{C2} با I_Q در رابطه ۴۳-۱۲، معادله زیر حاصل می‌شود:

$$I_Q = I_{BB} \sqrt{\frac{I_{SN} \times I_{SP}}{I_{S1} \times I_{S2}}} \quad (۴۴-۱۲)$$

که چنانچه بخواهیم رابطه $I_Q = n I_{BB}$ برقرار باشد، معادله ۴۴-۱۲ بیانگر این نتیجه است که سطح مقطع پیوند هر یک از ترانزیستورها باید n برابر سطح مقطع پیوند هر یک از دیودها باشد. در طراحی مدارهای مجتمع، تنظیم نسبت سطح پیوندهای ترانزیستورها به سادگی صورت می‌پذیرد. در عمل به جای دیودهای به کار رفته از ترانزیستور استفاده می‌شود (شکل ۱۴-۱۲).

در مدار شکل ۱۴-۱۲ چنانچه جریان بایاس به اندازه کافی بزرگ در نظر گرفته نشود می‌تواند موجب اعوجاجی شبیه اعوجاج عبور از صفر در شکل سیگنال خروجی شود. زیرا مثلاً در حالتی که Q_1 هدایت می‌کند بهره ولتاژ آن تقریباً برابر با $R_L / (R_L + r_m)$ است که در آن $r_m = \frac{V_T}{I_C} = \frac{1}{g_m}$ است و در جریانهای بایاس کوچک، r_m بزرگ بوده و در نتیجه بهره ولتاژ کوچک خواهد بود.



شکل ۱۲-۱۴: طرح مدار مجتمع پوش‌پول کلاس AB با بایاس منبع جریان

مثال ۴-۱۲: یک طبقه خروجی کلاس AB، چنان طراحی کنید که به مقاومت بار $R_L = 8 \Omega$ ، توان ۱۰۰ وات را تحویل دهد.

حل:

از رابطه ۲۳-۱۲ داریم

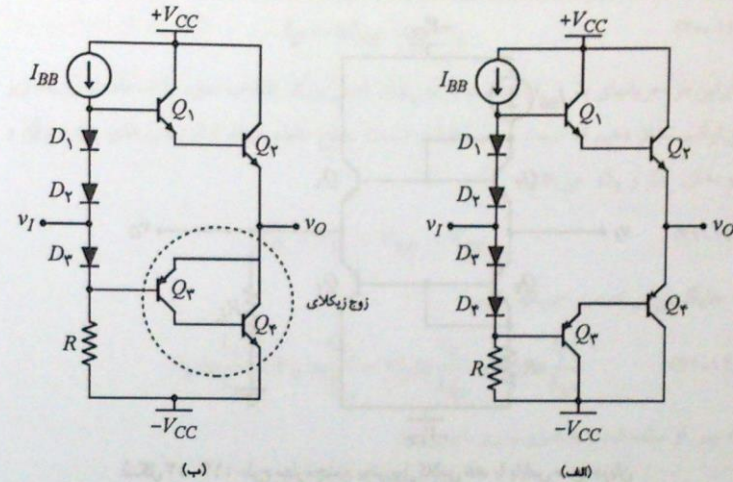
$$P_L = \frac{1}{2} \frac{V_{om}^2}{R_L} \Rightarrow V_{om} = \sqrt{2 P_L R_L} = \sqrt{2 \times 100 \times 8} = 40 \text{ V}$$

$$I_{om} = \frac{V_{om}}{R_L} = 5 \text{ A}$$

در صورتی که از مدارهای مشابه شکل ۱۲-۱۳ و یا ۱۴-۱۲ استفاده کنیم دامنه جریان بیس ترانزیستور Q_1 از تقسیم I_{om} بر h_{fe} ترانزیستور به دست می‌آید. با فرض $h_{fe} = 20$ برای Q_1 داریم

$$I_{bm} = \frac{I_{om}}{20} = \frac{5}{20} = 0.25 \text{ A} = 250 \text{ mA}$$

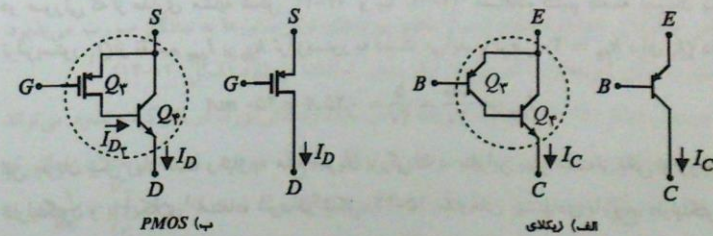
این جریان بیس زیاد است و نیاز به منبع جریان بزرگی دارد. بنابراین بهتر است از زوجهای دارلینگتون و یا زیگلای^۱ استفاده شود. در شکل ۱۲-۱۵ مدارهای پیشنهادی بازو دارلینگتون و



شکل ۱۲-۱۵: مدارهای پیشنهادی برای مثال ۱۲-۴ با استفاده از الف) زوج دارلینگتون و ب) زوج زیگلای

زیگلای نشان داده شده‌اند. زوج زیگلای به کار رفته در حقیقت مشابه یک ترانزیستور PNP عمل می‌کند. مزیت آن در این است که ترانزیستور قدرت به کار رفته در زوج از نوع NPN است که مشابه ترانزیستور قدرت مورد استفاده در زوج دارلینگتون می‌باشد. توجه کنید که در مدار ۱۲-۱۵-ب فقط از سه دیود استفاده شده است. مقاومت R به کار رفته در این مدارها، با ایجاد مسیری برای تخلیه بار ترانزیستور Q_2 از اشباع آن جلوگیری می‌کند.

زوجهای ترکیبی را می‌توان با استفاده از فن‌آوری BiCMOS نیز به نحو مؤثری تولید نمود. در شکل ۱۲-۱۶ ترانزیستورهای معادل زوجهای ترکیبی نشان داده شده است. در شکل ۱۲-۱۶-ب



شکل ۱۲-۱۶: زوجهای ترکیبی

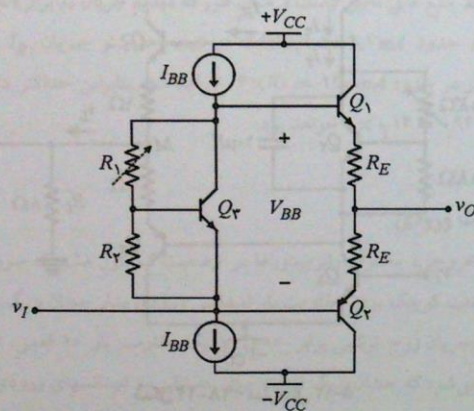
ترانزیستور Q_2 یک ترانزیستور دوقطبی با سطح بزرگ و جریان زیاد است. معادله مشخصه کلی این زوج ترکیبی که معادل یک PMOS می‌باشد به صورت زیر است:

$$I_D = (h_{fe} + 1)I_{D_2} = (h_{fe} + 1) \frac{k}{2} (V_{GS} - V_T)^2 = \frac{k_{eq}}{2} (V_{GS} - V_T)^2 \quad (12-45)$$

که در آن k متناسب با طول و عرض ناحیه کانال است. معادله ۱۲-۴۵ بیانگر این نکته است که پارامتر k_{eq} ترانزیستور PMOS معادل، در واقع $(h_{fe} + 1)$ برابر بزرگتر از مقدار این پارامتر برای PMOS به کار رفته است.

در زوجهای به کار رفته در عمل، معمولاً h_{fe} در حدود چند هزار می‌باشد، مثلاً در مثال مورد بحث به ازای $h_{fe} = 4000$ ، مقدار جدید I_{bm} برابر 1.25 mA خواهد شد که در نتیجه منبع جریان I_{BB} کافی است اندازه‌ای برابر مجموع این جریان و جریان هدایت دیودها که معمولاً در حدود چند میلی‌آمپر است داشته باشد. مقاومت R باید به گونه‌ای انتخاب شود که در ابتدای دامنه منفی سیگنال خروجی که عمدتاً جریان I_{BB} از R می‌گذرد ترانزیستور Q_2 اشباع نشود.

در شکل ۱۲-۱۷ از یک چند برابرکننده ولتاژ V_{BE} به عنوان دیود قابل تنظیم استفاده شده است. در این مدار با استفاده از مقاومت‌های R_1 و R_2 ، ولتاژ V_{BE} برابر است با



شکل ۱۲-۱۷: مدار طبقه خروجی پوش‌پول با استفاده از منابع جریان و مدار چند برابرکننده V_{BE}

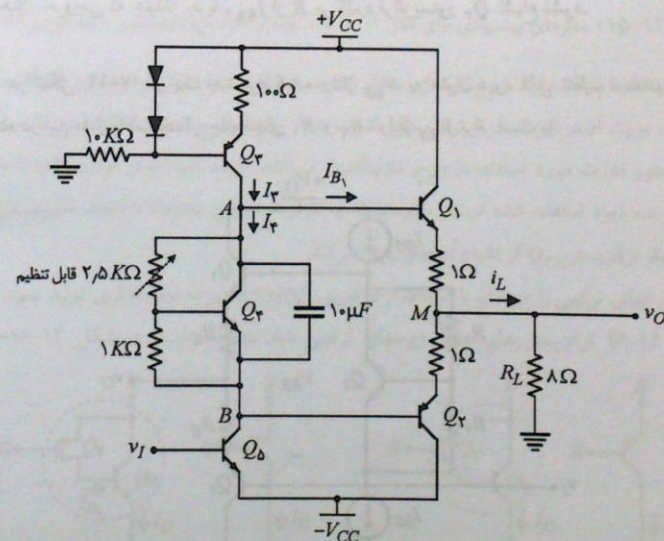
$$(۴۶-۱۲) \quad V_{BB} = V_{BE} \left(1 + \frac{R_1}{R_2} \right)$$

برای رسیدن به پایداری حرارتی مطلوب به جای R_1 از یک NTC استفاده می‌شود. ضمناً مقاومت‌های امیتر R_E نیز همان گونه که می‌دانیم جهت جلوگیری از رانش حرارتی ترانزیستورهای Q_1 و Q_2 به کار گرفته شده‌اند. برای اینکه ولتاژ سیگنال ورودی مستقیماً به بیس Q_1 (همانند Q_2) برسد می‌توان یک خازن کنارگذر بین کلکتور و امیتر Q_2 وصل نمود.

مثال ۱۲-۵: در مدار پوش‌پول شکل ۱۲-۱۸ با فرض $V_{CC} = 10V$ ، $V_D = 0.7V$ ، $V_{BE} = 0.7V$ و $h_{fe_1} = h_{fe_2} = 20$ ، حداکثر ولتاژ خروجی را محاسبه کنید.

حل:

در این مدار ترانزیستور Q_2 نقش منبع جریان را به عهده دارد و جریان ثابت $I_T = 7mA$ را



شکل ۱۲-۱۸: مدار مثال ۱۲-۵

1. Negative Temperature Converter

تأمین می‌نماید. (چرا؟) ولتاژ نقطه A متغیر است و بستگی به سیگنال دارد، اما حداکثر آن (مرز اشباع Q_2) حدوداً ۹ ولت است. (چرا؟) مقدار جریان I_T بستگی به تنظیم مقاومت $2.5K\Omega$ دارد. مثلاً در صورتی که با توجه به رابطه ۱۲-۴۶ این مقاومت به گونه‌ای تنظیم شده باشد که $V_{AB} = 2.2V_{BE}$ شود، جریان بایاس Q_1 برابر است با

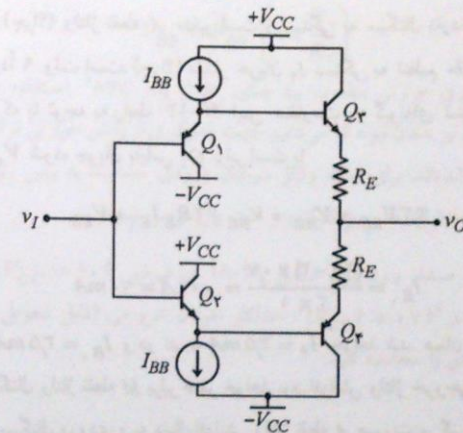
$$2.2V_{BE} = V_{AB} = V_{BE} + 2R_E I_{E_1} + V_{EB}$$

$$I_{E_1} = \frac{(2.2 - 2) \times 0.7}{2 \times 1} = 0.07A = 70mA$$

در این صورت $I_{B_1} = 3.5mA$ و در نتیجه $I_T = 3.5mA$ خواهد شد. همان طور که می‌دانیم در شرایط بدون سیگنال ولتاژ نقطه M برابر صفر خواهد بود. افزایش ولتاژ خروجی (ولتاژ نقطه M) با زیاد شدن دامنه سیگنال ورودی و به دنبال افزایش ولتاژ نقطه A صورت می‌گیرد. از آنجاکه حداکثر ولتاژ نقطه A برابر ۹ ولت است، بنابراین ولتاژ امیتر Q_1 حداکثر تا ۸.۳ ولت می‌تواند بالا برود. یعنی افزایش نسبت به حالت سیگنال صفر تقریباً ۸.۲ ولت خواهد بود. در نتیجه حداکثر دامنه سیگنال از نقطه نظر محدودیت اشباع Q_2 برابر ۸.۲ ولت می‌باشد که البته واقعی نیست، زیرا با مقاومت بار ۸ ohm مورد نیاز حدود ۱.۱A خواهد شد و نیاز به جریان $I_{B_1} = 55mA$ دارد که به هیچ وجه توسط منبع قابل تأمین نیست و همان طور که دیدیم جریان I_T برابر ۷mA می‌باشد. اما حداقل جریان I_T حدود ۱mA است (چرا؟) که در نتیجه حداکثر جریان I_{B_1} برابر ۶mA و حداکثر جریان بار در حدود $120mA = 6 \times 20$ خواهد شد. بنابراین حداکثر دامنه نوسان ولتاژ خروجی برابر $0.96V = 8 \times 0.12$ خواهد بود.

افزایش مقاومت ورودی

در طبقات خروجی، معمولاً ترانزیستورها در وضعیت کلکتور مشترک مورد استفاده قرار می‌گیرند؛ اما به علت کوچک بودن مقاومت بار امپدانس ورودی مدار چندان بزرگ نخواهد بود. زیرا مثلاً با یک بهره جریان زوج ترکیبی برابر ۴۰۰۰ و یک مقاومت بار ۱۰ اهمی، امپدانس ورودی حدوداً $40K\Omega$ می‌شود که چندان بزرگ نیست. برای دستیابی به امپدانس‌های ورودی بزرگتر می‌توان به جای دیودهای بایاس از دو امیتر فالتورنر به صورت شکل ۱۲-۱۹ استفاده نمود. در این



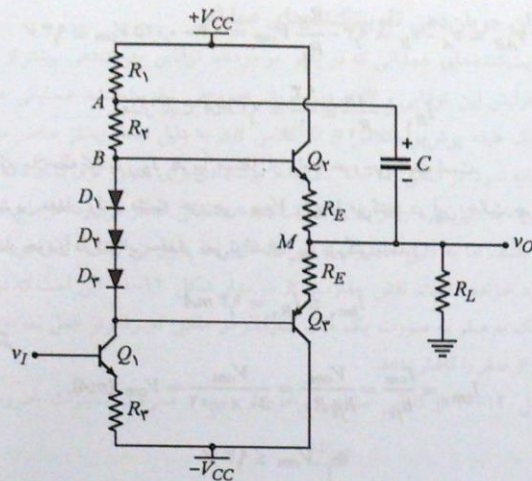
شکل ۱۲-۱۹: یک طبقه خروجی پوش‌پول با مقاومت ورودی بالا

مدار در شرایطی که سیگنال ورودی (v_I) صفر است، جریان بیس Q_1 ، بیس ترانزیستور Q_2 را تغذیه می‌کند و بخش عمده‌ای از جریان I_{BB} از ترانزیستور Q_1 می‌گذرد. با افزایش دامنه مثبت سیگنال، جریان Q_1 کاهش یافته و در عوض جریان بیس Q_2 و در نتیجه دامنه سیگنال خروجی افزایش می‌یابد. در همین حالت (افزایش دامنه مثبت سیگنال ورودی) جریان Q_2 بالا رفته و با کاهش جریان بیس Q_1 آن را به حالتی نزدیک به قطع می‌برد.

همان طور که ملاحظه می‌شود در این مدار امپدانس ورودی h_{fe} برابر امپدانس دیده شده از بیس Q_2 و یا Q_1 خواهد بود.

مدار پوش‌پول با استفاده از روش بوت استرپ

در پاره‌ای از طبقات خروجی مورد استفاده در مدارهای صوتی تجاری به جای منبع I_{BB} از دو مقاومت R_1 و R_2 و خازن بوت استرپ C مطابق شکل ۱۲-۲۰ استفاده می‌شود. در این مدار خازن C توسط منبع مثبت شارژ می‌شود، ضمناً این خازن از نظر سیگنال اتصال کوتاه بوده و بنابراین ولتاژ نقطه A همزمان با تغییرات ولتاژ خروجی به همان اندازه تغییر می‌کند. از طرف دیگر ولتاژ نقطه B نیز ولتاژ خروجی را دنبال می‌کند. (چرا؟) بنابراین از نقطه‌نظر سیگنال ولتاژ دو سر مقاومت R_2 ثابت بوده و با تغییرات خروجی تغییر نمی‌کند. به عبارت دیگر مقاومت R_2 همانند



شکل ۱۲-۲۰: یک طبقه خروجی پوش‌پول با استفاده از روش بوت استرپ

یک منبع جریان ثابت (از نظر سیگنال) عمل می‌کند. اینکه جریان سیگنال از مقاومت R_2 عبور نمی‌کند بدین معنی است که مقاومت سیگنال دیده شده از کلکتور Q_1 بسیار بزرگ بوده و در نتیجه بهره ولتاژ این ترانزیستور بسیار بالا خواهد بود.

مثال ۱۲-۶: در مدار شکل ۱۲-۲۰ فرض کنید $R_1 = R_2 = R_3 = 1\text{ K}\Omega$ و ترانزیستورها دارای $h_{fe} = 50$ می‌باشند. حداکثر دامنه نوسان متقارن ولتاژ خروجی را به دست آورید.

حل:

حداکثر دامنه نوسان خروجی را V_{om} فرض می‌کنیم. با توجه به اینکه خازن C تقریباً به اندازه $V_{CC}/2 = 10\text{ V}$ شارژ می‌شود (چرا؟) در حداکثر ولتاژ خروجی داریم

$$v_A \cong 10 + V_{om}$$

$$v_B = v_A + R_E i_E + V_{om} = 10 + R_E \frac{V_{om}}{R_L} + V_{om}$$

$$v_{AB} = v_A - v_B = \frac{R_E}{R_L} V_{om} = \frac{9.3}{50 \times 0.7} V_{om} \cong 9.3 V$$

$$I_{R_T} = \frac{v_{AB}}{R_T} \cong \frac{9.3}{1} = 9.3 \text{ mA}$$

مقدار ثابت 9.3 mA

همان طور که ملاحظه کردیم I_{R_T} تقریباً مستقل از دامنه خروجی ثابت است.

در بیشترین مقدار ولتاژ مثبت خروجی، V_{om} را پیدا می‌کنیم. در این حالت جریان بیس Q_2 حداکثر مقدار خود را دارد و این مقدار نمی‌تواند از I_{R_T} بزرگتر باشد.

$$I_{bm_2} \leq I_{R_T} = 9.3 \text{ mA}$$

از طرف دیگر

$$I_{bm_2} = \frac{I_{om}}{h_{fe}} = \frac{V_{om}}{h_{fe} R_L} = \frac{V_{om}}{50 \times 0.7} = V_{om} \text{ (mA)}$$

$$\Rightarrow V_{om} \leq 9.3 V$$

اکنون شرایط کمترین مقدار ولتاژ منفی خروجی را بررسی می‌کنیم. در لحظه‌ای که ولتاژ

خروجی در کمترین مقدار منفی است، داریم

$$v_{C_1} \cong -V_{om} - 0.7$$

$$v_{E_1} = -V_{CC} + R_T i_{E_1} \cong -V_{CC} + R_T i_{C_1}$$

$$I_{C_1} = I_{bm_1} + I_{R_T} = \frac{V_{om}}{h_{fe} R_L} + 9.3 \text{ mA}$$

$$\Rightarrow v_{E_1} = -20 + \frac{V_{om}}{50 \times 0.7} + 9.3 = -10.7 + V_{om}$$

$$Q_1 \text{ شرط عدم اشباع } v_{CE_1} \geq 0.7 V \Rightarrow -V_{om} - 0.7 + 10.7 - V_{om} \geq 0.7 V$$

$$\Rightarrow V_{om} \leq 4.65 V$$

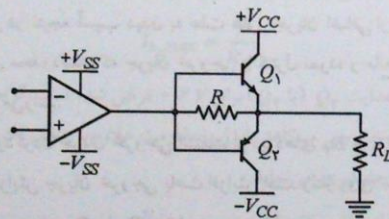
با مقایسه دو پاسخ به دست آمده در بیشترین و کمترین مقدار ولتاژهای مثبت و منفی

خروجی، نتیجه می‌گیریم که حداکثر دامنه نوسان متقارن ولتاژ خروجی $4.65 V$ می‌تواند باشد.

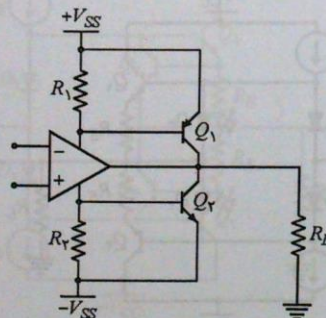
افزایش میزان جریان دهی تقویت‌کننده‌های عملیاتی

اکثر تقویت‌کننده‌های عملیاتی که در بازار موجودند، توانایی جریان دهی بیشتر از 20 mA را ندارند. برای افزایش این توانایی و بالا بردن جریان خروجی تقویت‌کننده عملیاتی می‌توان به خروجی آن یک طبقه پوش‌پول کلاس B (از کلاس AB به دلیل تعداد بیشتر عناصر مدار استفاده نمی‌شود) اضافه نمود. در شکل ۲۱-۱۲ یک مدار پیشنهادی برای منظور فوق نشان داده شده است. در این مدار گرچه به دلیل بهره ولتاژ بالای تقویت‌کننده عملیاتی انتظار می‌رود اعوجاج عبور از صفر بسیار خفیف باشد، اما به دلیل محدودیت سرعت تغییرات خروجی (SR) آن، اعوجاج مزبور تا حدودی وجود خواهد داشت. نقش مقاومت R در مدار شکل ۲۱-۱۲ این است که در ولتاژهای خروجی نزدیک به صفر به صورت یک مسیر کنارگذر در مقابل امیتر فالوئر عمل نموده و در نتیجه اعوجاج عبور از صفر را کاهش دهد.

مدار شکل ۲۲-۱۲ از کارایی مشابهی برخوردار بوده و سرعت تغییرات خروجی آن نیز



شکل ۲۱-۱۲: افزایش میزان جریان دهی تقویت‌کننده عملیاتی با استفاده از یک طبقه پوش‌پول کلاس B



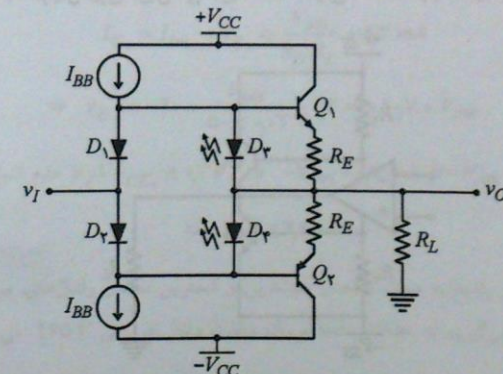
شکل ۲۲-۱۲: مدار دیگری جهت افزایش میزان جریان دهی تقویت‌کننده عملیاتی

مناسب است. در این مدار در حالت عادی ترانزیستورهای Q_1 و Q_2 قطع می‌باشند و فقط هنگامی که جریان بایاس تقویت‌کننده عملیاتی در نتیجه بالا رفتن جریان خروجی آن افزایش می‌یابد، ترانزیستورهای مزبور روشن می‌شوند و به تأمین جریان خروجی کمک می‌نمایند. اندازه مقاومت‌های R_1 و R_2 طوری انتخاب می‌شوند که در جریانهای خیلی کم خروجی، افت ولتاژ روی آنها از ولتاژ آستانه هدایت ترانزیستورها کمتر باشد. مزیت این مدار نسبت به مدار شکل ۱۲-۲۱ این است که جریان بیس ترانزیستورها توسط مدار بایاس تقویت‌کننده عملیاتی تأمین می‌شود و از جریان خروجی تقویت‌کننده عملیاتی گرفته نمی‌شود. وجود نوعی فیدبک منفی در این مدار نیز از جمله مزایای آن محسوب می‌شود.

مدار محدودکننده جریان

معمولاً طبقات خروجی تقویت‌کننده‌های قدرت در معرض اتصال کوتاه و یا اتصال به مقاومت‌های کوچک و در نتیجه آسیب دیدن به علت عبور جریان اضافی از آنها قرار دارند. بنابراین اضافه کردن یک مدار محدودکننده که جریان خروجی را کنترل نموده و مانع از افزایش غیرمجاز آن شود ضروری به نظر می‌رسد.

یک روش محدود کردن جریان خروجی استفاده از دیودهای D_1 و D_2 مطابق شکل ۱۲-۲۳ است. در این شکل افزایش جریان خروجی باعث افزایش افت ولتاژ روی مقاومت R_E و در نتیجه روشن شدن یکی از دیودهای D_1 یا D_2 می‌شود. معمولاً این دیودها از دیودهای نورانی (LED)



شکل ۱۲-۲۳: مدار محدودکننده جریان خروجی با استفاده از دیودهای نورانی

با ولتاژ آستانه هدایت بیش از $0.6V$ انتخاب می‌شوند. برای یک دیود نورانی با رنگ قرمز افت ولتاژ حدود $1.7V$ است. در این مدار حداکثر جریان خروجی از رابطه زیر به دست می‌آید:

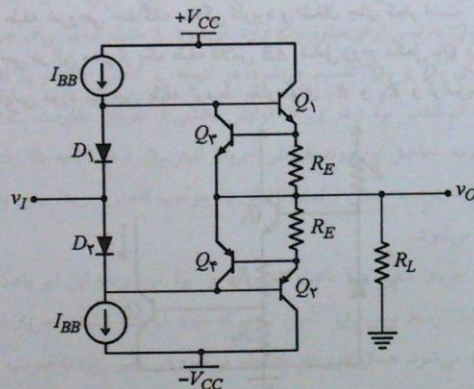
$$I_{O,max} = \frac{V_{LED} - |V_{BE}|}{R_E} \quad (12-27)$$

که در آن V_{LED} ولتاژ آستانه هدایت دیودهای نورانی به کار رفته و V_{BE} ولتاژ آستانه هدایت ترانزیستورهای Q_1 و Q_2 می‌باشد.

یک روش دیگر برای محدود کردن جریان خروجی استفاده از جریان دو ترانزیستور Q_1 و Q_2 مطابق شکل ۱۲-۲۴ است. در این مدار افزایش جریان خروجی از طریق بالا رفتن افت ولتاژ روی R_E باعث روشن شدن Q_2 (یا Q_1) می‌شود. هدایت ترانزیستور Q_2 (یا Q_1) موجب جذب بخشی از جریان خروجی توسط بیس این ترانزیستور و در نتیجه کاهش جریان می‌شود. برای این مدار حداکثر مجاز جریان خروجی از رابطه زیر حاصل می‌شود:

$$I_{O,max} = \frac{V_E}{R_E} \quad (12-28)$$

که در آن ولتاژ آستانه هدایت Q_2 (یا Q_1) برابر $0.6V$ فرض شده است. گرچه افت ولتاژ روی R_E از حداکثر دامنه نوسان خروجی می‌کاهد، اما این مقاومت علاوه بر محدود کردن جریان خروجی از رانش حرارتی مدار نیز جلوگیری می‌نماید.



شکل ۱۲-۲۴: نمونه دیگری از مدار محدودکننده جریان خروجی

حفاظت حرارتی

در مدارهای مجتمع برای جلوگیری از رانش حرارتی از مداری استفاده می‌کنند که دمای تراشه را حس نموده و با روشن نمودن یک ترانزیستور بخشی از جریان بایاس تقویت‌کننده را از مسیر اصلی خود منحرف نموده، باعث خاموش شدن آن شود.

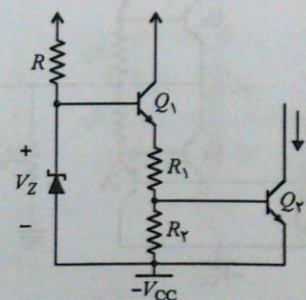
در مدار شکل ۱۲-۲۵ با افزایش دما، از یک سو ولتاژ دو سر دیود زبر افزایش یافته (ضریب دمای مثبت) و از سوی دیگر ولتاژ V_{BE1} کاهش می‌یابد. این تغییرات باعث افزایش ولتاژ در آمپتر Q_1 و در نتیجه روشن شدن ترانزیستور Q_2 می‌شود. این کار باعث جذب بخشی از جریان بایاس مدار طبقه خروجی توسط کلکتور Q_2 (جریان I) می‌شود.

۱۲-۵ تقویت‌کننده‌های قدرت مدار مجتمع

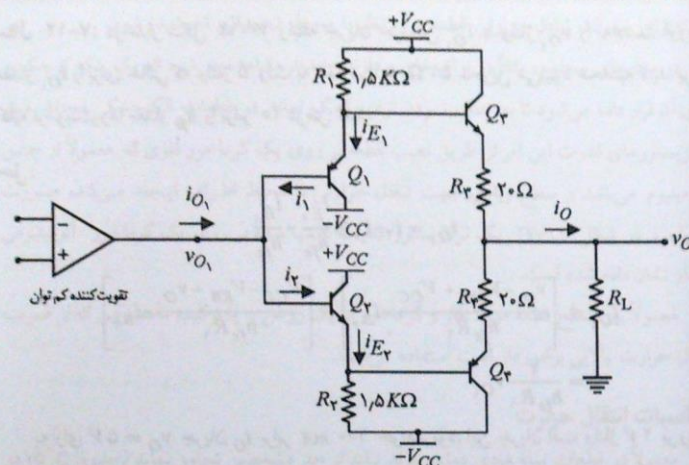
منظور از تقویت‌کننده‌های قدرت مدار مجتمع، تقویت‌کننده‌هایی هستند که به صورت یک تراشه در اختیار مصرف‌کننده قرار می‌گیرند. در این تقویت‌کننده‌ها معمولاً یک طبقه تقویت‌کننده سیگنال کوچک با بهره ولتاژ زیاد و به دنبال آن یک طبقه خروجی کلاس B یا AB بر روی یک تراشه به صورت مدار مجتمع قرار می‌گیرند.

در شکل ۱۲-۲۶ مدار ساده شده تراشه تقویت‌کننده قدرت LH0101 نمایش داده است. مزیت اصلی این تراشه نسبت به یک مدار مشابه مجزا، متشکل از یک تقویت‌کننده عملیاتی معمولی و یک طبقه خروجی جداگانه سادگی کاربرد و اشغال جای کمتر است.

طبقه خروجی در این مدار از یک طبقه کلاس AB شامل زوج مکمل Q_3 و Q_4 تشکیل شده است. جریان بایاس مورد نیاز این طبقه توسط مقاومتهای R_1 و R_2 و ترانزیستورهای همیشه



شکل ۱۲-۲۵: مدار حفاظت حرارتی طبقه خروجی



شکل ۱۲-۲۶: مدار ساده شده تراشه LH0101

روشن Q_1 و Q_2 تأمین می‌شوند. این ترانزیستورها در حقیقت نقش دیودهای D_1 و D_2 در شکل ۱۲-۱۳ را ایفا نموده و از اعوجاج عبور از صفر جلوگیری می‌نمایند.

تجزیه و تحلیل مدار شکل ۱۲-۲۶ نشان می‌دهد هنگامی که i_{O1} صفر است، جریان بایاس خروجی از بیس Q_1 به بیس ترانزیستور Q_2 وارد می‌شود. با مثبت شدن v_{O1} ، جریان i_{O1} مثبت شده و بین بیس‌های Q_1 و Q_2 تقسیم می‌شود، در نتیجه i_1 کاهش یافته و i_2 افزایش می‌یابد. کاهش i_1 موجب کم شدن i_{E1} و در پی آن افزایش بخشی از جریان مقاومت R_1 که به بیس Q_3 وارد می‌شود می‌گردد. حاصل این روند افزایش جریان آمپتر Q_3 و در نتیجه بالا رفتن میزان جریان تحویلی به بار خواهد بود. به همین ترتیب افزایش i_2 موجب کاهش جریان بیس Q_4 و نزدیک به خاموش شدن آن می‌شود.

از سوی دیگر جریان منفی i_{O1} باعث کاهش i_1 و i_2 می‌شود و این امر باعث کمبود جریان R_2 می‌شود که باید توسط بیس Q_4 تأمین شود، که خود موجب کشیدن جریان از مقاومت بار توسط کلکتور Q_4 می‌شود. همان طور که ملاحظه می‌شود هر تغییر i_{O1} با ضریب تقویت A_{Vf} در جریان خروجی (بار) ظاهر می‌شود.

مثال ۷-۱۲: در مدار شکل ۱۲-۲۶ رابطه جریان خروجی i_{O1} با ولتاژ v_{O1} را به دست آورید. مقدار i_{O1} را برای حالتی که ولتاژ ۵ ولت به مقاومت بار $50\ \Omega$ تحویل می‌شود محاسبه کنید. برای کلیه ترانزیستورها مقدار h_{fe} را برابر ۲۰ فرض کنید.

حل:

$$i_{O1} = i_2 - i_1 \cong \frac{i_{E2}}{h_{fe}} - \frac{i_{E1}}{h_{fe}}$$

$$i_{O1} = \left[\frac{v_{O1} - V_{BE2} + V_{CC}}{h_{fe} R_2} - i_{B2} \right] - \left[\frac{V_{CC} - V_{EB1} - v_{O1}}{h_{fe} R_1} - i_{B1} \right]$$

$$= \frac{2}{h_{fe} R_1} v_{O1}$$

به ازای $v_O = 5\text{ V}$ جریان i_O برابر 100 mA خواهد بود. این جریان افت ولتاژ 2 V بر روی مقاومت R_3 ایجاد می‌کند. با توجه به اینکه بهره ولتاژ ترانزیستورهای Q_2 و Q_1 تقریباً برابر یک است، داریم

$$v_{O1} \cong v_O - 2 = 3\text{ V}$$

$$i_{O1} = \frac{2}{20 \times 15} \times 3 = 0.2\text{ mA}$$

بنابراین به ازای جریان 100 mA تحویلی به بار فقط 0.2 mA از تقویت‌کننده کم توان ورودی کشیده می‌شود.

۱۲-۶ قطعات الکترونیکی توان بالا

گرچه در طراحی بسیاری از مدارهای قدرت از تقویت‌کننده‌های کلاس B و AB استفاده می‌شود که از بازده حرارتی نسبتاً خوبی برخوردارند، ولی با این همه مقدار توان تلف شده در ترانزیستورهای خروجی می‌تواند باعث گرم شدن بیش از حد و رسیدن دما به حد غیرمجاز شود. حتی در مدارهایی که ظاهراً به عنوان مدار قدرت تلقی نمی‌شوند، همچون مدارهای مجتمع مقیاس بزرگ و متوسط (VLSI و MSI)، تراکم بسیار زیاد ترانزیستورهایی که هر یک به تنهایی توان زیادی تلف نمی‌کنند، باعث انباشته شدن بیش از حد گرما در تراشه می‌شود. در موارد مذکور لازم

است برای سهولت تبادل حرارتی قطعه مورد نظر با محیط تمهیداتی اندیشیده شود. در مدارهای مجتمع، مثلاً در تراشه‌های پردازنده جدید مشاهده می‌شود که یک پتکه کوچک بر روی آن قرار داده می‌شود تا به خنک نمودن تراشه کمک نماید. در قطعات الکترونیکی مجزا از قبیل ترانزیستورهای قدرت این امر از طریق نصب قطعه بر روی یک گرماخور فلزی که معمولاً از جنس آلومینیوم می‌باشد و سطح زیادی جهت تبادل حرارتی با محیط اطراف ایجاد می‌کند، صورت می‌پذیرد. در شکل ۱۲-۲۷ یک ترانزیستور قدرت نصب شده بر روی یک گرماخور آلومینیومی پردهار نشان داده شده است.

معمولاً بین سطح قطعه مورد نظر و گرماخور از یک روغن و یا ترکیب مخصوص که از ضریب انتقال حرارت بالایی برخوردار است استفاده می‌شود.

محاسبات انتقال حرارت

معمولاً در قطعات نیمه هادی دمای پیوند نباید از حد مشخصی تجاوز نماید (حدوداً 75°C در ژرمانیم و 200°C در سیلیکن). برای حفاظت این قطعات در مقابل افزایش دما، در مواردی که توان قابل ملاحظه‌ای در قطعه تلف می‌شود از گرماخور استفاده می‌شود. اگر مقدار انرژی حرارتی که در واحد زمان در قطعه جریان می‌یابد را با P_{th} (توان حرارتی) نمایش دهیم، رابطه انتقال حرارت در مجموعه قطعه و گرماخور را می‌توان به صورت زیر نوشت:

$$P_{th} = \frac{T_s - T_a}{\theta} \quad (12-49)$$

که در آن T_s دمای گرماخور، T_a دمای هوای اطراف و θ مقاومت حرارتی می‌باشد. معادله فوق بسیار شبیه قانون اهم بین جریان و ولتاژ یک مقاومت می‌باشد. در این معادله چنانچه دما را به ولتاژ و توان حرارتی (P_{th}) را به جریان تشبیه کنیم، شباهت آن به قانون اهم کاملاً روشن گردیده می‌توانیم برای هر مورد یک مدار معادل معرفی نماییم. معادله مذکور را می‌توان بین هر دو بخش



شکل ۱۲-۲۷: نمایش یک ترانزیستور قدرت نصب شده بر روی یک گرماخور

دلخواه از مدار حرارتی برقرار نمود. مثلاً چنانچه انتقال حرارت بین بدنه قطعه مورد نظر و هوا را در نظر بگیریم، باید θ را به دو بخش یکی بین بدنه و گرماخور (θ_{cs}) و دیگری بین گرماخور و محیط اطراف (θ_{sa}) بشکنیم؛ در این صورت خواهیم داشت

$$P_{th} = \frac{T_c - T_a}{\theta_{cs} + \theta_{sa}} \quad (۵۰-۱۲)$$

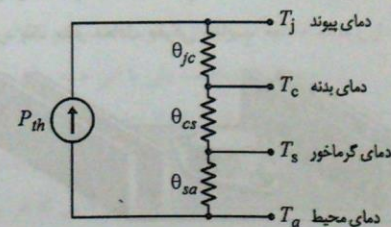
که در آن T_c دمای بدنه قطعه می‌باشد. واضح است که چون منبع ایجاد حرارت، پیوندهای ترانزیستور می‌باشند، دمای خود ترانزیستور از دمای بدنه آن بیشتر خواهد بود. در ساختمان ترانزیستورها معمولاً از یک ماده مناسب برای تسهیل انتقال حرارت بین پیوند و بدنه استفاده می‌شود. در صورتی که بخواهیم انتقال حرارت بین نیمه‌هادی و هوا را منظور کنیم باید رابطه ۵۰-۱۲ را به شکل زیر اصلاح نماییم:

$$P_{th} = \frac{T_j - T_a}{\theta_{jc} + \theta_{cs} + \theta_{sa}} \quad (۵۱-۱۲)$$

در معادله مذکور T_j دمای پیوند و θ_{jc} مقاومت حرارتی بین پیوند و بدنه ترانزیستور می‌باشد. در شرایط تعادل حرارتی P_{th} در حقیقت همان توان الکتریکی تلف شده در قطعه می‌باشد و برای محاسبه دمای پیوند باید به جای P_{th} از این توان استفاده نمود.

در مواردی که لازم است گرماخور به زمین مدار وصل شود، در صورتی که بدنه قطعه دارای ولتاژ باشد، (در ترانزیستورهای *BJT* قدرت، بدنه به کلکتور و در *MOSFET*‌های قدرت، بدنه به درین متصل است) بین بدنه و گرماخور از یک صفحه عایق (میکا) استفاده می‌شود که این صفحه مقاومت حرارتی بین بدنه و گرماخور را افزایش می‌دهد.

با اشاره‌ای که در مورد مشابهت روابط مذکور با قانون اهم داشتیم، می‌توان برای شبیه‌سازی جریان حرارتی بین هر دو قسمت مورد نظر، از یک مدار معادل استفاده نمود. در شکل ۱۲-۲۸ مدار



شکل ۱۲-۲۸: مدار معادل جریان حرارتی بین پیوند ترانزیستور و هوای محیط اطراف

معادل جریان حرارتی بین پیوند و هوای اطراف، با منظور نمودن مقاومتهای سرراه، یعنی θ_{cs} و θ_{sa} به صورت سری نشان داده شده است. در این مدار یک منبع جریان، انتشار توان حرارتی را مدلسازی می‌نماید. افت ولتاژ بین هر دو قسمت و زمین اختلاف دمای آن قسمت و محیط اطراف (هوا) را مشخص می‌نماید.

مثال ۱۲-۸: در یک ترانزیستور قدرت، متوسط جریان کلکتور برابر با $I_C = 2A$ و متوسط ولتاژ V_{CE} برابر $10V$ است. ولت می‌باشد. $\theta_{cs} = 2^\circ C/W$ ، $\theta_{sa} = 15^\circ C/W$ و $\theta_{jc} = 25^\circ C/W$ دمای هوای محیط اطراف $25^\circ C$ است. دمای پیوند، بدنه و گرماخور را محاسبه نمایید.

حل:

$$P_{th} = 10 \times 2 = 20W$$

از رابطه ۵۱-۱۲ برای دمای پیوند داریم

$$T_j = T_a + P_{th}(\theta_{jc} + \theta_{cs} + \theta_{sa}) = 25 + 20(25 + 2 + 15) = 145^\circ C$$

دمای بدنه برابر است با

$$T_c = T_a + P_{th}(\theta_{cs} + \theta_{sa}) = 25 + 20(2 + 15) = 95^\circ C$$

و دمای گرماخور برابر است با

$$T_s = T_a + P_{th}(\theta_{sa}) = 25 + 20(15) = 55^\circ C$$

ترانزیستورهای *BJT* قدرت

در ترانزیستورهای *BJT* عمده توان حرارتی در پیوند کلکتور-بیس تلف می‌شود، به همین دلیل در ساخت ترانزیستورهای *BJT* قدرت، سطح این پیوند حتی الامکان بزرگ در نظر گرفته می‌شود. معمولاً کلکتور دارای سطح مشترک بزرگی با بدنه می‌باشد و دارای یک اتصال متالورژیکی با آن می‌باشد، به گونه‌ای که انتقال حرارت بین آن و بدنه به سهولت صورت می‌گیرد. از نظر اصولی، تا جایی که دمای پیوند ترانزیستور از حداکثر مجاز آن ($T_{j,max}$) تجاوز نکند، محدودیتی در سطح توان قابل تلف ترانزیستور وجود ندارد. این دمای حداکثر معمولاً توسط شرکت سازنده مشخص می‌شود و تجاوز از آن موجب نابودی همیشگی ترانزیستور می‌شود. شرکت سازنده ممکن است

یک جریان آمپتر حداکثری را نیز مشخص نماید که در صورت تجاوز از آن، سیسم طلای نازک متصل‌کننده ناحیه آمپتر به پایه خروجی می‌سوزد.

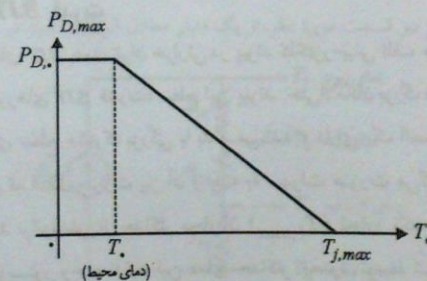
همان‌طور که ملاحظه کردیم جریان‌حرارت بین پیوند و بدنه از مقاومت θ_{jc} عبور می‌کند. معمولاً حداکثر توان قابل تلف ترانزیستور را با $P_{D,max}$ نشان می‌دهند. در این صورت می‌توان نوشت

$$P_{D,max} = \frac{T_{j,max}}{\theta_{jc}} \quad (۵۲-۱۲)$$

منحنی تغییرات $P_{D,max}$ برحسب T_c به منحنی کاهش توان معروف است. یک منحنی کاهش توان نمونه در شکل ۲۹-۱۲ نمایش داده شده است.

طبق تعریف، توان نامی ترانزیستور ($P_{D,e}$) توان الکتریکی مجازی است که چنانچه آن توان در ترانزیستور تلف شود، دمای بدنه برابر دمای محیط (معمولاً $۲۵^\circ C$) شود. در عمل رسیدن دمای بدنه به T_c فقط از طریق به کارگیری گرماخورد مناسب (با θ_{sa} مناسب) میسر می‌گردد. با توجه به منحنی شکل ۲۹-۱۲، دمای $T_{j,max}$ در حقیقت درجه حرارتی است که در آن هیچ گونه توان الکتریکی از ترانزیستور قابل برداشت نمی‌باشد، زیرا در غیر این صورت ترانزیستور خواهد سوخت.

مثال ۹-۱۲: یک ترانزیستور با توان نامی ($P_{D,e}$) $۲۵ W$ و دمای $T_{j,max}$ برابر $۲۰۰^\circ C$ را در نظر بگیرید. با فرض θ_{cs} برابر $۱^\circ C/W$ و دمای محیط $۳۰^\circ C$ ، در صورتی که بخواهیم از این ترانزیستور در مداری استفاده کنیم که توان تلف شده ترانزیستور برابر $۱۷ W$ باشد، θ_{sa} مربوط به گرماخورد چقدر باید انتخاب شود.



شکل ۲۹-۱۲: منحنی کاهش توان نمونه

حل:

$$\theta_{jc} = \frac{T_{j,max} - T_c}{P_{D,e}} = \frac{۲۰۰ - ۲۵}{۲۵} = ۷^\circ C/W$$

با استفاده از رابطه ۵۱-۱۲ داریم

$$P_{th} = \frac{T_{j,max} - T_a}{\theta_{jc} + \theta_{cs} + \theta_{sa}} = ۱۷ = \frac{۲۰۰ - ۳۰}{۷ + ۱ + \theta_{sa}} \Rightarrow \theta_{sa} = ۲^\circ C/W$$

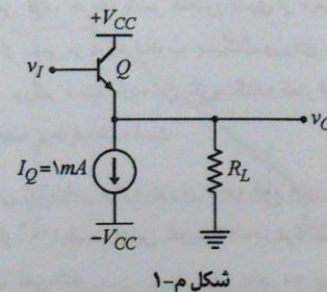
۷-۱۲ خلاصه فصل

- بر اساس کلاسهای کار ترانزیستور، تقویت‌کننده‌های طبقه‌های خروجی (قدرت) به چهار گروه: تقویت‌کننده‌های کلاس A، کلاس B، کلاس AB و کلاس C تقسیم می‌شوند.
- در تقویت‌کننده کلاس A، جریان بایاس کلکتور ترانزیستور همواره از دامنه سیگنال ورودی بزرگتر است. به عبارت دیگر در تمامی دوره تناوب سیگنال ورودی، ترانزیستور در ناحیه فعال قرار دارد و ترانزیستور در همه ۳۶۰° از دوره تناوب هدایت می‌کند. بازده این تقویت‌کننده به علت تلفات توان زیاد بر روی ترانزیستور خیلی کم است.
- در تقویت‌کننده کلاس B، جریان بایاس کلکتور برابر صفر است. به عبارت دیگر ترانزیستور در نیمی از دوره تناوب سیگنال ورودی هدایت می‌کند، یعنی زاویه هدایت ترانزیستور ۱۸۰° است. بازده این تقویت‌کننده نسبت به تقویت‌کننده کلاس A بهتر است ولی مسأله غیرخطی بودن مشخصه (اعوجاج عبور از صفر) استفاده از آن را دچار مشکل می‌کند.
- در تقویت‌کننده کلاس AB، جریان بایاس کلکتور قدری از صفر بزرگتر است. به تعبیر دیگر ترانزیستور در بیش از نیمی از دوره تناوب سیگنال ورودی هدایت کند و زاویه هدایت ترانزیستور از ۱۸۰° بزرگتر است. بازده این تقویت‌کننده کمتر از کلاس B است ولی مشکل غیرخطی بودن مشخصه برطرف شده است.
- در تقویت‌کننده کلاس C، بایاس ترانزیستور در ناحیه قطع صورت می‌گیرد. یعنی زاویه هدایت ترانزیستور کوچکتر از ۱۸۰° است. از این تقویت‌کننده در فرکانسهای رادیویی استفاده می‌شود و مورد بحث این کتاب نمی‌باشد.

- حداکثر بازده تقویت‌کننده کلکتور مشترک معمولی که در کلاس A کار کند معادل ۲۵٪ است. با استفاده از بایاس منبع جریان، حداکثر بازده این تقویت‌کننده تا ۲۵٪ قابل افزایش است.
- در آرایش پوش‌پول دو ترانزیستور NPN و PNP به صورت زوج مکمل قرار می‌گیرند. در این آرایش با بایاس هر دو ترانزیستور در کلاس B می‌توان به بازده ۷۸٪ رسید. اگر بایاس هر دو ترانزیستور در کلاس AB صورت گیرد بازده قدری کم می‌شود ولی مشکل اعوجاج عبور از صفر برطرف خواهد شد.
- در مواردی که در خروجی تقویت‌کننده‌های قدرت به میزان جریانهایی زیادی نیاز است، می‌توان از ترکیبهای دارلینگتون، زیگلای و PMOS استفاده نمود.
- برای افزایش مقاومت ورودی آرایش پوش‌پول، می‌توان به جای دیودهای بایاس از دو امیتر فالوئر استفاده کرد.
- با توجه به اینکه طبقات خروجی در معرض اتصال کوتاه شدن قرار دارند، لازم است از مدارهای محدودکننده که جریان خروجی را کنترل می‌نمایند، استفاده نمود.
- با توجه به اینکه در قطعات نیمه‌هادی نباید دمای پیوند از حد مشخصی تجاوز نماید، لازم است در مواردی که باید توان زیادی در قطعه تلف شود از گرم‌ماخور استفاده کرد.

۸-۱۲ مسائل

۱. در مدار شکل م-۱ با فرض $V_{BE} = 0.6V$, $I_Q = 1mA$, $V_{CE}(sat) = 0.2V$, $V_{CC} = 6V$ مشخصه انتقالی $v_O - v_I$ و بازده در حالت‌های $R_L = 1K\Omega$ و $R_L = 10K\Omega$ را به دست آورید.

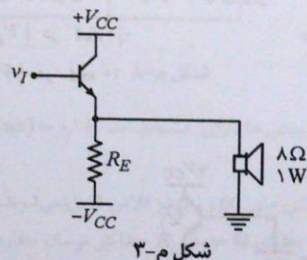


شکل م-۱

۸-۱۲ مسائل

۲. مدار شکل م-۱ را در نظر بگیرید. با فرض اینکه $R_L = V_{CC}/I_Q$, $v_{CE}(sat) = 0$ و مدار با یک موج مربعی تحریک شود؛ خروجی یک موج مربعی با تغییرات از $-V_{CC}$ تا $+V_{CC}$ خواهد بود. برای این شرایط شکل موجهای v_O , i_C و v_{CE} را رسم کنید و متوسط توان تلف شده توسط ترانزیستور را به دست آورید و نتیجه را با حالت شکل موجهای سینوسی مقایسه کنید.

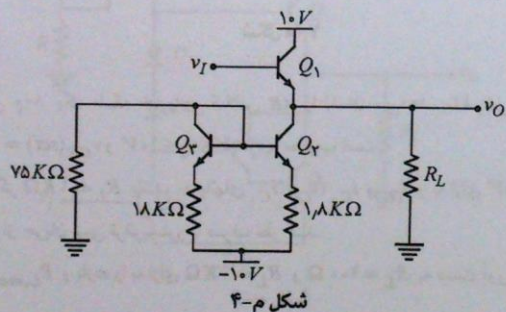
۳. مقدار R_E و V_{CC} را در مدار شکل م-۳ طوری تعیین کنید که توان $1W$ با بیشترین بازده به بلندگوی 8Ω منتقل شود. بازده را نیز حساب کنید.



شکل م-۳

۴. در مدار شکل م-۴، با فرض $v_{CE}(sat) = 0.2V$, $V_{BE} = 0.7V$ و صرف‌نظر از جریان بیس ترانزیستورها

- الف) به ازای R_L برابر $2K\Omega$ و $20K\Omega$ ، مقادیر $v_{O,min}$, $v_{O,max}$ و بازده را به دست آورید.
ب) مقاومت R_L را طوری تعیین کنید که بازده حداکثر شود و مقدار آن را به دست آورید.



شکل م-۴

۵. رابطه زیر (رابطه ۱۰-۱۲ متن درس) را اثبات کنید.

$$P_C = \frac{V_{CC}^2}{R_E} - \frac{1}{2} V_{om}^2 \left(\frac{1}{R_L} + \frac{1}{R_E} \right)$$

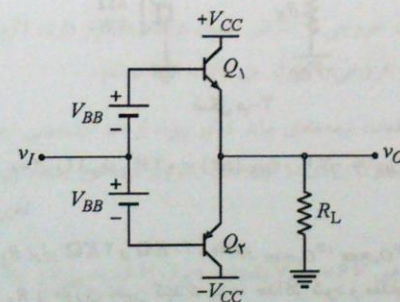
۶. یک طبقه خروجی کلاس B با منبع تغذیه $\pm 10V$ و مقاومت داخلی 10Ω موجود است. حداکثر ولتاژ موج مربعی که روی بار 10Ω در خروجی می‌تواند ظاهر شود چقدر است؟

۷. شکل م-۷ یک طبقه خروجی کلاس AB با جریان نقطه کار $1mA$ را نشان می‌دهد. مطلوب است تعیین V_{BB} مورد نیاز برای نقطه کار در حالت‌های زیر:

الف) $|V_{BE}| = 0.7V$ در $1mA$

ب) $|V_{BE}| = 0.7V$ در $10mA$

ج) $I_S = 10^{-14}A$



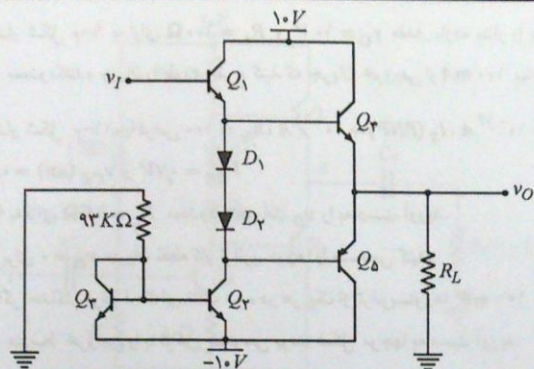
شکل م-۷

۸. شکل م-۸ یک طبقه خروجی کلاس AB را نشان می‌دهد. با فرض $V_{BE} = 0.7V$,

$v_{CE}(sat) = 0.2V$ و $-10V \leq v_I \leq 10V$ ، مطلوب است

الف) اگر $R_L = 1K\Omega$ باشد، جریانهای i_{C1} ، i_{C2} ، i_{D1} و i_{D2} را به ازای $v_O = 5V$ به دست آورید. از جریان بیس ترانزیستورها صرف نظر کنید.

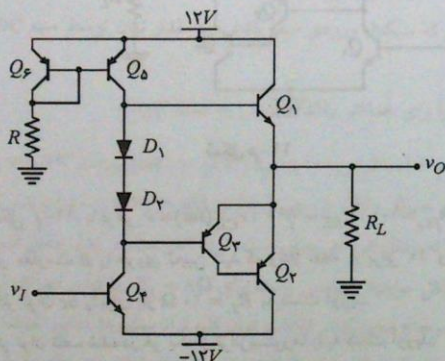
ب) $P_{L,max}$ و بازده را به ازای $R_L = 2K\Omega$ و $R_L = 200\Omega$ به دست آورید.



شکل م-۸

۹. در مدار شکل م-۹، ترانزیستورها دارای مشخصات $v_{CE}(sat) = 0.2V$ ، $V_{BE} = 0.6V$ و $\beta_{fe} = 50$ هستند.

الف) با فرض اینکه ترانزیستورهای Q_1 و Q_2 در کلاس B بایاس شوند، حداکثر مقدار مقاومت R را طوری به دست آورید که به ازای $R_L = 80\Omega$ حداکثر نوسان متقارن خروجی را داشته باشیم. ب) در صورتی که حداکثر توان ترانزیستورهای Q_1 و Q_2 برابر $400mW$ باشد، حداقل مقاومت بار R_L که می‌توان به مدار متصل نمود تا به ترانزیستورهای Q_1 و Q_2 آسیب نرسد چقدر است؟



شکل م-۹

۱۰. در مدار شکل م-۹ به ازای $R_L = 100\Omega$ و $v_O = 10V$ مقدار بازده مدار را به دست آورید. مدار محدودکننده جریان را طوری طرح کنید که جریان خروجی از $100mA$ بیشتر نشود.

۱۱. در مدار شکل م-۱۱، با فرض $h_{fe} = 100$ ، $I_S(PNP) = 10^{-15}A$ ، $I_S(NPN) = 10^{-14}A$ ،

$$V_{BE} = 0.7V \text{ و } v_{CE(sat)} = 0.1V$$

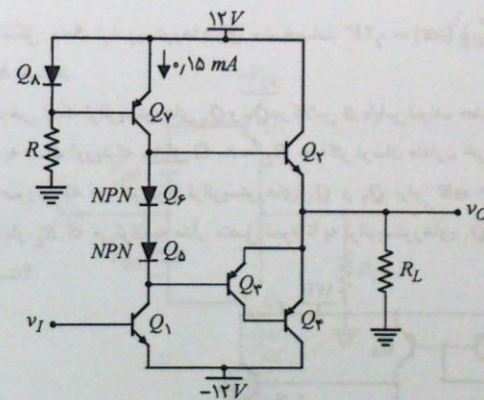
الف) به ازای $R_L = 1K\Omega$ محدوده تغییرات v_O را به دست آورید.

ب) برای $v_O = 0$ جریان نقطه کار ترانزیستورها را مشخص کنید.

ج) اگر حداکثر توان لحظه‌ای تلف شده در هر یک از ترانزیستورها $100mW$ باشد، بیشترین

توان متوسط خروجی را با فرض سینوسی بودن شکل موجها به دست آورید.

د) در شرایط بند (ج)، R_L و حداکثر جریان ترانزیستورهای Q_3 و Q_4 را تعیین کنید.



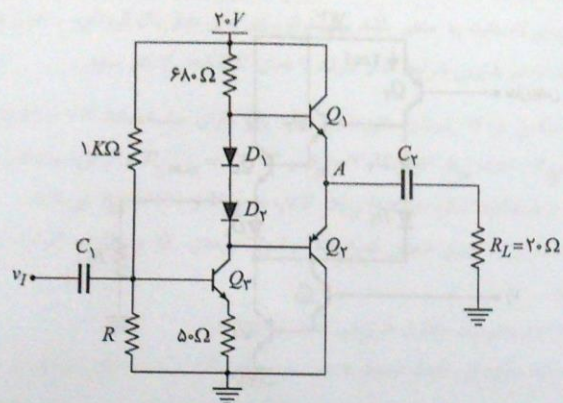
شکل م-۱۱

۱۲. در مدار شکل م-۱۲، با فرض $V_{BE} = 0.6V$ ، $v_{CE(sat)} = 0$ ، $h_{fe1} = h_{fe2} = 50$ و $h_{fe3} = 100$ ،

الف) مقدار مقاومت R را طوری تعیین کنید که ولتاژ نقطه A برابر $10V$ ولت شود.

ب) حداکثر توان ac را برای بار $R_L = 20\Omega$ به دست آورید.

ج) حداکثر توان تلف شده در هر یک از ترانزیستورها را به دست آورید.



شکل م-۱۲

۱۳. در مدار شکل م-۱۲ برای هر یک از ترانزیستورهای Q_1 و Q_2 ، $T_{j,max} = 175^\circ C$ و $\theta_{jc} = 50^\circ C/W$ می‌باشد. برای عملکرد مدار در دمای $100^\circ C$ چه گرماخوری لازم است؟

۱۴. در مدار مسأله ۱۲ و با منظور نمودن مفروضات مسأله ۱۱ مطلوب است،

الف) در صورت یکسان بودن مشخصه انتقالی ترانزیستورهای Q_1 و Q_2 و دیودهای D_1 و D_2 ،

D_2 ، جریان نقطه کار ترانزیستورها و دیودها چقدر است؟

ب) در صورتی که سیگنال ورودی صفر باشد، چه مقدار توان توسط منبع DC به مدار تحویل

داده می‌شود؟

ج) بازده مدار را برای حداکثر ولتاژ خروجی به دست آورید.

۱۵. در مدار شکل م-۱۵، با فرض $h_{fe} = 100$ ، $V_{BE} = 0.7V$ و $v_{CE(sat)} = 0.2V$ ،

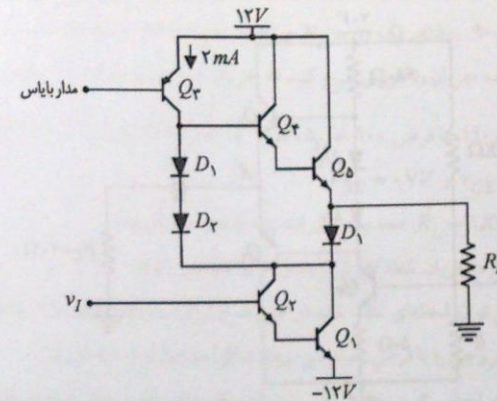
الف) حداکثر و حداقل ولتاژ خروجی را به ازای $R_L = 8\Omega$ به دست آورید.

ب) در حالتی که ولتاژ خروجی صفر است، توان تلف شده در مدار چقدر است؟

ج) چنانچه شکل موجها سینوسی باشد، برای $R_L = 8\Omega$ ، بازده و حداکثر توان متوسط بار را

قبل از وقوع اعوجاج معین کنید. (تلفات توان کلیه ترانزیستورها منظور شود).

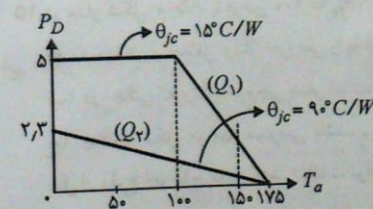
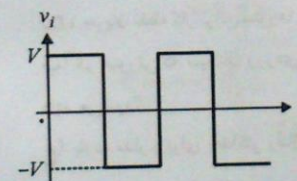
د) در شرایط بند (ج) حداکثر توان لحظه‌ای تلف شده در ترانزیستورهای خروجی چقدر است؟



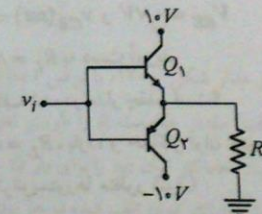
شکل م-۱۵

۱۶. در مدار شکل م-۱۶ ترانزیستورهای Q_1 و Q_2 دارای $v_{CE(sat)} = 1V$ بوده و منحنی کاهش توان آنها نیز نشان داده شده است.

الف) در صورتی که دامنه سیگنال ورودی v_i طوری باشد که در هر نیم سیکل از ورودی یکی از ترانزیستورهای Q_1 یا Q_2 به حالت اشباع برود، توان دریافتی توسط بار R_L ، توان تحویل داده شده توسط هر یک از منابع و بازده مدار را حساب کنید.



شکل م-۱۶



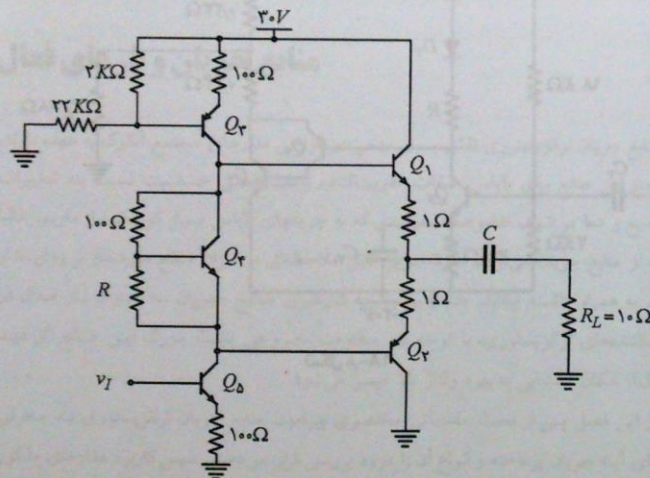
ب) در صورتی که دامنه v_i متغیر باشد برای ترانزیستورهای مدار یک گرماخور مناسب طوری انتخاب کنید که در بدترین شرایط مدار بتواند تا دمای $T_a = 45^\circ C$ کار نماید.

۱۷. در مدار شکل م-۱۷ ترانزیستورهای Q_1 و Q_2 دارای مشخصات $v_{CE(sat)} = 1V$ ، $V_{BE} = 0.7V$ ، $h_{fe} = 80$ ، $\theta_{JC} = 30^\circ C/W$ ، $T_{j,max} = 200^\circ C$ و ترانزیستورهای Q_3 و Q_4 دارای مشخصات $v_{CE(sat)} = 0.5V$ ، $V_{BE} = 0.7V$ ، $h_{fe} = 120$ می‌باشند. الف) مقاومت R را طوری تعیین کنید که ترانزیستورهای Q_1 و Q_2 در آستانه هدایت بایاس شوند.

ب) حداکثر دامنه نوسان متقارن خروجی مدار را تعیین کنید.

ج) حداکثر توان خروجی (توان تحویل داده شده به بار) و حداکثر بازده طبقه خروجی و حداکثر توان لحظه‌ای هر یک از ترانزیستورهای Q_1 و Q_2 را به دست آورید.

د) در صورتی که از یک گرماخور با مقاومت حرارتی $\theta_{sa} = 40^\circ C/W$ برای ترانزیستورهای Q_1 و Q_2 استفاده شود، مدار تا چه دمایی (T_a) کار می‌کند؟ دمای بدنه ترانزیستورها (T_c) در این حالت چقدر است؟



شکل م-۱۷

۱۸. در مدار شکل م-۱۸ با فرض $V_{BE} = 0.7V$, $v_{CE(sat)} = 0.5V$ و $h_{fe_1} = h_{fe_2} = 20$ ،

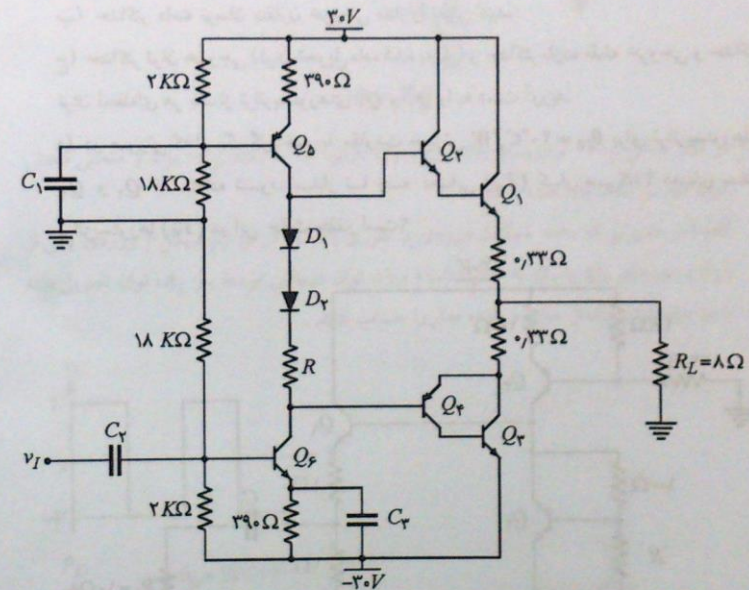
$$h_{fe_1} = h_{fe_2} = h_{fe_3} = h_{fe_4} = 80$$

الف) نقش دیودهای D_1 و D_2 و مقاومت‌های 0.33Ω در مدار چیست؟

ب) هر یک از ترانزیستورهای Q_1 تا Q_4 به چه منظوری در مدار به کار رفته‌اند؟

ج) مقاومت R را طوری تعیین کنید که ترانزیستورهای Q_1 تا Q_4 در آستانه هدایت بایاس شوند.

د) حداکثر دامنه مثبتی که ولتاژ خروجی در این مدار می‌تواند داشته باشد، چقدر است؟



شکل م-۱۸

۱۳

منابع جریان و بارهای فعال

منابع جریان ترانزیستوری نقش بسیار مهمی در طراحی مدارهای مجتمع آنالوگ به عهده دارند. استفاده از این منابع برای بایاس طبقات تقویت‌کننده باعث کاهش حساسیت نسبت به تغییرات ولتاژ منبع و دما می‌شود. خصوصاً در مواردی که به جریانهای بایاس بسیار کوچک نیاز داریم، غالباً استفاده از منابع جریان می‌تواند صرفه‌جویی قابل ملاحظه‌ای در میزان سطح مورد نیاز بر روی مدار مجتمع به همراه داشته باشد. همچنین با به کارگیری منابع جریان به عنوان بار فعال در تقویت‌کننده‌های ترانزیستوری، با توجه به مقاومت خروجی بسیار بزرگ این منابع (از دید سیگنال)، امکان دستیابی به بهره ولتاژ بالا میسر می‌شود.

در این فصل پس از بحث مقدماتی مختصری پیرامون منابع جریان ترانزیستوری به معرفی مدارهای آینه جریان پرداخته و انواع آن را مورد بررسی قرار می‌دهیم. سپس کاربرد مدارهای مذکور را به عنوان بار فعال در تقویت‌کننده‌های آمپتر مشترک و تفاضلی مورد مطالعه قرار خواهیم داد.

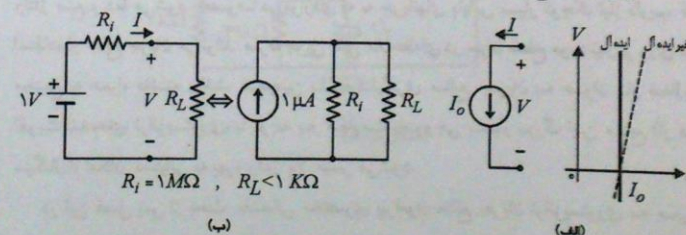
۱-۱۳ منبع جریان ایده‌آل

یک منبع جریان ایده‌آل بنابه تعریف، عنصری مداری است که جریان آن از ولتاژ دو سرش مستقل باشد و یا به عبارت دیگر تغییرات ولتاژ دو سر آن بر روی جریانش تأثیری نداشته باشد. به تعبیر دیگر یک منبع جریان ایده‌آل باید از مقاومت داخلی (خروجی) بسیار بزرگ (بی‌نهایت) برخوردار باشد. منابع جریانی که در عمل با آنها سروکار داریم از مقاومت داخلی بزرگ برخوردارند و چنانچه مقاومت بار متصل به آنها در مقایسه با مقاومت داخلی بسیار کوچک باشد، جریان بار از ولتاژ دو سرش تا حد قابل قبولی مستقل خواهد شد. مثلاً یک منبع ولتاژ یک ولتی سری شده با یک مقاومت $1M\Omega$ برای مقاومت‌های بار کمتر از $1K\Omega$ به صورت یک منبع جریان عمل خواهد کرد. در شکل ۱-۱۳ مشخصه منبع جریان ایده‌آل و غیرایده‌آل و نیز مدار منبع جریان غیرایده‌آل نمایش داده شده است.

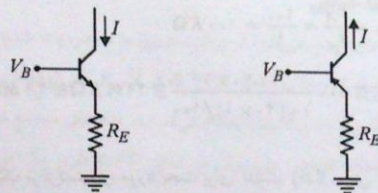
۲-۱۳ منابع جریان ترانزیستوری

منابع جریان ترانزیستوری با طرح‌های بسیار متنوعی در مدارهای مجتمع و غیرمجتمع مورد استفاده قرار می‌گیرند که درجه ایده‌آل بودن آنها به میزان پیچیدگی طراحی و پایداری عناصر به کار رفته در آنها بستگی دارد. در این بخش ابتدا به نمونه‌های ساده‌ای از منابع جریان ترانزیستوری اشاره نموده و با ارائه راه‌ج‌های مناسب برای رفع معایب آنها، مدارهای کاملتر و در عین حال پیچیده‌تری را مطرح می‌کنیم. همان طور که خواهیم دید در هر مرحله سعی می‌شود با افزایش مقاومت داخلی منبع به وضعیت ایده‌آل آن نزدیکتر شویم.

ساده‌ترین مدار منبع جریان مطابق شکل ۲-۱۳ از یک ترانزیستور و یک مقاومت امیتر (R_E)



شکل ۱-۱۳: الف) مشخصه منبع جریان ایده‌آل و غیرایده‌آل، ب) مدار یک منبع جریان غیرایده‌آل ساده



شکل ۲-۱۳: طرح اساس منبع جریان تک ترانزیستوری

که در آن ولتاژ بیس به نحوی تثبیت شده است، تشکیل می‌شود. همان گونه که در شکل دیده می‌شود بسته به نوع ترانزیستور، منبع می‌تواند جریان بکشد و یا جریان بدهد. در هر حال جریان خروجی I از رابطه زیر به دست می‌آید:

$$I = \left| \frac{V_B - V_{BE}}{R_E} \right| \quad (۱-۱۳)$$

مقاومت داخلی منبع در این مدار همان مقاومت خروجی از دید کلکتور بوده و با تقریب مناسبی از رابطه $10^9 - 10^6$ برابر است با

$$R_o \cong r_o \frac{1 + g_m R_E}{1 + g_m R_E / h_{fe}} \quad (۲-۱۳)$$

که در آن r_o ، g_m و h_{fe} پارامترهای ترانزیستور می‌باشند.

مثال ۱-۱۳: در مدار شکل ۲-۱۳ با فرض $V_{BE} = 0.7V$ ، $V_B = 1.7V$ ، $R_E = 1K\Omega$ و $V_A = 100V$ و $h_{fe} = 100$ مقاومت خروجی R_o را به دست آورید.

حل:

با استفاده از رابطه ۱-۱۳ جریان $I = I_C$ برابر است با

$$I = I_C = \frac{1.7 - 0.7}{1} = 1mA$$

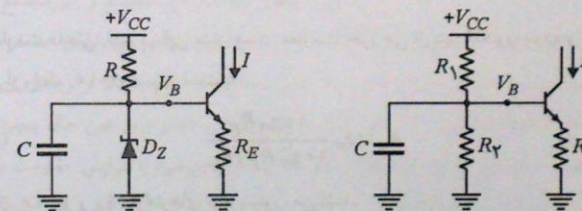
$$g_m = \frac{I_C}{V_T} = \frac{1}{0.025} = 40 \frac{mA}{V}$$

$$r_o = \frac{V_A}{I_C} = \frac{100}{1} = 100 \text{ K}\Omega$$

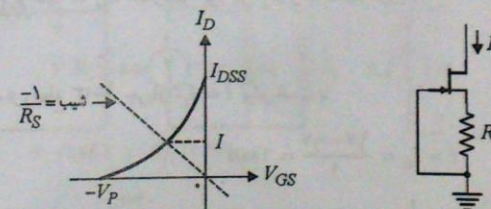
$$R_o \cong 100 \cdot \frac{1 + 40 \times 1}{1 + (40 \times 1)/100} \cong 2929 \text{ K}\Omega \cong 2.9 \text{ M}\Omega$$

در منبع جریان تک ترانزیستوری مورد بحث برای تثبیت ولتاژ بیس می‌توان از مدارهای ساده‌ای مطابق شکل ۳-۱۳ استفاده نمود. در این مدارها وجود خازن C باعث حذف تغییرات اندک ولتاژ منبع خواهد شد.

لازم به یادآوری است که با استفاده از $JFET$ نیز می‌توان منبع جریان طراحی نمود. یک مدار ساده از این نوع در شکل ۴-۱۳ نشان داده شده است. همان طور که می‌بینیم مدار اصطلاحاً خودبایاس است و با تغییر R_S می‌تواند جریانی بین صفر تا I_{DSS} را تأمین نماید. مشکل این مدار در مقایسه با مدار BJT مقاومت خروجی کمتر آن می‌باشد.



شکل ۳-۱۳: مدارهای ساده تثبیت ولتاژ بیس



شکل ۴-۱۳: طرح یک منبع جریان ساده با $JFET$

۳-۱۳ مدارهای آینه جریان

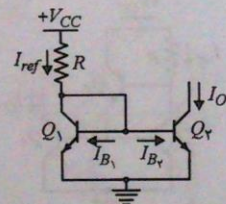
به طور کلی مدارهای منبع جریان تک ترانزیستوری با محدودیت شدید مقاومت خروجی مواجه‌اند. این محدودیت با توجه به رابطه ۲-۱۳ که در آن R_o نمی‌تواند از $h_{fe} r_o$ بیشتر شود (در شرایط حدی، هنگامی که $g_m R_E \gg h_{fe}$) معلوم می‌شود. در مدارهای مجتمع منابع جریان با استفاده از ترانزیستورهای کاملاً مشابه طراحی می‌شوند. در شکل ۵-۱۳ طرح یک منبع جریان ساده از این نوع دیده می‌شود. در این مدار به علت مشابه بودن ترانزیستورها و تساوی ولتاژ V_{BE} آنها جریان کلکتور I_{C1} با I_{C2} برابر می‌شود. به همین دلیل به این مدار آینه جریان گفته می‌شود. به راحتی می‌توان نشان داد که جریان خروجی از رابطه زیر به دست می‌آید:

$$I_O = I_{C2} = \frac{I_{ref}}{1 + \frac{1}{h_{fe}}} \quad (3-13)$$

که در آن $I_{ref} = (V_{CC} - V_{BE})/R$ می‌باشد. ضمناً در صورتی که V_{CC} به اندازه کافی از V_{BE} بزرگتر باشد، اثر تغییرات حرارتی V_{BE} بر I_{ref} قابل صرف‌نظر خواهد بود.

در رابطه ۳-۱۳ علت نابرابر شدن I_O و I_{ref} وجود جریان بیس ترانزیستورهاست. حتی چنانچه از جریان بیس ترانزیستورها نیز صرف‌نظر کنیم، به علت وجود ولتاژ اِرلی (V_A) جریان I_C ترانزیستورها تا حدی تابع ولتاژ V_{CE} بوده و بنابراین I_O و I_{ref} دقیقاً مساوی نخواهند بود. از رابطه ۴-۱۱ (جلد اول کتاب) داریم

$$I_C = I_S \left(1 + \frac{V_{CE}}{V_A} \right) e^{V_{BE}/V_T} \quad (4-13)$$



شکل ۵-۱۳: مدار آینه جریان

$$\frac{I_O}{I_{ref}} \cong \frac{I_{C_2}}{I_{C_1}} = \frac{1 + \frac{V_{CE_2}}{V_{A_2}}}{1 + \frac{V_{CE_1}}{V_{A_1}}} = \frac{1 + \frac{V_{CE_2}}{V_A}}{1 + \frac{V_{BE}}{V_A}} \quad (5-13)$$

در معادله فوق از مشابه بودن ترانزیستورها استفاده شده است. مثلاً چنانچه $V_{CE_2} = 25V$

و $V_A = 100V$ باشد، $V_{BE} = 0.7V$ و I_O/I_{ref} برابر است با

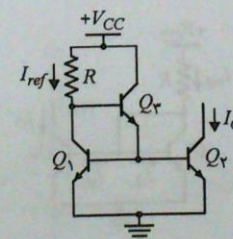
$$\frac{I_O}{I_{ref}} \cong \frac{1 + 25/100}{1 + 0.7/100} \cong 1.24$$

ملاحظه می‌شود که در نظر نگرفتن ولتاژ اِرلی حدود ۲۴ درصد خطا در جریان خروجی ایجاد می‌نماید. خطای ناشی از جریانهای بیس ترانزیستورها را می‌توان با اضافه نمودن یک ترانزیستور مطابق شکل ۶-۱۳ تا حد زیادی کاهش داد. در این مدار جریانی که از I_{ref} کم می‌شود جریان بیس Q_3 است که خود از مجموع جریانهای بیس Q_1 و Q_2 ، به اندازه $(h_{fe} + 1)$ برابر کمتر است. بنابراین معادله ۳-۱۳ به صورت زیر اصلاح می‌شود:

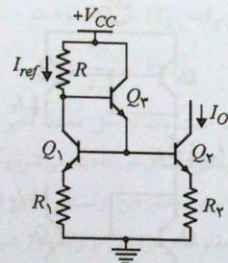
$$I_O = I_{C_2} = \frac{I_{ref}}{1 + \frac{2}{h_{fe}(h_{fe} + 1)}} \quad (6-13)$$

به منظور افزایش مقاومت خروجی منبع جریان از یک مقاومت اضافی در امیتر ترانزیستورها استفاده می‌کنند (شکل ۷-۱۳). برای این مدار می‌توان نوشت

$$V_{BE_1} + R_1 I_{E_1} = V_{BE_2} + R_2 I_{E_2} \quad (7-13)$$



شکل ۶-۱۳: تأمین جریان بیس Q_1 و Q_2 توسط ترانزیستور Q_3



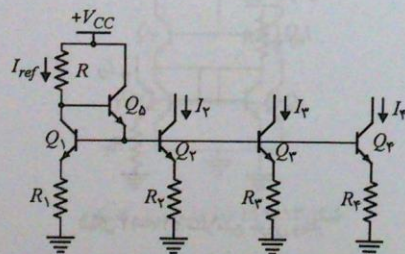
شکل ۷-۱۳: مدار آینه جریان با مقاومتهای امیتر

و چنانچه اختلاف ولتاژهای بیس-امیتر ترانزیستورها قابل صرف‌نظر باشد، داریم

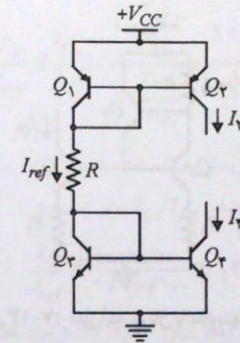
$$\frac{I_{E_2}}{I_{E_1}} = \frac{I_{C_2}}{I_{C_1}} \cong \frac{I_O}{I_{ref}} = \frac{R_1}{R_2} \Rightarrow I_O = \frac{R_1}{R_2} I_{ref} \quad (8-13)$$

چنانچه به چند منبع جریان با جریانهای مختلف نیاز داشته باشیم ترانزیستورهای خروجی را به صورت شکل ۸-۱۳ با هم موازی نموده و با انتخاب مقادیر مناسب برای مقاومتهای امیتر آنها جریانهای دلخواه را تأمین می‌کنیم.

همه منابع جریانی که تا به حال مورد بررسی قرار دادیم به عنوان کشنده جریان عمل می‌کردند. به عبارت دیگر جهت مثبت جریان از بار به منبع بود. در صورتی که بخواهیم منبع، جریان مثبت به بار بفرستد کافی است ترانزیستورهای آینه جریان را PNP انتخاب کنیم. در شکل ۹-۱۳ آینه جریان بالایی دهنده جریان مثبت و پایینی کشنده جریان می‌باشد.



شکل ۸-۱۳: ایجاد چندین منبع جریان با جریانهای مختلف



شکل ۱۳-۹: دو منبع جریان دهنده و کشنده جریان

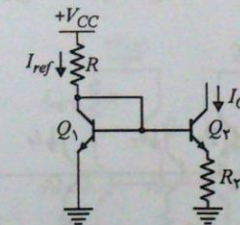
منبع جریان ویدلر^۱

مدار این نوع منبع جریان در شکل ۱۳-۱۰ نمایش داده شده است. این منبع دارای مقاومت امیتر بزرگ بوده و بدین لحاظ در مواردی که جریان کمی مورد نیاز باشد به کار می‌رود. با توجه به شکل داریم

$$V_{BE1} - V_{BE2} - R_Y I_{C2} = 0 \quad (13-9)$$

و یا

$$V_T \ln \frac{I_{C1}}{I_{S1}} - V_T \ln \frac{I_{C2}}{I_{S2}} - R_Y I_{C2} = 0 \quad (13-10)$$



شکل ۱۳-۱۰: مدار منبع جریان ویدلر

1. Widlar

و چون دو ترانزیستور مشابه‌اند ($I_{S1} = I_{S2}$) می‌توان نوشت

$$V_T \ln \frac{I_{C1}}{I_{C2}} = R_Y I_{C2} \quad (13-11)$$

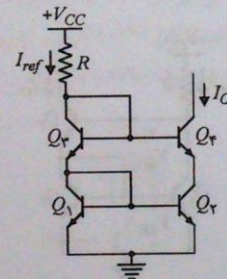
جریان خروجی I_O که همان I_{C2} است باید از حل معادله اخیر به صورت ترسیمی و یا عددی برحسب $I_{C1} \cong I_{ref}$ محاسبه شود. همان‌طور که دیده می‌شود وجود V_T در معادله به معنی وابستگی جریان خروجی به دما خواهد بود. برای حذف این وابستگی کافی است R_Y نیز به طور خطی با دما افزایش یابد. در این منبع جریان مقاومت خروجی از رابطه‌ای شبیه ۱۳-۲ پیروی می‌کند و برابر است با

$$R_O \cong r_o \left(\frac{1 + g_{m2} R_Y}{1 + g_{m2} R_Y / h_{fe}} \right) \quad (13-12)$$

منبع جریان کاسکود^۱

در این منبع جریان مقاومت امیتر R_Y که باعث افزایش مقاومت خروجی منبع می‌شود با ترانزیستور جایگزین شده است. طرح مدار در شکل ۱۳-۱۱ نمایش داده شده است. در این مدار با صرف‌نظر از جریان بیس ترانزیستورها می‌توان نوشت

$$I_O = I_{C2} = I_{C1} = I_{ref} \quad (13-13)$$



شکل ۱۳-۱۱: مدار منبع جریان کاسکود

1. Cascode

مقاومت خروجی منبع جریان کاسکود با تقریب مناسب برابر $h_{fe} r_o / 2$ می باشد که اثبات آن در مسائل آخر فصل به عهده خواننده واگذار شده است.

منبع جریان ویلسون^۱

مدار منبع جریان ویلسون در شکل ۱۳-۱۲ نشان داده شده است. با توجه به شکل می توان نوشت

$$I_{C_1} = I_{C_2} = I_{ref} - \frac{I_{C_2}}{h_{fe}} \quad (13-14)$$

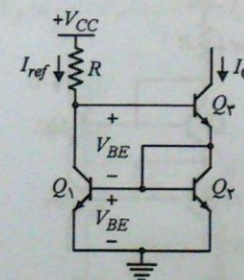
$$I_{C_1} = I_{C_2} = \frac{h_{fe} + 1}{h_{fe}} I_{C_2} - (I_{B_1} + I_{B_2}) \quad (13-15)$$

و یا

$$I_{C_1} = \frac{h_{fe} + 1}{h_{fe}} I_{C_2} - \frac{2I_{C_1}}{h_{fe}} \quad (13-16)$$

با جایگزینی I_{C_1} از معادله ۱۳-۱۶ در ۱۳-۱۴ مقدار جریان I_{C_2} که همان I_O می باشد بر حسب I_{ref} به صورت زیر به دست می آید:

$$I_O = I_{C_2} = I_{ref} \left[1 - \frac{2}{h_{fe} + 2h_{fe} + 2} \right] \quad (13-17)$$



شکل ۱۳-۱۲: مدار منبع جریان ویلسون

مزیت این مدار، همانند مدار کاسکود، در ثابت بودن I_{ref} و مستقل بودن آن از اثر اری در ترانزیستور Q_1 می باشد؛ زیرا ترانزیستور Q_3 ولتاژ کلکتور-امیتر Q_1 را در مقدار ثابت $2V_{BE}$ تثبیت نموده است. مقدار I_{ref} برابر است با

$$I_{ref} = (V_{CC} - 2V_{BE}) / R \quad (13-18)$$

همچنین در این مدار ترانزیستور Q_3 الزاماً نباید مشابه Q_1 و Q_2 باشد.

۱۳-۴ بارهای فعال

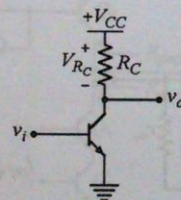
برای درک محدودیت بارهای مقاومتی و روشن شدن مزیت بارهای فعال، یک طبقه امیتر مشترک مطابق شکل ۱۳-۱۳ را در نظر می گیریم. همان طور که می دانیم برای این طبقه بهره ولتاژ به صورت زیر محاسبه می شود:

$$|A_V| = \left| \frac{v_o}{v_i} \right| \cong g_m R_C = \frac{I_C}{V_T} R_C \quad (13-19)$$

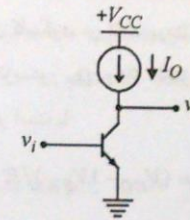
و با در نظر گرفتن $V_T = 25 mV$

$$|A_V| = 40 V_{RC} \leq 40 V_{CC} \quad (13-20)$$

بنابراین در یک طبقه امیتر مشترک بهره ولتاژ توسط مقدار منبع ولتاژ محدود می شود و مثلاً چنانچه $V_{CC} = 5V$ باشد، مقدار این بهره از ۲۰۰ تجاوز نخواهد کرد. حال اگر به جای مقاومت R_C از یک منبع جریان استفاده کنیم (شکل ۱۳-۱۴)، این منبع ضمن تأمین جریان بایاس ترانزیستور، در مدار معادل سیگنال نقش یک مقاومت بار بزرگ را ایفا می نماید. در این حالت بهره



شکل ۱۳-۱۴: مدار یک طبقه امیتر مشترک، با بار مقاومتی



شکل ۱۳-۱۴: مدار یک طبقه امپتر مشترک، با بار منبع جریان

ولتاژ برابر $g_m(r_o \parallel R_o)$ خواهد بود، که در آن R_o مقاومت خروجی منبع جریان و r_o پارامتر ترانزیستور است. اما معمولاً $R_o \gg r_o$ است، بنابراین خواهیم داشت

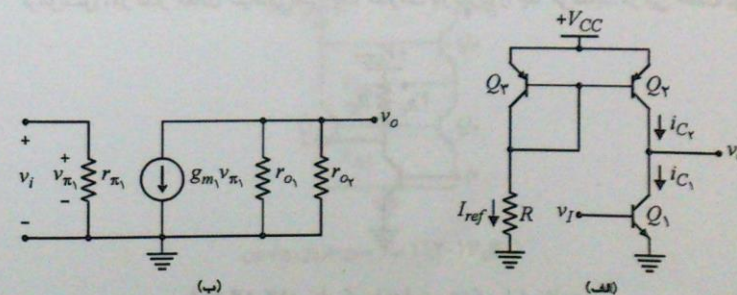
$$|A_V| = g_m(r_o \parallel R_o) \cong g_m r_o = \frac{I_C}{V_T} \cdot \frac{V_A}{I_C} = \frac{V_A}{V_T} = 40 V_A \quad (21-13)$$

به عبارت دیگر در مدار امپتر مشترک با بار فعال، بهره ولتاژ توسط ولتاژ ارلی ترانزیستور (V_A) محدود می‌شود.

مدار امپتر مشترک با بار فعال

مدار شکل ۱۳-۱۵ را در نظر بگیرید. در این مدار به جای منبع جریان مدار ۱۳-۱۴ از مدار آینه جریان استفاده شده است. با توجه به مدار معادل سیگنال نشان داده شده در شکل ۱۳-۱۵ ب می‌توان نوشت

$$A_V = \frac{v_o}{v_i} = -g_{m1}(r_{o1} \parallel r_{o2}) = -g_{m1} \left(\frac{V_{A1}}{I_{C1}} \parallel \frac{V_{A2}}{I_{C2}} \right) \quad (22-13)$$



شکل ۱۳-۱۵: مدار امپتر مشترک با بار فعال و مدار معادل سیگنال کوچک آن

مثال ۲-۱۳: در مدار شکل ۱۳-۱۵ با فرض $V_{A1} = V_{A2} = 100V$ و $I_{C1} = I_{C2} = 1mA$ بهره ولتاژ A_V را به دست آورید.

حل:

از رابطه ۲۲-۱۳ داریم

$$A_V = -40(100 \parallel 100) = -2000$$

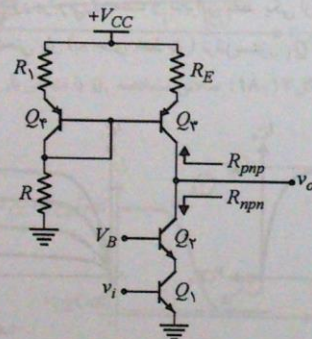
بدیهی است که افزایش بیشتر بهره از طریق اضافه نمودن مقاومت در مدار امپتر ترانزیستورهای آینه جریان و نیز به کارگیری دو ترانزیستور به جای Q_1 مطابق شکل ۱۳-۱۶ میسر می‌باشد.

می‌توان نشان داد که زوج Q_1 و Q_2 به صورت یک ترانزیستور معادل با امپدانس خروجی $R_{nnp} \cong \beta r_{o1}$ و بهره ولتاژ تقریباً مساوی $-g_m R_{pnp}$ عمل می‌کند. به عبارت دیگر برای مدار شکل ۱۳-۱۶ می‌توان نوشت

$$R_o = R_{pnp} \parallel R_{nnp} = R_{pnp} \parallel \beta r_{o1} \quad (23-13)$$

$$A_V = \frac{v_o}{v_i} = -g_m R_{pnp} \quad (24-13)$$

که در آن g_m هدایت انتقالی ترانزیستور Q_1 (یا Q_2) و R_{pnp} مقاومت دیده شده از کلکتور ترانزیستور Q_3 می‌باشد.

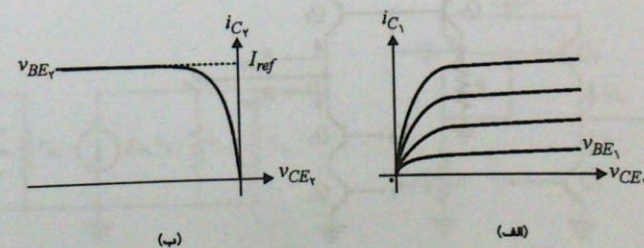
شکل ۱۳-۱۶: مدار امپتر مشترک با بار فعال که در آن مقاومت‌های R_{pnp} و R_{nnp} نسبت به مدار ۱۳-۱۵ بزرگتر شده‌اند

تحلیل سیگنال بزرگ مدار شکل ۱۳-۱۵ نیز به نوبه خود جالب است؛ زیرا یک مدار امیتر مشترک با بار فعال می‌تواند در طبقات نهایی یک تقویت‌کننده چند طبقه و یا به صورت یک تقویت‌کننده یک طبقه، با سیگنال بزرگ سروکار داشته باشد که در این صورت استفاده از روابط بهره ولتاژ سیگنال کوچک در مورد آن مناسب نخواهد بود. برای رسیدن به رابطه $v_O - v_I$ در سیگنالهای بزرگ تحلیل خود را ابتدا با یک بحث توصیفی در مورد وضعیت منحنی بار در مشخصه Q_1 که در واقع جایگزین خط بار DC گردیده آغاز می‌کنیم. همان طور که از شکل ۱۳-۱۵ پیداست در تعیین نقطه کار ترانزیستور Q_1 به جای خط بار که در حالت بار مقاومتی داشتیم اکنون یک منحنی بار خواهیم داشت که در حقیقت منحنی مشخصه خروجی ترانزیستور Q_1 است. برای درک بهتر این مطلب روابط بین جریانهای کلکتور و ولتاژهای کلکتور-امیتر ترانزیستورهای Q_1 و Q_2 را به صورت زیر در نظر می‌گیریم:

$$i_{C_1} = i_{C_2} \quad (۱۳-۲۵)$$

$$v_{CE_1} = V_{CC} + v_{CE_2} \quad (۱۳-۲۶)$$

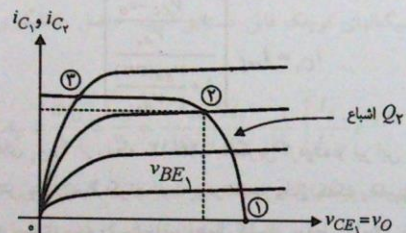
در شکل ۱۳-۱۷ مشخصه‌های خروجی ترانزیستورهای Q_1 و Q_2 نشان داده شده‌اند. توجه کنید که اولاً منحنی‌های مشخصه به ازای پارامتر v_{BE} (به جای i_B) رسم شده‌اند و ثانیاً در مورد Q_2 با در نظر گرفتن PNP بودن این ترانزیستور مشخصه خروجی در ربع دوم قرار می‌گیرد. برای این ترانزیستور جریان کلکتور برابر I_{ref} است و بنابراین فقط یکی از منحنی‌های مشخصه رسم شده است. در حقیقت منحنی بار (به جای خط بار) ترانزیستور Q_1 بر اساس این منحنی ترسیم خواهد شد.



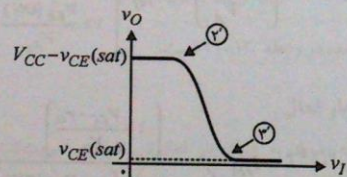
شکل ۱۳-۱۷: مشخصه‌های خروجی ترانزیستورهای Q_1 و Q_2

با توجه به روابط ۱۳-۲۵ و ۱۳-۲۶ باید محور جریان کلکتورها را بر هم منطبق نموده و برای تمام مقادیر v_{CE_1} ولتاژ V_{CC} را با آن جمع نمود تا v_{CE_1} حاصل شود. به عبارت دیگر برای به دست آوردن منحنی بار باید مشخصه Q_2 را به اندازه V_{CC} به سمت راست انتقال داد. در شکل ۱۳-۱۸ این منحنی بار بر روی مشخصه Q_1 ترسیم شده است.

فرض کنید $v_I = 0$ ، در این صورت Q_1 قطع بوده و Q_2 در مرز قطع و اشباع می‌باشد (نقطه ۱). با افزایش ولتاژ ورودی تا نقطه ۲ ولتاژ خروجی تغییر چندانی نشان نمی‌دهد، زیرا ترانزیستور Q_2 همچنان در ناحیه اشباع است. با افزایش بیشتر ورودی و قبل از رسیدن به نقطه ۳ هر دو ترانزیستور در ناحیه فعال بوده و ولتاژ خروجی به شدت تابع ولتاژ ورودی است. با عبور از نقطه ۳ ترانزیستور Q_1 وارد ناحیه اشباع شده و ولتاژ v_O به سمت صفر میل می‌کند. منحنی مشخصه انتقالی $(v_O - v_I)$ این مدار در شکل ۱۳-۱۹ نشان داده شده است. نقاط ۲' و ۳' منظر نقاط ۲ و ۳ در شکل ۱۳-۱۸ می‌باشد.



شکل ۱۳-۱۸: منحنی مشخصه Q_1 با منحنی بار



شکل ۱۳-۱۹: منحنی مشخصه انتقالی مدار شکل ۱۳-۱۵

معادله مشخصه انتقالی در فاصله دو نقطه مذکور را می‌توان با نوشتن روابط سیگنال بزرگ جریان کلکتورها به صورت زیر به دست آورد:

$$i_{C_1} = I_{S_1} e^{v_i/V_T} \left(1 + \frac{v_{CE_1}}{V_{A_1}} \right) \quad (27-13)$$

$$i_{C_2} = I_{S_2} e^{v_{EB_2}/V_T} \left(1 + \frac{v_{EC_2}}{V_{A_2}} \right) \quad (28-13)$$

$$i_{C_2} = I_{ref} = I_{S_2} e^{v_{EB_2}/V_T} \left(1 + \frac{v_{EC_2}}{V_{A_2}} \right) \quad (29-13)$$

که در آنها V_{A_1} و V_{A_2} ولتاژهای ارلی ترانزیستورهای NPN و PNP هستند. با تقسیم طرفین معادلات ۲۸-۱۳ و ۲۹-۱۳ بر هم و با توجه به مشابه بودن Q_2 و Q_3 و $I_{S_2} = I_{S_3}$ و $V_{EB_2} = V_{EB_3}$ خواهیم داشت

$$i_{C_2} = I_{ref} \left(\frac{1 + \frac{V_{CC} - v_o}{V_{A_2}}}{1 + \frac{V_{EB}(ON)}{V_{A_2}}} \right) \quad (30-13)$$

در معادله فوق به جای v_{EC_2} از رابطه ۲۶-۱۳ جایگزین گردیده و نیز این نکته مورد توجه قرار گرفته که کلکتور-بیس Q_3 اتصال کوتاه است و در نتیجه ولتاژ کلکتور-امیتر آن برابر $V_{EB}(ON)$ است. اکنون چنانچه تساوی i_{C_1} و i_{C_2} را نیز اعمال کنیم از روابط ۲۷-۱۳ و ۳۰-۱۳ داریم

$$I_{S_1} e^{v_i/V_T} \left(1 + \frac{v_o}{V_{A_1}} \right) = I_{ref} \left(\frac{1 + \frac{V_{CC} - v_o}{V_{A_2}}}{1 + \frac{V_{EB}(ON)}{V_{A_2}}} \right) \quad (31-13)$$

و یا

$$I_{S_1} e^{v_i/V_T} = I_{ref} \frac{\left(1 + \frac{V_{CC} - v_o}{V_{A_2}} \right)}{\left(1 + \frac{v_o}{V_{A_1}} \right) \left(1 + \frac{V_{EB}(ON)}{V_{A_2}} \right)} \quad (32-13)$$

معادله اخیر با فرض خیلی کوچک بودن کمپتهای v_o ، $(V_{CC} - v_o)$ و $V_{EB}(ON)$ در مقابل ولتاژهای ارلی ترانزیستورها و با استفاده از تقریبهای مناسب به شکل ساده‌تر زیر درمی‌آید:

$$I_{S_1} e^{v_i/V_T} = I_{ref} \left[1 + \frac{V_{CC}}{V_{A_2}} - v_o \left(\frac{1}{V_{A_2}} + \frac{1}{V_{A_1}} \right) - \frac{V_{EB}(ON)}{V_{A_2}} \right] \quad (33-13)$$

که با استفاده از آن می‌توان ولتاژ v_o را برحسب v_i به دست آورد.

$$v_o = [V_{CC} - V_{EB}(ON)] \left(\frac{V_{A_1}}{V_{A_1} + V_{A_2}} \right) + \frac{V_{A_1} V_{A_2}}{V_{A_1} + V_{A_2}} \left[\frac{I_{S_1} e^{v_i/V_T}}{I_{ref}} \right] \quad (34-13)$$

همان‌طور که ملاحظه می‌شود برای سیگنالهای بزرگ قادر به ارائه رابطه‌ای برای بهره ولتاژ نیستیم و فقط رابطه ورودی و خروجی را به دست آوردیم. در واقع این معادله بیان ریاضی مشخصه شکل ۱۳-۱۹ در ناحیه بین نقاط ۲' و ۳' است.

در اینجا می‌توان نشان داد که با مشتقگیری از رابطه ۳۴-۱۳ و اعمال تقریبهای مناسب، رابطه بهره ولتاژ A_v برای سیگنالهای کوچک قابل دستیابی است. حاصل مشتقگیری به صورت زیر خواهد بود:

$$A_v = \frac{dv_o}{dv_i} = \frac{v_o}{v_i} = - \frac{V_{A_1} V_{A_2}}{V_{A_1} + V_{A_2}} \cdot \frac{1}{V_T} \left[\frac{I_{S_1} e^{v_i/V_T}}{I_{ref}} \right] \quad (35-13)$$

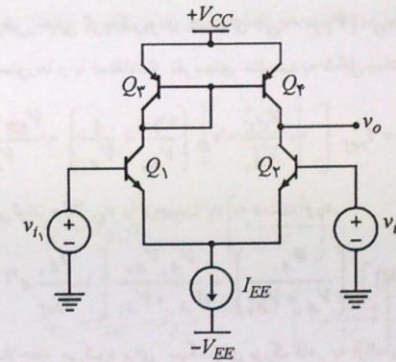
برای سیگنالهای کوچک فرضهای مورد اشاره در عبارت بعد از رابطه‌ای ۳۲-۱۳ با توجه به کوچکی v_o قطعاً محقق خواهد بود و بنابراین عبارت داخل کروشه برابر واحد می‌شود. با جایگزینیهای $r_o = \frac{V_A}{I_C}$ و $g_m = \frac{I_C}{V_T}$ برای ترانزیستورهای Q_1 و Q_2 خواهیم داشت

$$A_v = -g_{m_1} (r_{o_1} || r_{o_2}) \quad (36-13)$$

که همان عبارت به دست آمده در رابطه ۲۲-۱۳ است.

تقویت‌کننده تفاضلی با بار فعال

استفاده از مدارهای آینه جریان به عنوان بار فعال در طبقات تقویت‌کننده تفاضلی، نه تنها مشکل مؤلفه وجه مشترک را برطرف می‌نماید، بلکه در حالت تک خروجی نیز $CMRR$ بسیار بزرگتر از حالت بار مقاومتی ایجاد می‌نماید. در شکل ۱۳-۲۰ یک طبقه تقویت‌کننده تفاضلی با بار

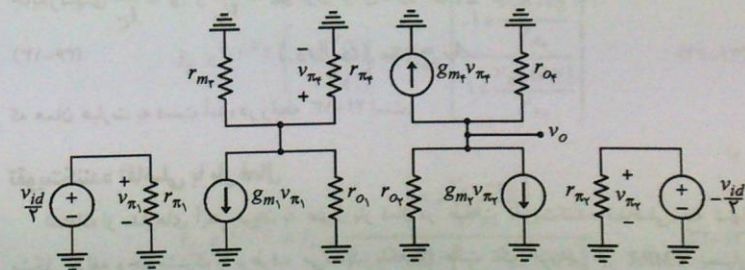


شکل ۱۳-۲۰: مدار تقویت‌کننده تفاضلی با بار فعال

فعال نشان داده شده است. در این مدار برای سادگی بررسی سیگنال کوچک فقط حالت ورودیهای تفاضلی را در نظر می‌گیریم. در این حالت مدار معادل سیگنال کوچک مطابق شکل ۱۳-۲۱ خواهد بود.

در این مدار با توجه به اینکه بیس و کلکتور Q_3 به هم متصل هستند مدار معادل آن به صورت سه مقاومت موازی $(r_{o3} \parallel \frac{1}{g_{m3}} \parallel r_{\pi3})$ درمی‌آید که حاصل آنها با تقریب خوبی ($h_{fe} \gg 1$) برابر $r_{m3} = 1/g_{m3}$ در نظر گرفته شده است. همچنین با فرض مساوی بودن جریان DC کلکتور ترانزیستورها مقدار g_m برای همه آنها برابر است.

$$g_{m1} = g_{m3} = g_{m4} = g_{m5} = g_m \quad (13-37)$$



شکل ۱۳-۲۱: مدار معادل سیگنال کوچک شکل ۱۳-۲۰

با توجه به شکل ۱۳-۲۱ برای ولتاژ خروجی v_o داریم

$$v_o = -(g_m v_{\pi_1} + g_m v_{\pi_3}) (r_{o3} \parallel r_{o1}) \quad (13-38)$$

از طرفی

$$v_{\pi_1} = -\frac{v_{id}}{2} \quad (13-39)$$

و v_{π_3} یعنی ولتاژ دو سر r_{π_3} برابر است با

$$v_{\pi_3} = -g_m v_{\pi_1} (r_{m3} \parallel r_{\pi_3} \parallel r_{o1}) \cong -g_m v_{\pi_1} r_{m3} = -v_{\pi_1} = \frac{v_{id}}{2} \quad (13-40)$$

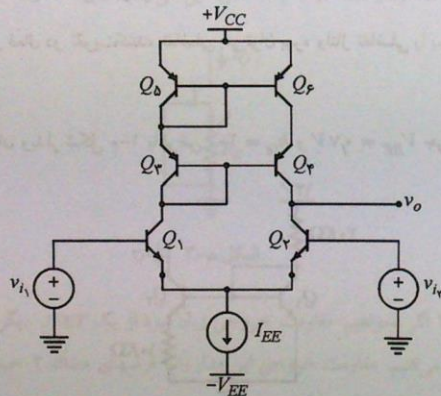
در نتیجه

$$v_o = +g_m v_{id} (r_{o3} \parallel r_{o1}) \quad (13-41)$$

و یا

$$A_d = \frac{v_o}{v_{id}} = g_m (r_{o3} \parallel r_{o1})$$

با افزایش مقاومت خروجی منابع جریان به کار رفته، می‌توان به بهره ولتاژ و مقاومت خروجی بزرگتری برای تقویت‌کننده تفاضلی دست یافت. در شکل ۱۳-۲۲ مدار پیشنهادی برای این منظور نشان داده شده است.



شکل ۱۳-۲۲: مدار پیشنهادی برای افزایش مقاومت خروجی و بهره ولتاژ تقویت‌کننده تفاضلی

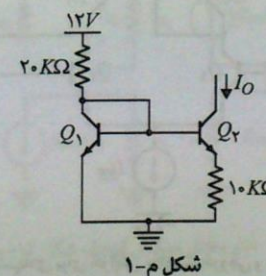
۵-۱۳ خلاصه فصل

- منبع جریان ایده آل عنصری است که جریان آن از ولتاژ دو سرش مستقل باشد و تغییرات ولتاژ دو سر آن تأثیری روی جریان آن نداشته باشد.
- ساده ترین منبع جریان تک ترانزیستوری یک مدار امیتر مشترک است که در صورت تثبیت مناسب ولتاژ بیس و V_{BE} ترانزیستور مقدار آن برابر است با

$$I = \left| \frac{V_B - V_{BE}}{R_E} \right|$$
- منابع جریان تک ترانزیستوری با محدودیت مقاومت خروجی مواجه هستند. بدین منظور استفاده از مدارهای متنوع آینه جریان امری اجتناب ناپذیر است.
- با استفاده از مدارهای آینه جریان که ترانزیستورهای آن به موازات یکدیگر باشند، می توان به چندین منبع جریان با مقادیر مختلف دسترسی پیدا کرد.
- مدارهای آینه جریان مختلفی همچون ویدلر، کاسکود و ویلسون با ویژگیهای متنوع در مدارهای مجتمع مورد استفاده قرار می گیرند.
- در مدارهای با بار مقاومتی، محدودیت بهره ولتاژ وجود دارد. با استفاده از منابع جریان به عنوان بار فعال می توان این مشکل را برطرف ساخت.
- با استفاده از بار فعال در تقویت کننده تفاضلی می توان بهره ولتاژ تفاضلی را بسیار بالا برد.

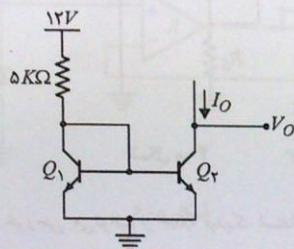
۶-۱۳ مسائل

۱. برای منبع جریان ویدلر شکل م-۱ با فرض $h_{fe} = 200$ و $V_{BE} = 0.7V$ جریان خروجی را به دست آورید.



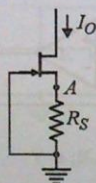
شکل م-۱

۲. برای منبع جریان شکل م-۲ با فرض $V_A = 100V$ ، $V_{BE} = 0.7V$ و $h_{fe} = 100$ الف) جریان خروجی و مقاومت خروجی را به دست آورید. ب) برای ولتاژ خروجی ۱۰، ۳ و ۱ ولت، جریان I_O را به دست آورید.



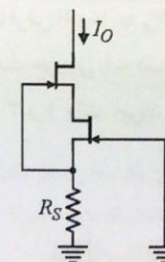
شکل م-۲

۳. شکل م-۳ یک منبع جریان ساده را با $JFET$ نشان می دهد. با فرض $I_{DSS} = 5mA$ ، $V_P = -2V$ و $r_d = 10k\Omega$ ، مطلوب است مقاومت R_S به طوری که $I_O = 1mA$ باشد. مقاومت خروجی را برای این منبع جریان حساب کنید. اگر مقاومت R_S به سمت بی نهایت میل کند ولتاژ نقطه A به چه عددی میل می کند؟



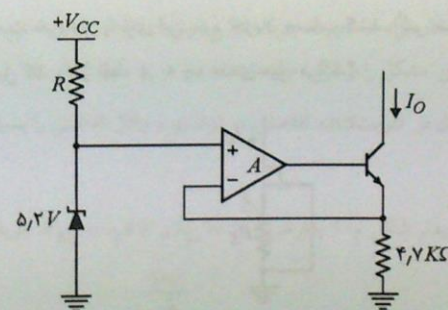
شکل م-۳

۴. در مسأله م-۳ اگر بخواهیم مقاومت خروجی زیاد شود از یک $JFET$ دیگر به صورت شکل م-۴ استفاده می کنیم. مقاومت خروجی این مدار را با فرضهای مسأله ۳ حساب کنید.



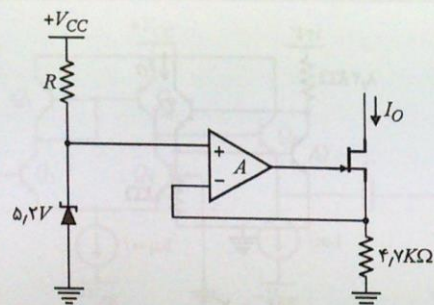
شکل م-۴

۵. برای افزایش مقاومت خروجی می‌توانیم از حلقه فیدبک استفاده کنیم. در شکل م-۵ مدار یک منبع جریان با مقاومت خروجی بالا دیده می‌شود. ضمن محاسبه جریان خروجی، مقاومت خروجی را با قرار دادن مدار معادل سیگنال کوچک به دست آورید. پارامترهای ترانزیستور و تقویت‌کننده عملیاتی به ترتیب عبارتند از $V_{BE} = 0.7V$, $V_A = 100V$, $h_{fe} = 100$, $R_o = 50\Omega$ و $R_i = \infty$, $A = 30000$.



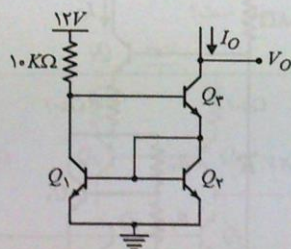
شکل م-۵

۶. مدار مسأله م-۵ را با مدار زیر مقایسه نموده، مزایا و معایب هر کدام را ذکر نمایید. پارامترهای JFET عبارتند از $V_p = -2V$, $I_{DSS} = 5mA$ و $r_d = 10K\Omega$.



شکل م-۶

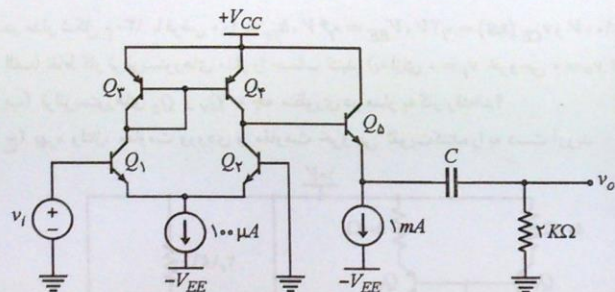
۷. برای منبع جریان شکل م-۷ با فرض $V_A = 100V$, $V_{BE} = 0.7V$ و $h_{fe} = 100$ ، مقاومت خروجی را با قرار دادن مدل سیگنال کوچک به دست آورید. به ازای $3V$ تغییر در ولتاژ خروجی V_O میزان تغییرات I_O چقدر خواهد بود؟



شکل م-۷

۸. در مدار شکل م-۸ با فرض $V_A = 100V$, $V_{BE} = 0.7V$ و $h_{fe} = 100$ پارامتر S که به صورت زیر تعریف می‌شود را حساب کنید.

$$S = \frac{V_{CC}}{I_O} \frac{\partial I_O}{\partial V_{CC}}$$



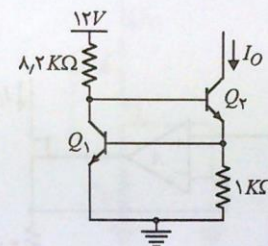
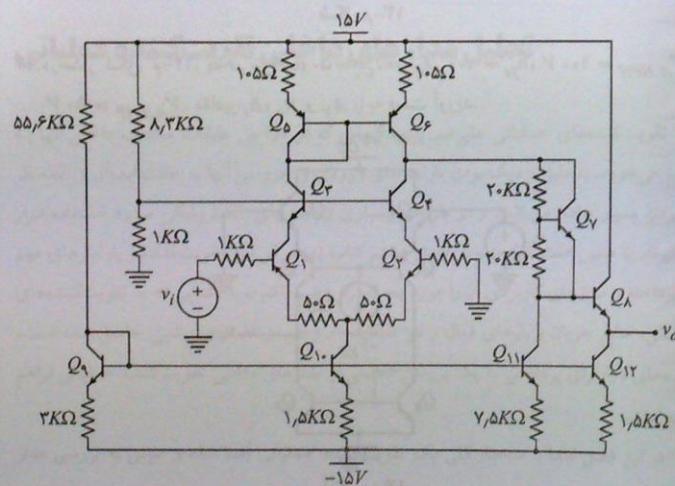
شکل م-۱۱

$V_A = 8.0\text{ V}$ (برای ترانزیستورهای PNP)، $V_{BE} = 0.7\text{ V}$ و $h_{fe} = 100$

(الف) نقاط کار ترانزیستورها را به دست آورید. (به ازای $v_i = 0$ خروجی $v_o = 0$ است.)

(ب) بهره و لتاز $A_V = \frac{v_o}{v_i}$ و مقاومت ورودی را به دست آورید.

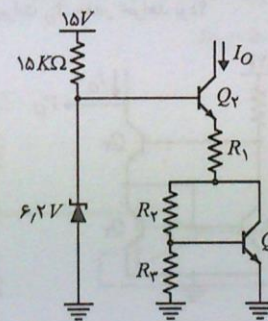
(ج) حداکثر تغییرات خروجی چقدر است؟



شکل م-۸

۹. در مدار شکل م-۹ با فرض $V_{BE} = 0.7V$, $h_{fe} = 100$, $\frac{\Delta V_{BE}}{\Delta T} = -3 mV/^{\circ}C$ و

جریان خروجی برابر 5 mA بوده و مستقل از دما باشد.

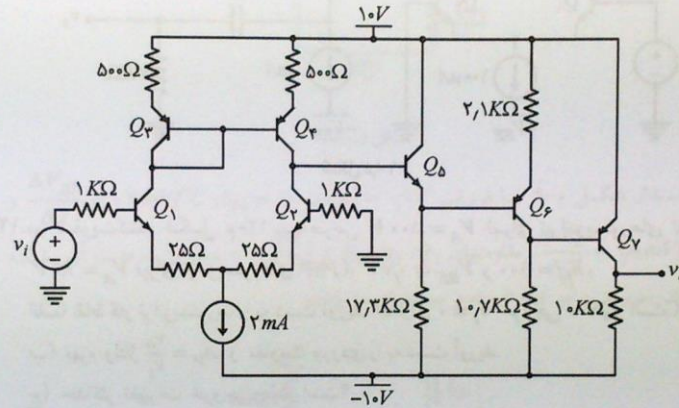


شکل م-۹

۱۰. با قرار دادن مدل سیگنال کوچک مقاومت خروجی منبع جریان کاسکود را حساب کنید.

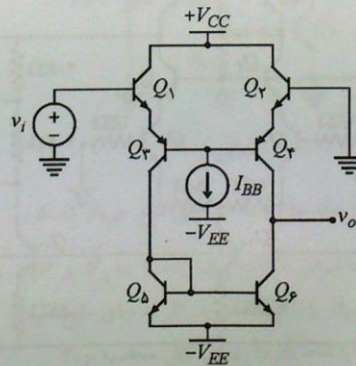
۱۱. در مدار شکل م-۱۱ با فرض $I_{fe} = 100$ ، $V_A = 100V$ و $V_{BE} = 0.7V$ ، نقاط کار ترانزیستورها و بهره $A_v = \frac{V_o}{V_i}$ را به دست آورید. اگر به جای منبع جریان $1mA$ یک مقاومت در امپتر Q_5 قرار می‌دادیم آیا نقاط کار به راحتی قابل محاسبه بود؟

۱۳. در مدار شکل م-۱۳ با فرض $V_A = 100V$ و $v_{CE}(sat) = 0.2V$ ، $V_{BE} = 0.6V$ ، $h_{fe} = 100$ ،
 الف) نقاط کار ترانزیستورهای مدار را حساب کنید. (به ازای $v_i = 0$ خروجی $v_o = 0$ است.)
 ب) ترانزیستورهای Q_5 و Q_7 به چه منظوری در مدار به کار رفته‌اند؟
 ج) بهره ولتاژ، مقاومت ورودی و مقاومت خروجی تقویت‌کننده را به دست آورید.



شکل م-۱۳

۱۴. در مدار شکل م-۱۴، با فرض $V_{A,NPN} = 100V$ ، $h_{fe} = 100$ ، $I_{C_T} = I_{C_T} = 50\mu A$ و $V_{A,PNP} = 50V$ ،
 مقادیر R_i ، R_o و A_v را به دست آورید.



شکل م-۱۴

تحلیل مدارهای داخلی تقویت‌کننده عملیاتی

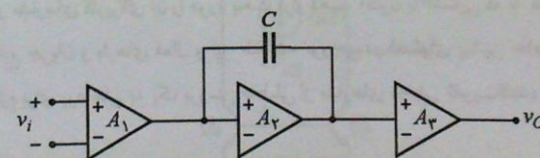
تقویت‌کننده‌های عملیاتی علیرغم پیچیدگیهایی که در طراحی طبقات مختلف داخلی آنها به چشم می‌خورد، به دلیل نزدیک بودن پارامترهای ورودی و خروجی آنها به حالت ایده‌آل از نقطه‌نظر کاربردی بسیار ساده می‌باشند و در طراحی بسیاری از مدارهای الکترونیکی مورد استفاده قرار می‌گیرند. به همین علت توانستیم در فصل هشتم کتاب به معرفی این تقویت‌کننده و پارامترهای مهم آن پرداخته و مدارهای کاربردی آن را مورد بحث قرار دهیم. اکنون با آشنایی که با تقویت‌کننده‌های تفاضلی، منابع جریان و بارهای فعال و نیز طبقات خروجی در فصلهای پیشین حاصل شده است، زمینه‌های لازم برای پرداختن به یک بررسی تحلیلی از مدارهای داخلی تقویت‌کننده عملیاتی فراهم شده است.

در این فصل ابتدا با ساختار کلی یک تقویت‌کننده عملیاتی آشنا شده و سپس به بررسی مدار

ساده شده یک تقویت‌کننده عملیاتی می‌پردازیم و چگونگی محاسبه بعضی از پارامترهای مهم آن را نیز به اجمال شرح می‌دهیم. مطالعه این بخشها راه را برای تحلیل مدارهای داخلی یک تقویت‌کننده عملیاتی واقعی هموار می‌سازد. برای این بررسی تراشه تقویت‌کننده عملیاتی 741 را انتخاب نموده‌ایم که پس از معرفی سه بخش اصلی آن، به محاسبات DC و تحلیل سیگنال کوچک هر بخش می‌پردازیم.

۱-۱۴ طرح کلی یک تقویت‌کننده عملیاتی

تقویت‌کننده عملیاتی یکی از مهمترین مدارهای ترکیبی آنالوگ است که می‌توان آن را به صورت مجموعه‌ای از مدارهای ساده‌تر که در فصلهای قبلی با تجزیه و تحلیل آنها آشنا شده‌ایم معرفی نمود. همان طور که می‌دانیم ویژگیهای مهم این تقویت‌کننده، بهره ولتاژ بالا، امپدانس ورودی بزرگ و امپدانس خروجی کوچک می‌باشد. دستیابی به این خصوصیات، حداقل مستلزم استفاده از سه طبقه اساسی مطابق شکل ۱-۱۴ است. این طبقات اصلی به ترتیب عبارتند از طبقه تفاضلی ورودی، طبقه تقویت ولتاژ و طبقه خروجی. طبقه تفاضلی ورودی (A_1) یک تقویت‌کننده تفاضلی است که ضمن تقویت سیگنال تفاضلی ورودی و حذف سیگنال وجه مشترک به علت CMRR بالا، یک سیگنال منفرد جهت طبقه تقویت ولتاژ (A_2) فراهم می‌سازد. در این طبقه سیگنال به اندازه کافی تقویت شده و برای تحویل به طبقه خروجی آماده می‌شود. این طبقه همچنین نقش یک بافر با امپدانس ورودی زیاد را به عهده داشته و به تغییر سطح ولتاژ DC به منظور صفر کردن ولتاژ خروجی در شرایط ورودی صفر کمک می‌کند. طبقه A_3 یک طبقه تقویت‌کننده خروجی است که وظیفه تأمین جریان خروجی تقویت‌کننده عملیاتی را به عهده دارد. این طبقه به صورت یک بافر با بهره ولتاژ واحد و توانایی باردهی زیاد طراحی می‌شود. خازن C بین دو سر طبقه تقویت ولتاژ A_2 خازن جبرانساز است که به منظور جلوگیری از ناپایداری و نوسان

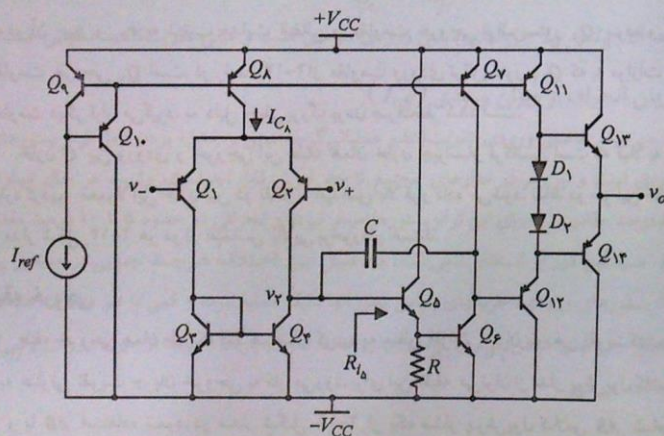


شکل ۱-۱۴: طبقات اصلی در ساختار یک تقویت‌کننده عملیاتی

تقویت‌کننده در فرکانسهای بالا مورد استفاده قرار گرفته است. در بعضی از تقویت‌کننده‌های عملیاتی این خازن در ساختمان داخلی منظور نشده و لازم است از خارج به سرهای مربوط وصل شود. در شکل ۱-۲ مدار نمونه یک تقویت‌کننده عملیاتی بسیار ساده نشان داده شده است. در ذیل به بررسی کوتاهی در مورد این مدار می‌پردازیم.

طبقه ورودی تفاضلی

این طبقه متشکل از زوج تفاضلی Q_1 و Q_2 با بارهای فعال ایجاد شده توسط ترانزیستورهای Q_3 و Q_4 مشابه مدار شکل ۱۳-۲۰ است که در آن جریان بایاس (I_{EE}) توسط مدار آینه جریان متشکل از ترانزیستورهای Q_8 ، Q_9 و Q_{10} تأمین شده است. مقدار این جریان (I_{C8}) تقریباً برابر I_{ref} است (با فرض مشابه بودن Q_8 و Q_9). برای اینکه این جریان بین ترانزیستورهای Q_1 و Q_2 به تساوی تقسیم شود (همچنین Q_3 و Q_4) لازم است این ترانزیستورها کاملاً مشابه باشند. گرچه فراهم نمودن ترانزیستورهای کاملاً مشابه در مدارهای مجزا به آسانی میسر نمی‌باشد، اما در مدارهای مجتمع ایجاد چنین ترانزیستورهایی کاملاً عملی می‌باشد. برای بهره ولتاژ تفاضلی این طبقه می‌توانیم از رابطه‌ای مشابه رابطه ۱۳-۳۳ که برای مدار شکل ۱۳-۲۰ به دست آوردیم، استفاده کنیم.



شکل ۱-۲: مدار نمونه یک تقویت‌کننده عملیاتی بسیار ساده

(۱-۱۴)

$$A_{V_1} = \frac{v_2}{v_{id}} = -g_m(r_{o1} \parallel r_{o2} \parallel R_{i_0})$$

که در آن $v_{id} = v_+ - v_-$ ولتاژ تفاضلی ورودی، g_m هدایت انتقالی ترانزیستورها، r_{o1} و r_{o2} به ترتیب مقاومتهای خروجی ترانزیستورهای Q_1 و Q_2 و R_{i_0} مقاومت ورودی از دید بیس ترانزیستور Q_0 می‌باشد. بدیهی است که دستیابی به بهره ولتاژ بالا مستلزم بزرگ بودن R_{i_0} است.

طبقه تقویت ولتاژ

این طبقه شامل ترانزیستورهای Q_0 ، Q_1 و Q_2 است. ترانزیستور Q_2 از یک سو در یک مدار آینه جریان با Q_1 جریان بایاس Q_0 را تأمین می‌نماید و از سوی دیگر به عنوان بار فعال برای طبقه امیتر مشترک Q_0 عمل می‌کند. طبقه Q_0 یک امیتر فالوئر با امپدانس ورودی بزرگ است و برای رسیدن به R_{i_0} بسیار بزرگ می‌توان به جای Q_0 از یک زوج دارلینگتون استفاده نمود. این ترانزیستور نقش بافر را به عهده داشته و بهره ولتاژ مورد نظر توسط مدار امیتر مشترک Q_0 با بار فعال Q_1 تأمین می‌شود. این بهره همان طور که در بخش ۱۳-۴ نشان دادیم از رابطه زیر به دست می‌آید:

(۲-۱۴)

$$A_{V_2} = \frac{v_o}{v_2} = -g_{m_0}(r_{o_0} \parallel r_{o_1})$$

که در آن g_{m_0} و r_{o_0} به ترتیب هدایت انتقالی و مقاومت خروجی ترانزیستور Q_0 بوده و r_{o_1} مقاومت خروجی Q_1 است. در رابطه ۱۴-۲ از مقاومت ورودی ترانزیستور Q_1 که به موازات دو مقاومت دیگر قرار می‌گیرد، به دلیل خیلی بزرگ بودن صرف‌نظر شده است.

خازن C بین ورودی و خروجی این طبقه همان خازن جبرانساز فرکانسی است که قبلاً به آن اشاره کردیم. معمولاً این خازن بین دو نقطه با امپدانس بالا قرار داده می‌شود. نقاط دو سر این خازن در مدار شکل ۱۴-۲ هر دو از امپدانس بالایی برخوردار هستند.

طبقه خروجی

طبقه خروجی همان طور که قبلاً هم اشاره کردیم به منظور افزایش میزان باردهی تقویت‌کننده و یا به عبارتی تقویت جریان خروجی به کار می‌رود. برای این طبقه می‌توان از مدار پوش‌پول کلاس B یا AB استفاده نمود. در مدار شکل ۱۴-۲ از یک مدار پوش‌پول کلاس AB شامل ترانزیستورهای Q_{11} ، Q_{12} ، Q_{13} و Q_{14} و دیودهای D_1 و D_2 استفاده شده است. جریان بایاس

توسط ترانزیستور Q_{11} در ترکیب آینه جریان با Q_0 تأمین می‌شود. مقدار این جریان بستگی به جریان I_{ref} و اندازۀ نسبی جریانهای I_0 ترانزیستورهای آینه جریان دارد. به جای دیودهای D_1 و D_2 در طرحهای مدار مجتمع از ترانزیستور استفاده می‌شود. بحث مفصل طبقات خروجی در فصل دوازدهم کتاب ارائه شد و در اینجا از تکرار مطالب آن خودداری می‌کنیم.

۲-۱۴ محاسبه برخی از پارامترهای تقویت‌کننده عملیاتی

در فصل هشتم کتاب پارامترهای مختلف تقویت‌کننده عملیاتی را تعریف نمودیم که در این بخش به محاسبه برخی از آنها برای تقویت‌کننده عملیاتی شکل ۱۴-۲ می‌پردازیم.

جریان بایاس ورودی

یکی از پارامترهای مهم تقویت‌کننده عملیاتی جریان بایاس ورودی است. مقادیر متداول این پارامتر در تقویت‌کننده‌های عملیاتی طراحی شده با BJT بین ۱۰ تا ۱۰۰ نانوآمپر و برای ترانزیستورهای $JFET$ در حدود ۱ تا ۱۰ پیکوآمپر است. برای تقویت‌کننده عملیاتی ساده شکل ۱۴-۲ جریانهای بایاس ورودی همان جریان بایاس بیس ترانزیستورهای Q_1 و Q_2 می‌باشند.

(۳-۱۴)

$$I_{B_1} = I_{B_2} = \frac{I_{C_A}/2}{h_{fe}} \cong \frac{I_{ref}}{2h_{fe}}$$

که در آن I_{B_1} و I_{B_2} جریانهای بایاس ورودی سرهای مثبت و منفی تقویت‌کننده عملیاتی هستند.

جریان انحراف از میزان ورودی (I_{off})

در طبقه تفاضلی ورودی تقویت‌کننده عملیاتی گرچه سعی بر مشابه بودن کامل ترانزیستورهای ورودی است و این امر در مدارهای مجتمع تا حد خوبی قابل اجراست، ولی به هر حال تساوی صددرصد مقادیر h_{fe} برای این ترانزیستورها میسر نبوده و انحرافی در حدود ۵ تا ۱۰ درصد مقدار h_{fe} میانگین دور از انتظار نمی‌باشد. به دلیل این اختلاف هرچند جزئی در مقادیر h_{fe} ترانزیستورهای ورودی، جریانهای بایاس بیس آنها دقیقاً مشابه نبوده و کمی با هم متفاوت هستند. تفاضل جریانهای بایاس I_{B_1} و I_{B_2} ورودی تحت عنوان جریان انحراف از میزان ورودی (I_{off}) شناخته می‌شود.

(۴-۱۴)

$$I_{off} = I_{B_1} - I_{B_2}$$

ولتاژ انحراف از میزان ورودی (V_{off})

در همه تقویت‌کننده‌های عملیاتی برای صفر کردن ولتاژ خروجی صفر قرار دادن ولتاژ تفاضلی ورودی کافی نیست، بلکه لازم است بین دو سر ورودی ولتاژ معینی اعمال شود. این ولتاژ را انحراف از میزان ورودی (V_{off}) می‌نامند. مقدار این ولتاژ در تقویت‌کننده‌های عملیاتی با BJT معمولی بین ۱ تا ۵ میلی‌ولت است. عامل به وجود آورنده این ولتاژ، عدم توازن دقیق شاخه‌های تقویت‌کننده تفاضلی ورودی است. به عبارت دیگر در تقویت‌کننده عملیاتی ساده شکل ۱۴-۲ در صورتی که ترانزیستورهای Q_1 و Q_2 به ترتیب با ترانزیستور Q_3 و Q_4 به طور کامل مشابه نباشند، اختلافی در مقادیر پارامترهای h_{fe} و نیز ولتاژ V_{CE} آنها وجود خواهد داشت که باعث به وجود آمدن انحراف از میزان ورودی خواهد شد. محاسبه این پارامتر به صورت دستی چندان ساده نیست و معمولاً از طریق شبیه‌سازی ($Spice$) انجام می‌گیرد.

مقاومت ورودی

این مقاومت در واقع مقاومت دیده شده بین بیس دو ترانزیستور Q_1 و Q_2 است. همان طور که در بخش ۳-۹ نشان دادیم مقاومت ورودی R_{id} از رابطه

$$R_{id} = r_{\pi 1} + r_{\pi 2} \quad (5-14)$$

قابل محاسبه است. برای افزایش مقاومت ورودی با توجه به رابطه $r_{\pi} = (h_{fe} V_T) / I_C$ باید جریان بایاس طبقه ورودی حتی‌الامکان کوچک در نظر گرفته شود و یا در ورودی از یک طبقه بافر استفاده نمود. در تقویت‌کننده‌های عملیاتی طراحی شده با ترانزیستورهای BJT ، مقاومت ورودی در محدوده بین ۱۰۰ کیلو اهم تا ۱ مگا اهم می‌باشد.

مقاومت خروجی

مقاومت خروجی تقویت‌کننده عملیاتی در حقیقت همان مقاومت خروجی طبقه خروجی است. این مقاومت در تقویت‌کننده‌های عملیاتی عادی در محدوده ۴۰ تا ۱۰۰ اهم است. در مدار شکل ۱۴-۲ همان طور که ملاحظه می‌کنیم مقاومت خروجی توسط یکی از ترانزیستورهای Q_{13} و یا Q_{14} (هر کدام که در حالت هدایت است) تعریف می‌شود و از رابطه زیر محاسبه می‌شود:

$$R_o = \frac{1}{h_{fe}} (r_{e13} + r_{\pi}) \quad (6-14)$$

که در آن r_{π} و h_{fe} پارامترهای یکی از ترانزیستورهای Q_{13} و Q_{14} می‌باشند و r_{e13} مقاومت دیده شده از امپتر Q_{13} است، که برابر است با

$$r_{e13} = \frac{1}{h_{fe13}} [r_{\pi13} + (r_{o3} \parallel r_{o4})] \quad (7-14)$$

که با در اختیار داشتن پارامترهای مذکور مقدار R_o قابل محاسبه خواهد بود.

پاسخ فرکانسی

پاسخ فرکانسی تقویت‌کننده‌ها و عوامل مؤثر در آنها در فصل آینده مورد بحث قرار خواهد گرفت. در این بخش اجمالاً به این نکته اشاره می‌کنیم که بهره تقویت‌کننده‌ها به علت وجود خازنیای C_{π} و C_{μ} (در فصل بعد راجع به علت وجود این خازنها و اثر آنها به تفصیل صحبت می‌کنیم) تابع فرکانس است. در تقویت‌کننده‌های عملیاتی با افزایش فرکانس، بهره کاهش یافته و در فرکانس f_T به مقدار واحد می‌رسد، که تعیین‌کننده پارامتر عرض باند بهره واحد در تقویت‌کننده عملیاتی می‌باشد. محدودیت فرکانسی در تقویت‌کننده‌های عملیاتی عمدتاً به علت وجود خازن جبرانسازی (که برای جلوگیری از نوسانی شدن آن در هنگام تغذیه بارهای خازنی مورد استفاده قرار می‌گیرد) ایجاد می‌شود. این خازن باعث ایجاد یک قطب فرکانس پایین در مشخصه فرکانسی می‌شود و به همین دلیل f_T در تقویت‌کننده‌های عملیاتی معمولی در محدوده ۱ تا ۲۰ مگاهرتز قرار می‌گیرد.

پاسخ پله در حالت سیگنال بزرگ

پاسخ پله تقویت‌کننده عملیاتی در حقیقت تعیین‌کننده پارامتر SR است که در فصل هشتم کتاب مورد بررسی قرار گرفت. این پارامتر که همان سرعت تغییر ولتاژ خروجی است توسط حداکثر جریان شارژکننده خازن جبرانساز C تعیین می‌شود، زیرا افزایش ولتاژ خروجی مستلزم افزایش ولتاژ خروجی طبقه A_1 است که از طریق شارژ خازن C انجام می‌گیرد.

$$SR = \left. \frac{dv_o}{dt} \right|_{max} = \frac{I_{max}}{C} \quad (8-14)$$

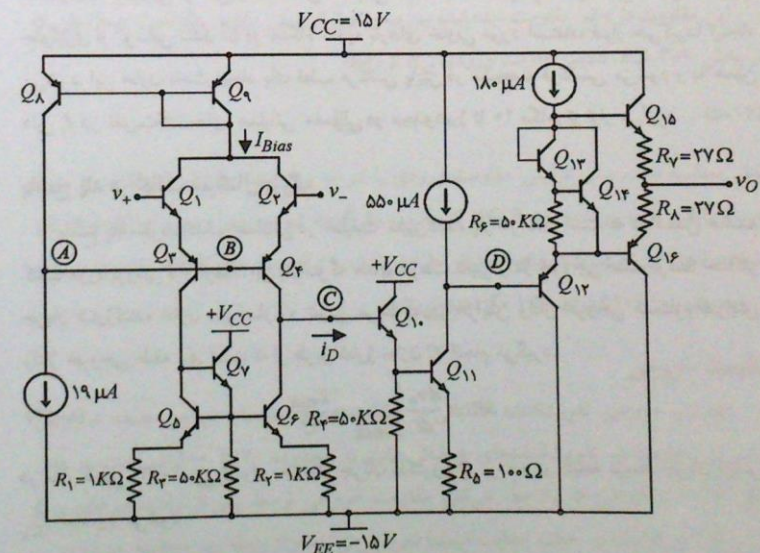
در مدار شکل ۱۴-۲، I_{max} برابر حداکثر جریان کلکتور Q_3 بوده و در نتیجه توسط جریان بایاس I_{C_A} محدود می‌شود.

$$SR \cong \frac{I_{C_A}}{C} \quad (9-14)$$

گرچه از رابطه فوق برای محاسبه SR در یک مدار با جریان بایاس و ظرفیت خازن جبران‌ساز مشخص استفاده می‌کنیم، ولی باید در تحلیل آن با احتیاط عمل نمود. مثلاً از این معادله نمی‌توان نتیجه گرفت که افزایش SR از طریق بالا بردن جریان بایاس میسر است. زیرا می‌توان نشان داد که در حقیقت لازمه جبران‌سازی فرکانسی C (در یک فرکانس بهره واحد معین) متناسب بودن آن با g_m یا I_{C7} است؛ که در این صورت SR مستقل از جریان بایاس خواهد شد.

۱۴-۳ مدارهای داخلی تقویت‌کننده عملیاتی 741

یکی از تقویت‌کننده‌های عملیاتی که توسط شرکت‌های مختلف سازنده مدارهای مجتمع ساخته شده و در سه دهه اخیر کاربرد بسیار وسیعی داشته، تقویت‌کننده عملیاتی 741 است. این تقویت‌کننده دارای ساختمان داخلی نسبتاً پیچیده‌ای است که در آن از ۲۴ ترانزیستور استفاده شده است. در شکل ۱۴-۳ یک مدار ساده شده این تقویت‌کننده نشان داده شده است. مدار اصلی منابع جریان ایده‌آل نشان داده شده در این شکل، با مدارهای آینه جریان ترانزیستوری طراحی شده است



شکل ۱۴-۳: مدار داخلی (ساده شده) تقویت‌کننده عملیاتی 741

که در اینجا به منظور ساده نمودن مدار، از آنها صرف‌نظر شده است. همچنین بعضی جزئیات دیگر از جمله مدارهای محدودکننده جریان ترانزیستورهای خروجی (که در فصل ۱۱ به آنها پرداختیم) حذف شده‌اند. همان طور که ملاحظه می‌کنید اصول کلی طراحی این تقویت‌کننده عملیاتی بسیار شبیه مدار ساده شکل ۱۴-۲ است. تفاوت عمده‌ای که در مدار ورودی مشاهده می‌شود، اضافه شدن یک طبقه امیترفالوئر (ترانزیستورهای Q_1 و Q_2) به عنوان بافر، به منظور افزایش مقاومت ورودی مدار می‌باشد. همچنین طبقه خروجی کلاس AB از طراحی بهتری برخوردار است. در این مدار خازن جبران‌ساز ($C = 30\text{ pF}$) بین نقاط C و D قرار دارد که در شکل ۱۴-۳ نشان داده نشده است. در مقایسه با شمای کلی نشان داده شده در شکل ۱۴-۱، طبقه تفاضلی ورودی این تقویت‌کننده اساساً از دو ترانزیستور بافر Q_1 و Q_2 ، زوج تفاضلی Q_3 و Q_4 در حالت بیس مشترک با بار فعال متشکل از ترانزیستورهای مشابه Q_5 و Q_6 شکل گرفته است. ترانزیستور Q_7 در مدار آینه جریان با Q_8 بایاس این طبقه را تأمین می‌نماید. ترانزیستور Q_9 در آرایش کلکتور مشترک برای تأمین جریان بیس ترانزیستورهای بار فعال Q_5 و Q_6 به کار رفته است.

طبقه دوم تقویت‌کننده را ترانزیستورهای Q_{11} و Q_{10} به وجود آورده‌اند، که در آن Q_{10} نقش بافر و Q_{11} در آرایش امیتر مشترک نقش تقویت ولتاژ را به عهده دارد. ترانزیستورهای Q_{12} ، Q_{13} ، Q_{14} ، Q_{15} و Q_{16} طبقه خروجی را ایجاد کرده‌اند. سیگنال خروجی امیترفالوئر Q_{12} مستقیماً به بیس Q_{16} و از طریق مدار بایاس ثابت متشکل از Q_{13} و Q_{14} به بیس Q_{15} ارتباط می‌یابد.

تحلیل DC

در این مدار زوج ترانزیستور Q_8 و Q_9 کاملاً مشابه بوده و یک آینه جریان را تشکیل می‌دهند، با این تفاوت که معمولاً در مدارهای آینه جریان، ورودی به ترانزیستوری که بیس-کلکتور آن اتصال کوتاه شده است داده می‌شود، حال آنکه در مدار شکل ۱۴-۳ عکس آن عمل شده است. این ترکیب در صورتی که در مدار از فیدبک منفی استفاده شده باشد، مشکلی ایجاد نمی‌کند. در مدار مزبور فیدبک از طریق اتصال بین نقاط A و B ایجاد شده است و جریان کلکتورهای Q_8 و Q_9 را با منبع جریان $19\text{ }\mu\text{A}$ برابر می‌سازد.

به منظور روشنتر شدن مطلب فرض کنید I_{C8} بخواهد از $19\text{ }\mu\text{A}$ بزرگتر شود، در این صورت

جریان شاخه BA کاهش یافته و در نتیجه جریان کلکتور ترانزیستورهای Q_3 و Q_4 و پیرو آن جریان کلکتور Q_1 و Q_2 کاهش می‌یابد. این تغییرات جریان کلکتور I_{C_4} و به دلیل آینه جریان، I_{C_8} را کاهش می‌دهد. به همین ترتیب کاهش I_{C_8} از $19 \mu A$ باعث افزایش جریان بیس Q_3 و Q_4 و بالاخره افزایش I_{C_8} و مساوی کردن آن با جریان منبع $19 \mu A$ می‌شود. بنابراین لازم است که $I_{C_4} = I_{C_8} = 19 \mu A$ باشد.

با فرض بزرگ بودن h_{FE} برای ترانزیستورهای Q_8 و Q_9 می‌توان جریان I_{Bias} را نیز برابر I_{C_4} و برابر $19 \mu A$ در نظر گرفت. در شرایط ورودی صفر ($v_+ = v_- = 0$) جریان بایاس بین دو شاخه طبقه ورودی به تساوی تقسیم می‌شود؛ زیرا زوج ترانزیستورهای Q_1 و Q_2 و نیز Q_3 و Q_4 کاملاً مشابه‌اند. بنابراین $I_{C_1} = I_{C_2} = I_{C_3} = I_{C_4} = 9.5 \mu A$ خواهد بود.

زوج Q_5 و Q_6 نیز یک آینه جریان را تشکیل می‌دهند که چون مقاومت‌های امیتر آنها برابرند پس جریانهای کلکتور آنها برابر خواهند شد ($I_{C_5} = I_{C_6} = 19/2 = 9.5 \mu A$). این جریانهای کوچک در مقاومت‌های یک کیلو اهمی امیتر افت ولتاژ ناچیزی ($9.5 mV$) به وجود می‌آورد. بنابراین امیترهای Q_5 و Q_6 عملاً دارای ولتاژ $15 V$ می‌باشند. ولتاژ بیس-امیتر این ترانزیستورها با فرض $I_S = 10^{-14} A$ برابر است با

$$V_{BE} = V_T \ln \frac{I_C}{I_S} = 0.026 \ln \frac{9.5 \times 10^{-6}}{10^{-14}} \cong 0.537 V$$

بنابراین جریان کلکتور ترانزیستور Q_7 برابر است با

$$I_{C_7} \cong \frac{0.537}{50} \cong 0.0107 mA$$

جریان کلکتور Q_{11} تقریباً برابر با $550 \mu A$ بوده و در نتیجه ولتاژ $V_{BE_{11}}$ با فرض $I_S = 10^{-14} A$ برابر $643 mV$ به دست می‌آید. بنابراین برای ولتاژ دو سر R_4 خواهیم داشت

$$V_{R_4} = I_{C_{11}} \times R_4 + V_{BE_{11}} = 0.55 \times 0.1 + 0.643 = 0.698 V = 698 mV$$

که با استفاده از آن می‌توانیم جریان مقاومت R_4 و سپس با افزودن جریان بیس $I_{B_{11}}$ به آن، جریان کلکتور Q_{10} را به صورت زیر محاسبه کنیم:

$$I_{C_{10}} = I_{R_4} + I_{B_{11}} = \frac{698}{50} + \frac{550}{200} \cong 16.7 \mu A$$

که در آن h_{FE} ترانزیستور Q_{11} برابر 200 منظور شده است.

جریان کلکتور Q_{14} در حدود $180 \mu A$ است، بنابراین $V_{BE_{13}} \cong 0.61 V$ می‌شود که در نتیجه جریان مقاومت R_6 برابر

$$I_{R_6} \cong I_{E_{13}} = \frac{V_{BE_{13}}}{R_6} = \frac{0.61}{50} \cong 12 \mu A$$

خواهد شد. با این جریان امیتر، برای ولتاژ $V_{BE_{13}}$ ترانزیستور Q_{13} نیز مقدار حدود $0.54 V$ به دست می‌آید. افت ولتاژ روی کلکتور-امیتر ترانزیستور Q_{14} ثابت و برابر

$$V_{CE_{14}} = V_{BE_{13}} + V_{BE_{14}} = 0.54 + 0.61 = 1.15 V$$

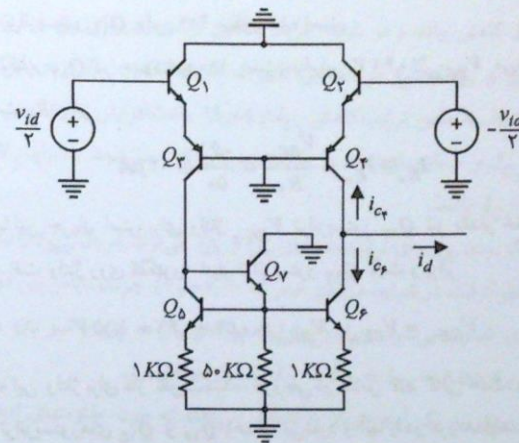
خواهد بود که این ولتاژ برای کار تقویت‌کننده خروجی در کلاس AB کافی است؛ زیرا ولتاژ مذکور بین بیسهای ترانزیستورهای Q_{15} و Q_{16} اعمال می‌شود و آنها را در مرز هدایت قرار می‌دهد (در شرایط ورودی صفر). در همین حالت v_D برابر صفر و امیتر Q_{12} در ولتاژ $0.6 V$ خواهد بود. با تغییر ولتاژ ورودی جریان i_D تغییر می‌کند (با افزایش $v_D = v_+ - v_-$ جریان i_D کاهش می‌یابد و بالعکس). این تغییرات توسط ترانزیستورهای Q_{10} و Q_{11} تقویت شده و به بیس Q_{12} اعمال می‌شود. افزایش جریان امیتر Q_{12} منجر به کاهش جریان بیس Q_{15} و قطع آن می‌شود. در این حالت Q_{16} هدایت نموده و ولتاژ خروجی منفی خواهد بود. به طریق مشابه کاهش جریان امیتر Q_{12} ، ولتاژ خروجی را مثبت خواهد کرد.

تحلیل سیگنال کوچک

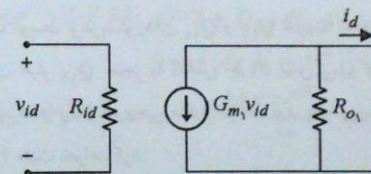
در تحلیل سیگنال کوچک مدار 741 بهتر است همان طور که در شکل ۱۴-۱ نمایش دادیم طبقات سه گانه تقویت‌کننده را به طور مجزا در نظر گرفته و برای هر طبقه پارامترهای هدایت انتقالی، مقاومت ورودی و مقاومت خروجی را به دست آوریم. در بررسی سیگنال می‌توانیم طبقه تفاضلی ورودی را به صورت شکل ۱۴-۴ نشان دهیم.

پارامترهایی که می‌خواهیم برای مدار شکل ۱۴-۴ محاسبه کنیم، در شکل ۱۴-۵ در قالب یک دوقطبی معادل نشان داده شده‌اند. با توجه به شکل ۱۴-۴ داریم

$$i_d = -i_{c_7} - i_{c_8} \quad (10-14)$$



شکل ۱۴-۴: مدار طبقه تفاضلی ورودی از نقطه نظر سیگنال

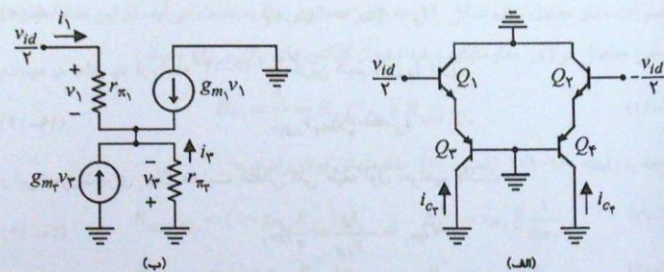


شکل ۱۴-۵: دوقطبی معادل سیگنال کوچک طبقه تفاضلی ورودی

اما با توجه به آینه جریان Q_5 و Q_6 ، جریان i_{c6} قرینه i_{c5} خواهد بود، در نتیجه

$$i_d = -(i_{c5} - i_{c6}) \quad (14-11)$$

برای محاسبه G_{m1} با توجه به شکل ۱۴-۵ باید سر خروجی این طبقه را به زمین اتصال کوتاه کنیم. در این صورت با توجه به تقارن بار فعال (Q_5 و Q_6)، کلکتور Q_3 نیز زمین خواهد شد. بنابراین مدار سیگنال عملاً به صورت شکل ۱۴-۶ الف درمی آید که با صرف نظر از مقاومت‌های r_o (خیلی بزرگ)، نیم‌مدار معادل سیگنال کوچک آن برای محاسبه هدایت انتقالی در شکل ۱۴-۶ ب نمایش داده شده است. با توجه به شکل ۱۴-۶ ب می‌توان نوشت



شکل ۱۴-۶: (الف) مدار معادل سیگنال (ب) نیم‌مدار معادل سیگنال کوچک

$$\frac{v_{id}}{2} = v_1 - v_3 \quad (14-12)$$

$$i_1 + g_{m1}v_1 = -(i_3 + g_{m3}v_3) \quad (14-13)$$

با جایگذاری i_1 و i_3 به ترتیب برحسب v_1 و v_3 داریم

$$v_1 g_{m1} \left[1 + \frac{1}{h_{fe1}} \right] = -v_3 g_{m3} \left[1 + \frac{1}{h_{fe3}} \right] \quad (14-14)$$

با جایگزینی v_1 از رابطه ۱۴-۱۴ در ۱۴-۱۲ خواهیم داشت

$$\frac{v_{id}}{2} = -v_3 \left[1 + \frac{g_{m3}(1 + 1/h_{fe3})}{g_{m1}(1 + 1/h_{fe1})} \right] \quad (14-15)$$

که با فرض $h_{fe1}, h_{fe3} \gg 1$ و در نظر گرفتن $g_{m1} = g_{m3}$ (به دلیل مساوی بودن جریانهای بایاس کلکتورها) رابطه ۱۴-۱۵ به صورت زیر ساده می‌شود:

$$v_{id} = -4v_3 \quad (14-16)$$

با توجه به تقارن مدار و ورودیهای قرینه داریم

$$i_{c5} = -i_{c6} \quad (14-17)$$

که چنانچه در رابطه ۱۴-۱۱ جایگزین کنیم، خواهیم داشت

$$i_d = 2i_{c_p} = 2g_{m_p}v_p \quad (۱۸-۱۴)$$

چنانچه به جای v_p از رابطه ۱۴-۱۶ جایگزین کنیم برای i_d داریم

$$i_d = -\frac{1}{r_p} g_{m_p} v_{id} \quad (۱۹-۱۴)$$

در این صورت برای G_{m1} هدایت انتقالی کلی طبقه اول خواهیم داشت

$$G_{m1} = -\frac{i_d}{v_{id}} = \frac{1}{r_p} g_{m_p} \quad (۲۰-۱۴)$$

مقاومت ورودی از دید بیس Q_1 از شکل ۱۴-۶ به صورت زیر به دست می‌آید:

$$R_{i1} = \frac{v_{id}/2}{i_1} = r_{\pi1} + (1+h_{fe1})R_{i_p} \quad (۲۱-۱۴)$$

که در آن R_{i_p} مقاومت دیده شده از امیتر Q_p بوده و برابر است با

$$R_{i_p} = \frac{1}{g_{m_p} + \frac{1}{r_{\pi p}}} = \frac{1}{g_{m_p}(1+1/h_{fe p})} \quad (۲۲-۱۴)$$

که با در نظر گرفتن رابطه ۱۴-۲۱ می‌توان نوشت

$$R_{i1} = r_{\pi1} + \frac{1+h_{fe1}}{g_{m_p}(1+1/h_{fe p})} \quad (۲۳-۱۴)$$

با فرض $1 \gg h_{fe1}, h_{fe p}$ و رابطه فوق به صورت زیر ساده می‌شود:

$$R_{i1} \cong r_{\pi1} + \frac{h_{fe1}}{g_{m1}} = r_{\pi1} + r_{\pi1} = 2r_{\pi1} \quad (۲۴-۱۴)$$

که با استفاده از آن برای $R_{id} = 2R_{i1}$ رابطه زیر به دست می‌آید:

$$R_{id} = \frac{v_{id}}{i_1} = 2R_{i1} = 4r_{\pi1} \quad (۲۵-۱۴)$$

ملاحظه می‌شود که وجود بار فعال باعث دو برابر شدن مقاومتهای ورودی تفاضلی مدار گردیده است (مقایسه کنید با ۹-۵۹).

برای محاسبه مقاومت خروجی R_{o1} طبقه اول، باید ورودی را صفر کرده و یک منبع ولتاژ فرضی v_t به خروجی متصل نمود و نسبت v_t/i_t را به دست آورد. در این حالت با توجه به تقارن مدار، بیس ترانزیستور Q_p زمین است و می‌توان با خطای کمی بیس Q_n را زمین در نظر گرفت. در

این صورت مدار معادل ساده شکل ۱۴-۷ برای محاسبه R_{o1} به دست می‌آید. در این مدار مقاومت خروجی حاصل موازی مقاومتهای دیده شده از کلکتورهای Q_p و Q_n است.

$$R_{o1} = \frac{v_t}{i_t} = R_{out, Q_p} \parallel R_{out, Q_n} \quad (۲۶-۱۴)$$

با توجه به رابطه ۱۰-۱۰۹ (فصل ۱۰) مقاومتهای فوق برابرند با

$$R_{out, Q_p} = (1+g_{m_p}R'_{E_p})r_{o_p} \quad \text{و} \quad R'_{E_p} = r_{\pi p} \parallel \frac{1}{g_{m_n}} \quad (۲۷-۱۴)$$

$$R_{out, Q_n} = (1+g_{m_n}R'_{E_n})r_{o_n} \quad \text{و} \quad R'_{E_n} = r_{\pi n} \parallel R_p \quad (۲۸-۱۴)$$

با توجه به تشابه ترانزیستورهای Q_p و Q_n ($g_{m_p} = g_{m_n}$) مقدار $R'_{E_p} \cong \frac{1}{g_{m_p}}$ خواهد شد و در نتیجه R_{out, Q_p} برابر است با

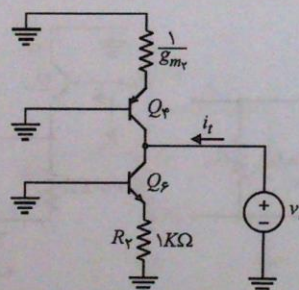
$$R_{out, Q_p} = \left(1+g_{m_p} \times \frac{1}{g_{m_p}}\right)r_{o_p} = 2r_{o_p} \quad (۲۹-۱۴)$$

با توجه به اینکه $I_{C_p} = 9.5 \mu A$ است و با فرض $h_{fe_p} = 200$ داریم

$$r_{\pi p} = \frac{h_{fe_p} V_T}{I_{C_p}} = \frac{200 \times 25 \times 10^{-3}}{9.5 \times 10^{-6}} \cong 5.26 M\Omega \quad (۳۰-۱۴)$$

$$R'_{E_p} = r_{\pi p} \parallel R_p = 500 \parallel 1 K\Omega \quad (۳۱-۱۴)$$

$$R_{out, Q_p} = (1+g_{m_p}R'_{E_p})r_{o_p} = (1+g_{m_p})r_{o_p} \quad (۳۲-۱۴)$$



شکل ۱۴-۷: مدار معادل ساده شده برای محاسبه امپدانس خروجی طبقه اول

بنابراین مقاومت خروجی طبقه اول (R_{O1}) با توجه به روابط ۱۴-۲۶، ۱۴-۲۹ و ۱۴-۳۲ برابر است با

$$R_{O1} = \frac{v_t}{i_t} = r_{O1} \parallel (1 + g_{m1})r_{O2} \quad (14-33)$$

دقت شود که در رابطه فوق، هنگام عددگذاری واحد g_m برحسب mS باشد.

در مجموع پارامترهای دوقطبی معادل طبقه اول (شکل ۱۴-۵) برابرند با

$$G_{m1} = \frac{1}{r_{O1}} g_{m1}, \quad R_{id} = r_{\pi1}, \quad R_{O1} = r_{O1} \parallel (1 + g_{m1})r_{O2} \quad (14-34)$$

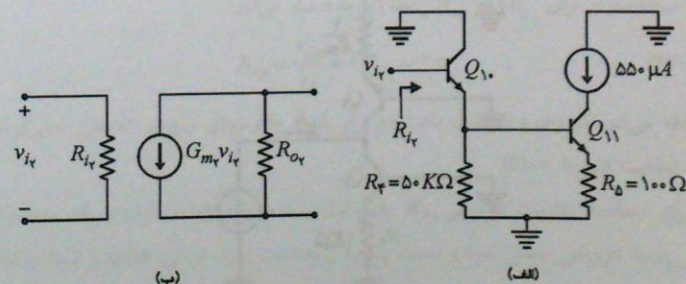
طبقه دوم تقویت‌کننده همان طور که از شکل ۱۴-۳ پیداست از امیتر فالتور Q_{10} و مدار امیتر مشترک Q_{11} تشکیل شده است (شکل ۱۴-۸ الف). برای این طبقه نیز می‌توان به راحتی پارامترهای R_{id} ، G_{m1} و R_{O1} دوقطبی معادل (شکل ۱۴-۸ ب) را به دست آورد.

با توجه به شکل ۱۴-۸ الف برای R_{id} می‌توان نوشت

$$R_{id} = r_{\pi10} + (h_{fe10} + 1) \{ R_{\pi11} \parallel [r_{\pi11} + (h_{fe11} + 1)R_{\delta}] \} \quad (14-35)$$

پارامتر G_{m1} ، با توجه به بهره ولتاژ واحد امیتر فالتور Q_{10} فقط توسط مدار امیتر مشترک Q_{11} تعیین می‌شود و با استفاده

$$G_{m1} = \frac{g_{m10}}{1 + \left(\frac{1}{h_{fe11}} + 1 \right) g_{m11} R_{\delta}} \cong \frac{g_{m10}}{1 + g_{m11} R_{\delta}} \quad (14-36)$$



شکل ۱۴-۸: الف) مدار معادل سیگنال طبقه دوم ب) دوقطبی معادل طبقه دوم

که در آن از اثر r_{O11} صرف‌نظر شده است.

برای محاسبه R_{O1} باید ورودی را زمین کرده و یک منبع ولتاژ فرضی v_t به کلکتور Q_{11} اعمال نموده و نسبت v_t/i_t را به دست آورد. در این حالت نیز می‌توان با تقریب بیس Q_{11} را زمین فرض کرد. بنابراین مدار معادل سیگنال را می‌توان به صورت شکل ۱۴-۹ نمایش داد، که در آن r_{O1} مقاومت خروجی منبع جریان $550 \mu A$ است. این مقاومت در واقع یک ترانزیستور PNP با جریان کلکتور $550 \mu A$ است.

با توجه به مدار شکل ۱۴-۹ مقاومت خروجی R_{O1} حاصل موازی مقاومت دیده شده از کلکتور Q_{11} و r_{O1} است.

$$R_{O1} = \frac{v_t}{i_t} = r_{O1} \parallel R_{out, Q11} \quad (14-37)$$

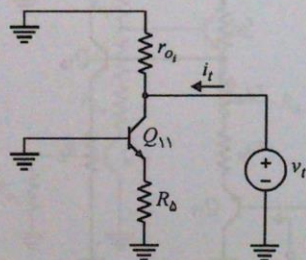
اما $R_{out, Q11}$ با استفاده از رابطه ۱۰-۹۹ برابر است با

$$R_{out, Q11} = (1 + g_{m11} R'_{E11}) r_{O11}, \quad R'_{E11} = r_{\pi11} \parallel R_{\delta} \quad (14-38)$$

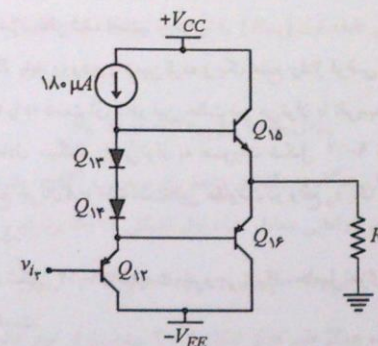
با توجه به کوچک بودن R_{δ} (100Ω) نسبت به $r_{\pi11}$ (حدود $10 K\Omega$) مقدار $R'_{E11} \cong R_{\delta}$ خواهد بود. بنابراین مقاومت خروجی طبقه دوم برابر است با

$$R_{O1} = \frac{v_t}{i_t} = r_{O1} \parallel (1 + g_{m11} R_{\delta}) r_{O11} \quad (14-39)$$

اکنون به طبقه خروجی تقویت‌کننده می‌پردازیم که مدار ساده شده آن در شکل ۱۴-۱۰ نمایش داده شده است. بسته به ولتاژ خروجی مدار یکی از ترانزیستورهای Q_{15} یا Q_{16} در ناحیه فعال



شکل ۱۴-۹: مدار معادل سیگنال برای محاسبه R_{O1}

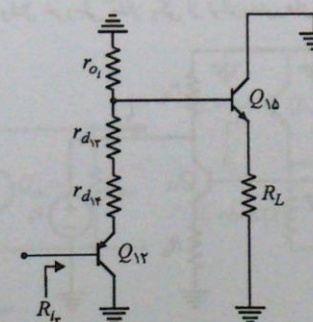


شکل ۱۴-۱۰: مدار ساده شده طبقه خروجی تقویت‌کننده شکل ۱۴-۳

خواهد بود. مثلاً در حالتی که ولتاژ خروجی مثبت است، Q_{15} تغذیه جریان بار را به عهده دارد. مدار معادل سیگنال جهت به دست آوردن مقاومت ورودی R_{i_p} به صورت شکل ۱۴-۱۱ خواهد بود، که در آن مقاومت منبع جریان $180 \mu A$ است. این مقاومت در واقع r_o یک ترانزیستور PNP با جریان کلکتور $180 \mu A$ است. همچنین $r_{d_{13}}$ و $r_{d_{12}}$ به منزله مقاومت دینامیکی دیودهای Q_{13} و Q_{14} می‌باشند.

برای مقاومت ورودی R_{i_p} می‌توان نوشت

$$R_{i_p} = r_{\pi_{12}} + (h_{fe_{12}} + 1)R_{E_{11}} \quad (14-40)$$

شکل ۱۴-۱۱: مدار معادل سیگنال برای زمانهای هدایت Q_{15}

که در آن $R_{E_{11}}$ مقاومت دیده شده از امپدانس ترانزیستور Q_{12} در نظر گرفته شده است و مقدار آن برابر است با

$$R_{E_{11}} = r_{d_{13}} + r_{d_{12}} + r_{o_i} \parallel [r_{\pi_{15}} + (h_{fe_{15}} + 1)R_L] \quad (14-41)$$

بهره ولتاژ در این مدار برابر واحد است، چرا که از دو طبقه امپدانس فالتور تشکیل شده است.

برای محاسبه مقاومت خروجی از مدار معادل شکل ۱۴-۱۲ استفاده می‌کنیم که در آن مقاومت خروجی طبقه قبلی (R_{o_p}) به بیس Q_{12} وصل شده است.

در این مدار ابتدا مقاومت دیده شده از بیس Q_{15} ($R_{B_{10}}$) را به دست می‌آوریم.

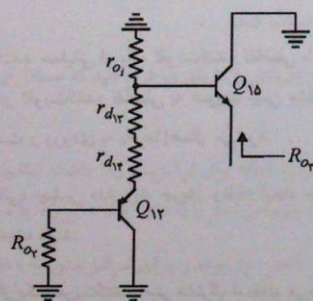
$$R_{B_{10}} = r_{o_i} \parallel \left[r_{d_{13}} + r_{d_{12}} + \frac{r_{\pi_{12}} + R_{o_p}}{h_{fe_{12}} + 1} \right] \quad (14-42)$$

در این صورت برای مقاومت خروجی R_{o_p} می‌توان نوشت

$$R_{o_p} = \frac{r_{\pi_{15}} + R_{B_{10}}}{1 + h_{fe_{15}}} \quad (14-43)$$

که در آن $R_{B_{10}}$ در رابطه ۱۴-۴۲ داده شده است.

با روابط به دست آمده اکنون می‌توان پارامترهای اساسی تقویت‌کننده عملیاتی 741، یعنی R_i ، A_v و R_o را محاسبه نمود. برای این منظور پارامترهای h_{fe} و V_A را برای ترانزیستورهای NPN به ترتیب برابر ۲۰۰ و ۵۰ و برای ترانزیستورهای PNP ۲۵۰ و ۱۰۰ در نظر گرفته‌ایم. همچنین در



شکل ۱۴-۱۲: مدار معادل سیگنال جهت محاسبه مقاومت خروجی طبقه آخر

محاسبات طبقه خروجی فرض شده است که ترانزیستور خروجی به مقاومت بار $2K\Omega$ متصل شده و جریان $2mA$ را به آن تحویل می‌دهد. نتایج محاسبات در جدول ۱۴-۱ برای طبقات سه‌گانه داخلی و کل تقویت‌کننده به طور جداگانه ارائه گردیده است. که در آن A_V کل از رابطه

$$A_V = \frac{v_o}{v_{id}} = \frac{v_{i_2}}{v_{id}} \times \frac{v_{i_3}}{v_{i_2}} \times \frac{v_o}{v_{i_3}} \quad (14-44)$$

$$= [-G_{m_1}(R_{o_1} \parallel R_{i_2})] \times [-G_{m_2}(R_{o_2} \parallel R_{i_3})] \times A_{V_3}$$

محاسبه شده است و برحسب dB تقریباً 110 dB می‌باشد.

جدول ۱۴-۱: مقادیر عددی پارامترهای اساسی طبقات داخلی و کل تقویت‌کننده

$R_{o_1} \cong 5.74 M\Omega$	$G_{m_1} \cong 0.19 K\Omega^{-1}$	$R_{i_d} \cong 2.1 M\Omega$	طبقه تفاضلی ورودی
$R_{o_2} \cong 110 K\Omega$	$G_{m_2} \cong 6.8 K\Omega^{-1}$	$R_{i_3} \cong 2.1 M\Omega$	طبقه تقویت ولتاژ
$R_{o_3} \cong 173 \Omega$	$A_{V_3} \cong 1$	$R_{i_3} \cong 58.9 M\Omega$	طبقه خروجی
$R_o \cong 173 \Omega$	$A_V \cong 330597$	$R_i \cong 2.1 M\Omega$	کل تقویت‌کننده 741

۱۴-۴ خلاصه فصل

- به طور کلی تقویت‌کننده عملیاتی به سه طبقه ورودی، تقویت ولتاژ و خروجی قابل تقسیم است، که با محاسبه پارامترهای هر یک از این طبقات می‌توان به پارامترهای کلی تقویت‌کننده دست پیدا کرد.
- طبقه ورودی تقویت‌کننده عملیاتی از یک تقویت‌کننده تفاضلی با بار فعال تشکیل شده است. ترکیب ترانزیستورها در تقویت‌کننده تفاضلی به صورت بیس مشترک می‌باشد که آمیتر آنها به دو مدار بافر متصل است و ورودی به بافرها اعمال می‌شود.
- در تقویت‌کننده عملیاتی، چندین مدار آینه جریان وظیفه ایجاد جریانهای بایاس و جریانهای مرجع مورد نیاز را به عهده دارند.
- در طبقه تقویت ولتاژ از یک تقویت‌کننده آمیتر مشترک استفاده می‌شود. در این طبقه همچنین از یک آمیتر فالوئر جهت افزایش امپدانس ورودی این طبقه بهره گرفته شده است.

- طبقه خروجی در واقع یک زوج مکمل پوش‌پول است که به منظور افزایش جریانی‌دهی به کار رفته است. بایاس این مدار در کلاس B یا AB صورت می‌گیرد.
- در بین ورودی و خروجی طبقه تقویت ولتاژ از یک خازن جبران‌ساز (جهت جلوگیری از نوسانی شدن تقویت‌کننده عملیاتی) استفاده می‌شود. این خازن تعیین‌کننده عرض باند فرکانسی تقویت‌کننده عملیاتی است.
- برای تحلیل سیگنال کوچک تقویت‌کننده عملیاتی 741 می‌توان سه طبقه ورودی، تقویت ولتاژ و خروجی را با مدار معادل دوقطبی مدل کرد و پارامترهای آنها را جداگانه به دست آورد و نتایج را برای کل تقویت‌کننده با هم ترکیب کرد.

۵-۱۲ مسائل

۱. رابطه ۱۴-۹ متن درس را می‌توان به صورت $SR = \frac{2I_{C_2}}{C} = \frac{2g_{m_2}V_T}{C}$ نوشت، مدار شکل ۱۴-۲ را به صورت شکل ۱۴-۱ در نظر گرفته و با استفاده از تعریف f_T نشان دهید که

$$SR = 4V_T\omega_T$$

۲. در مدار شکل ۱۴-۲ با فرض اینکه $I_{C_1} = 20 \mu A$ ، $I_{C_2} = 10 \mu A$ ، $R = 10 K\Omega$ ، $I_{C_3} = 10 \mu A$ ، $V_{BE} = 0.7V$ ، $V_{CE}(sat) = 0.2V$ ، $V_A = 100V$ ، $h_{fe} = 100$ باشد، مقاومت ورودی، بهره طبقه اول و دوم و بهره کل مدار را حساب کرده و محدوده ولتاژ و وجه مشترک ورودی را با فرض $V_{CC} = 6V$ حساب کنید.
۳. در مدار شکل ۱۴-۲ منبع جریان I_{REF} را طوری طرح کنید که مستقل از تغذیه مدار بوده و برابر $20 \mu A$ باشد.
۴. در مدار شکل ۱۴-۲ با فرض اینکه برای ترانزیستورها داشته باشیم $v_{CE}(sat) = 0.2V$ و $h_{fe} = 100$ ، محدوده ولتاژ خروجی مدار را به ازای $V_{CC} = 8V$ به دست آورید.
۵. در شکل ۱۴-۲ اگر $I_{C_1} = 10 \mu A$ بوده و برای ترانزیستورها $h_{fe} = 100$ باشد، قدرت جریانی‌دهی ($I_{O,max}$) مدار چقدر خواهد بود؟
۶. در مدار شکل ۱۴-۳ با فرض آنکه Q_8 و Q_9 کاملاً با هم یکسان باشند و $v_{CE}(sat) = 0.2V$ ،

و $h_{fe} = 100$ ، $V_{A,NPN} = 100V$ ، $V_{A,PNP} = 80V$ ، $V_{BE} = 0.7V$ و $V_{CC} = 8V$ باشد، جریانهای بایاس مدار، مقاومت ورودی، بهره طبقه اول و دوم و بهره کل مدار و محدوده ولتاژ وجه مشترک مدار را به دست آورید.

۷. مدار $\mu A 741$ را با استفاده از نرم‌افزار *Spice* شبیه‌سازی کنید و نتایج به دست آمده را با محاسبات دستی مقایسه کنید.

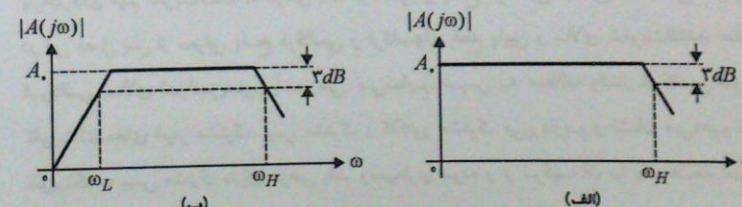
۱۵

رفتار فرکانسی تقویت‌کننده‌های ترانزیستوری

در فصلهای پیشین با انواع تقویت‌کننده‌ها و خصوصیات و رفتار آنها در فرکانسهای پایین آشنا شدیم. اما از چگونگی رفتار آنها در فرکانسهای بالا حرفی به میان نیاوردیم و در مورد یکی از پارامترهای مهم تقویت‌کننده که عرض باند فرکانسی و پاسخ فرکانسی آن می‌باشد بحثی نکردیم. در این فصل پس از معرفی پاسخ فرکانسی و فرکانسهای قطع پایین و بالای تقویت‌کننده، مدل فرکانس بالای ترانزیستور را بررسی می‌نماییم. سپس به مطالعه رفتار فرکانسی انواع تقویت‌کننده‌های امپتر مشترک، بیس مشترک و کلکتور مشترک می‌پردازیم و نشان می‌دهیم که تقویت‌کننده بیس مشترک دارای عرض باند وسیعتری بوده و از ترکیب آن با یک طبقه امپتر مشترک می‌توان به ترکیب کاسکود رسید که نسبت به مدار امپتر مشترک از عرض باند وسیعتری برخوردار است.

۱-۱۵ پاسخ فرکانسی تقویت‌کننده‌ها

منظور از پاسخ فرکانسی یک سیستم، بیان تابع تبدیل آن برحسب فرکانس است که می‌تواند به صورت منحنی تغییرات دامنه تابع تبدیل برحسب فرکانس نمایش داده شود. در صورتی که سیستم مورد نظر یک تقویت‌کننده باشد، تابع تبدیل همان بهره تقویت‌کننده است که در حالت کلی وابسته به فرکانس است. اما در بحث تقویت‌کننده‌ها بر اساس آنچه تا کنون مطالعه کرده‌ایم، بهره به صورت یک عدد و مستقل از فرکانس بوده است. علت این امر آن است که خازنهای مختلفی را که در مدار وجود داشتند به نحوی با تقریب حذف می‌کردیم. مثلاً خازنهای کنارگذر و کوپلاژ را از نظر ac اتصال کوتاه فرض می‌نمودیم. همچنین در مدلهای سیگنال کوچک ترانزیستور از ظرفیتهای خازنی پیوندها که در فرکانسهای بالا پدیدار می‌شوند صرف‌نظر می‌شد. در شکل ۱-۱۵ پاسخ فرکانسی معمول تقویت‌کننده‌های DC و تقویت‌کننده‌های با کوپلاژ خازنی نشان داده شده است. در تقویت‌کننده‌های DC ، سیگنال مستقیماً به تقویت‌کننده وصل می‌شود و از هیچ گونه خازن کوپلاژی استفاده نمی‌شود و بنابراین همان طور که در شکل ۱-۱۵ الف ملاحظه می‌شود، فرکانسهای بسیار پایین نیز با بهره A_v تقویت می‌شوند. در شکل ۱-۱۵ ب در فرکانسهای پایین بهره تقویت‌کننده شروع به افت می‌نماید که دلیل آن استفاده از خازنهای کوپلاژ و کنارگذر است. در فرکانس ω_L افت دامنه به 3 dB می‌رسد و این فرکانس را **فرکانس قطع پایین** تقویت‌کننده می‌نامند. پاسخ فرکانسی در بخشهای میانی ثابت بوده و تابع فرکانس نمی‌باشد. در فرکانسهای بالا تأثیر خازنهای داخلی ترانزیستورها بهره تقویت‌کننده را کاهش می‌دهد. فرکانس ω_H نشان داده شد در **شکل فرکانس قطع بالایی** تقویت‌کننده می‌باشد. عرض باند تقویت‌کننده $(BW)^1$ تفاضل ω_L و ω_H است و به صورت زیر تعریف می‌شود:

شکل ۱-۱۵: پاسخ فرکانسی (الف) تقویت‌کننده DC (ب) تقویت‌کننده با کوپلاژ خازنی

1. Bandwidth

۱-۱۵ پاسخ فرکانسی تقویت‌کننده‌ها

$$BW = \omega_H - \omega_L \quad (1-15)$$

در اکثر موارد $\omega_H \gg \omega_L$ بوده و عملاً ω_H تعیین‌کننده BW است. یکی از مشخصه‌های هر تقویت‌کننده، حاصل ضرب عرض باند در بهره فرکانسهای میانی $(GB)^1$ است.

$$GB = A_v \times BW \cong A_v \omega_H \quad (2-15)$$

با آشنایی قبلی که با صافیهای پایین و بالاگذر داریم می‌توانیم این چنین بیان کنیم که تقویت‌کننده‌ها در فرکانسهای خیلی بالا به صورت صافی پایین‌گذر و در فرکانسهای خیلی پایین به شکل صافی بالاگذر عمل می‌نمایند.

در ادامه این فصل ضمن بررسی $A(j\omega)$ ، به محاسبه ω_L ناشی از خازنهای کوپلاژ و کنارگذر و نیز ω_H در تقویت‌کننده‌های مختلف امپتر، بیس و کلکتور مشترک خواهیم پرداخت.

محاسبه فرکانس قطع پایین (ω_L)

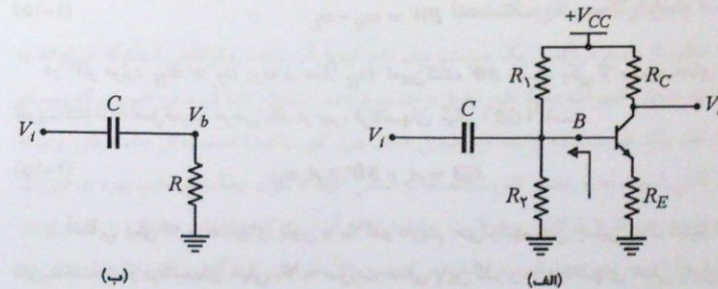
فرکانس قطع پایین تقویت‌کننده (ω_L) عمدتاً توسط خازنهای کوپلاژ و کنارگذر تعیین می‌شود. برای محاسبه ω_L ، همانند محاسبه فرکانس قطع در صافیهای بالاگذر عمل می‌شود، بدین صورت که تابع شبکه را برحسب $S = j\omega$ به دست آورده و اندازه آن را برابر $\frac{1}{\sqrt{2}}$ قرار می‌دهیم (افت 3 dB).

مثال ۱-۱۵: تقویت‌کننده شکل ۲-۱۵ را با خازن کوپلاژ C در نظر بگیرید، فرکانس قطع پایین این تقویت‌کننده را به دست آورید.

حل:

در این تقویت‌کننده سیگنال ورودی V_i در مسیر خود تا بیس ترانزیستور از یک صافی بالاگذر عبور می‌کند که توسط خازن C و مقاومت معادل دیده شده در گره (B) تعریف می‌شود. برای این صافی تابع شبکه‌ای به صورت زیر قابل تعریف است:

$$H(S) = \frac{V_b(S)}{V_i(S)} = \frac{SRC}{SRC + 1} \quad (3-15)$$



شکل ۱۵-۲: تقویت‌کننده امیتر مشترک با خازن کوپلاژ و صافی بالاگذر دیده شده از بیس ترانزیستور

که در آن $H(S) \Big|_{S \rightarrow \infty} = 1$ و $H(S) \Big|_{S=0} = 0$ می‌باشد و حاکی از تابع تبدیل یک صافی بالاگذر است. همچنین مقاومت R توسط رابطه زیر تعریف می‌شود:

$$R = R_1 \parallel R_2 \parallel [r_{\pi} + (h_{fe} + 1)R_E] \quad (15-4)$$

اکنون با استفاده از تابع شبکه، فرکانس قطع ω_L طبق تعریف به صورت زیر قابل محاسبه است

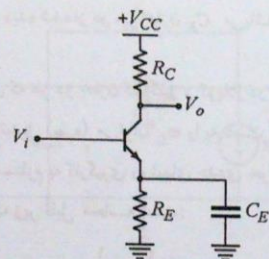
$$|H(j\omega)|^2 = \frac{(RC\omega)^2}{(RC\omega)^2 + 1} \Big|_{\omega=\omega_L} = \frac{1}{2} \Rightarrow \omega_L = \frac{1}{RC} \quad (15-5)$$

در این فرکانس امپدانس خازن و مقاومت مساوی می‌شوند. برای فرکانسهای بالاتر، خازن تقریباً به صورت اتصال کوتاه عمل نموده و سیگنال بدون تضعیف به گره (B) رسیده و توسط مدار امیتر مشترک تقویت می‌شود. بدیهی است برای کاهش ω_L باید خازن C را حتی‌الامکان بزرگ انتخاب کنیم.

مثال ۱۵-۲: تقویت‌کننده امیتر مشترک با خازن کنارگذر شکل ۱۵-۳ را در نظر بگیرید. فرکانس قطع پایین (ω_L) این تقویت‌کننده را حساب کنید.

حل:

بهره تقویت‌کننده برحسب S برابر است با



شکل ۱۵-۳: مدار تقویت‌کننده امیتر مشترک با خازن کنارگذر

$$A(S) = \frac{V_o(S)}{V_i(S)} \cong \frac{-g_m R_C}{1 + g_m (R_E \parallel \frac{1}{SC_E})} = \frac{-g_m R_C}{1 + \frac{g_m R_E}{SR_E C_E + 1}} \quad (15-6)$$

که در آن g_m پارامتر هدایت انتقالی ترانزیستور است و تابع جریان بایاس می‌باشد. برای فرکانسهای بسیار پایین ($S \rightarrow 0$),

$$A(S) \Big|_{S \rightarrow 0} = \frac{V_o(S)}{V_i(S)} \Big|_{S \rightarrow 0} = \frac{-g_m R_C}{1 + g_m R_E} \quad (15-7)$$

و در فرکانسهای بسیار بالاتر از فرکانس قطع پایین ($S \rightarrow \infty$),

$$A(S) \Big|_{S \rightarrow \infty} = \frac{V_o(S)}{V_i(S)} \Big|_{S \rightarrow \infty} = -g_m R_C \quad (15-8)$$

که همان بهره مدار در شرایط اتصال کوتاه در نظر گرفتن خازن C_E می‌باشد. با ساده کردن عبارت ۱۵-۶ خواهیم داشت

$$A(S) = \frac{V_o(S)}{V_i(S)} = \frac{-g_m R_C (SR_E C_E + 1)}{SC_E R_E + 1 + g_m R_E} \cong \frac{-g_m SR_E R_C C_E}{SC_E R_E + g_m R_E + 1} \quad (15-9)$$

فرکانس قطع ω_L مشابه آنچه در رابطه ۱۵-۵ انجام دادیم برابر است با

$$\omega_L = \frac{1 + g_m R_E}{R_E C_E} = \frac{1}{C_E \cdot (R_E \parallel \frac{1}{g_m})} \quad (15-10)$$

که در آن $R_E \parallel \frac{1}{g_m}$ مقاومت دیده شده از دو سر خازن C_E می‌باشد.

در حالت کلی در مواردی که هر دو خازن کنارگذر و کوپلاژ در طبقات مختلف تقویت‌کننده وجود دارند، با محاسبه تابع تبدیل (بهره) می‌توان ω_L را به دست آورد. البته حل معادله نهایی به طریق تحلیلی میسر نبوده و مستلزم به کارگیری روشهای عددی خواهد بود. ولی می‌توان نشان داد که در حالت کلی، ω_L از رابطه زیر قابل محاسبه است:

$$\omega_L \cong \sum_i \frac{1}{C_i R_{is}} \quad (۱۱-۱۵)$$

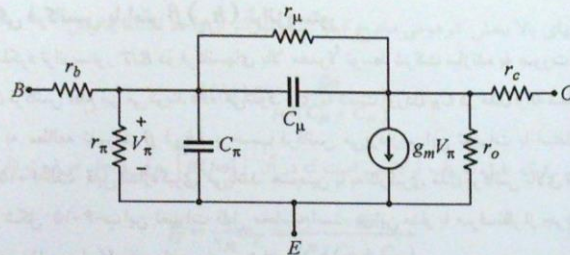
که در آن C_i ظرفیت خازن کوپلاژ یا کنارگذر و R_{is} مقاومت دیده شده از دو سر خازن C_i است، در حالتی که بقیه خازنهای اتصال کوتاه شده و منابع مستقل متحد با صفر قرار داده شده باشند.

در مثال ۱۵-۱ مقاومت R همان مقاومت مدار از دو سر خازن کوپلاژ C (ورودی اتصال کوتاه) را تشکیل می‌دهد و همچنین در رابطه ۱۵-۱۰ همان طور که بیان شد، $R_E \parallel \frac{1}{g_m}$ مقاومت دیده شده از دو سر خازن کنارگذر در حالت $V_i = 0$ می‌باشد.

مدل سیگنال کوچک ترانزیستور در فرکانسهای بالا

تاکنون از مدل‌های هیبرید سیگنال کوچک h و π ترانزیستور در بررسی تقویت‌کننده‌ها در فرکانسهای پایین و متوسط استفاده نموده‌ایم و بر این حقیقت واقفیم که این مدل‌ها عملکرد داخلی ترانزیستورها و فرآیندهای اصلی ساخت آنها را به نحو قابل قبولی توصیف می‌نمایند. با این وجود، بعضی محدودیتهای فن‌آوری در ساخت ترانزیستورها منجر به ایجاد خازنهای داخلی ناخواسته‌ای می‌شود که در فرکانسهای بالا نمی‌توان آنها را نادیده گرفت. در شکل ۱۵-۴ مدل π فرکانس بالای ترانزیستور BJT نشان داده شده است. در این شکل r_b و r_c به ترتیب مقاومت‌های داخلی بین سرهای خروجی بیس و کلکتور و محلهای اتصال داخلی آنها و r_μ مقاومت مسیر اتصالهای بیس و کلکتور می‌باشند. معمولاً مقاومت r_μ بسیار بزرگ و r_c قابل صرف‌نظر می‌باشد.

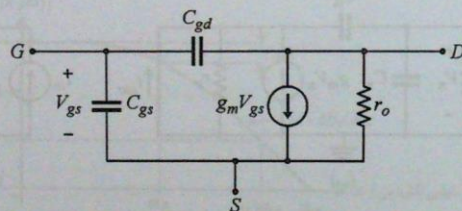
علت وجود خازنهای داخلی، وجود پیوندهای $P-N$ بیس-امیتر و بیس-کلکتور می‌باشند. همان طور که می‌دانیم این پیوندها شامل یک ناحیه تھی می‌باشند که در طرفین آنها نواحی P و N به صورت دو جوشن خازن، ناحیه تھی را به عنوان یک دی‌الکتریک در بر می‌گیرند. این خازن ناخواسته به خازن تھی مشهور است (C_{je}). همچنین در بایاس مستقیم پیوند بیس-امیتر، تزریق



شکل ۱۵-۴: مدل π فرکانس بالای ترانزیستور BJT

حاملها از امیتر به بیس تابع ولتاژ اتصال بوده و یک ظرفیت خازنی دیگری به نام خازن انتشاری ایجاد می‌کند (C_D). در حقیقت C_π مجموع ظرفیتهای C_{je} و C_D است. در اتصال بیس-کلکتور که در ناحیه فعال به صورت معکوس بایاس می‌شود فقط خازن تھی مطرح می‌باشد، که آن را با C_μ نمایش داده‌ایم. مقادیر این خازن‌ها در محدوده پیکوفاراد اندازه‌گیری شده‌اند. مقدار خازن C_μ به علت بزرگتر بودن عرض ناحیه تھی در اتصال BC از خازن C_{je} کوچکتر است.

در ترانزیستورهای اثر میدان (FET) نیز ظرفیتهای خازنی ناخواسته بین گیت-سورس و گیت-درین وجود دارند که با اضافه کردن آنها به مدل سیگنال کوچک قبلی، مدل مناسب برای کاربرد در فرکانسهای بالا به صورت شکل ۱۵-۵ حاصل می‌شود. با مقایسه این مدل با مدل π شکل ۱۵-۴ برای ترانزیستورهای BJT ارائه نمودیم، شباهتهای عمده این دو مدل روشن می‌شود. بنابراین در ادامه این فصل به تجزیه و تحلیل مدارهای BJT اکتفا نموده و توسعه روشهای به کار رفته در مورد مدارهای FET را به خوانندگان علاقمند واگذار می‌نماییم.



شکل ۱۵-۵: مدل سیگنال کوچک FET در فرکانسهای بالا

وابستگی فرکانسی پارامتر $\beta(h_{fe})$ ترانزیستور

عملکرد ترانزیستور BJT در فرکانسهای بالا معمولاً توسط شرکت سازنده به صورت پارامتر f_T که به آن فرکانس قطع نیز می‌گویند داده می‌شود. برای به دست آوردن C_{π} در مدل ارائه شده در شکل ۱۵-۴ به مطالعه تغییرات $\beta(h_{fe})$ بر حسب فرکانس می‌پردازیم. این تغییرات با استفاده از مدار شکل ۱۵-۶ الف قابل اندازه‌گیری می‌باشد. همچنین با به کارگیری مدل فرکانس بالای ترانزیستور در مدار شکل ۱۵-۶ ب این تغییرات قابل محاسبه است. در این مدار با صرف نظر از جریان عبوری از C_{μ} در مقایسه با $g_m V_{\pi}$ برای i_{out} می‌توان نوشت

$$i_{out} \cong g_m V_{\pi} \quad (12-15)$$

از طرف دیگر با توجه به اتصال کوتاه شدن کلکتور به زمین و موازی قرار گرفتن C_{μ} و C_{π} ، برای i_{in} خواهیم داشت

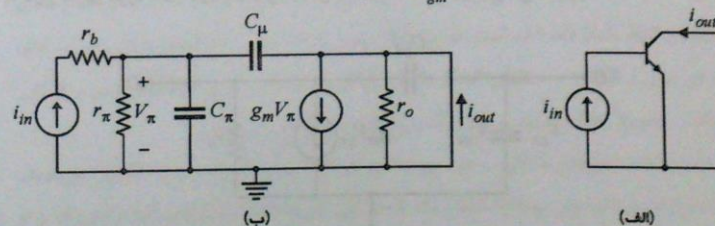
$$i_{in} = V_{\pi} \left[\frac{1}{r_{\pi}} + S(C_{\mu} + C_{\pi}) \right] \quad (13-15)$$

در نتیجه وابستگی فرکانسی پارامتر β به صورت زیر حاصل می‌شود:

$$\beta = \frac{i_{out}}{i_{in}} = \frac{g_m}{\frac{1}{r_{\pi}} + S(C_{\mu} + C_{\pi})} = \frac{g_m r_{\pi}}{1 + S(C_{\mu} + C_{\pi})r_{\pi}} \quad (14-15)$$

با جایگزینی $\beta_0 = g_m r_{\pi}$ و $S = j\omega$ ، خواهیم داشت

$$\beta(j\omega) = \frac{\beta_0}{1 + j\omega \frac{(C_{\mu} + C_{\pi})\beta_0}{g_m}} \quad (15-15)$$



شکل ۱۵-۶: (الف) روش اندازه‌گیری تغییرات β با فرکانس (ب) مدار معادل سیگنال کوچک برای مطالعه تغییرات فرکانسی β

در فرکانسهای بالا بخش موهومی مخرج کسر بسیار بزرگتر از واحد است، بنابراین

$$\beta(j\omega) \cong \frac{g_m}{j\omega(C_{\mu} + C_{\pi})} \quad (16-15)$$

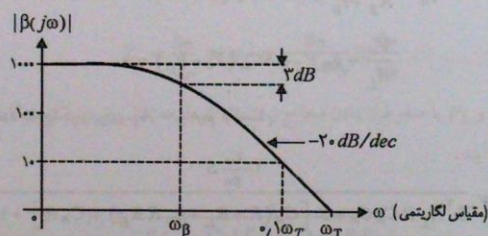
در فرکانس f_T که طبق تعریف فرکانسی است که در آن $|\beta(j\omega)|$ برابر واحد می‌شود، داریم

$$f_T = \frac{1}{2\pi} \omega_T = \frac{1}{2\pi} \frac{g_m}{(C_{\pi} + C_{\mu})} \quad (17-15)$$

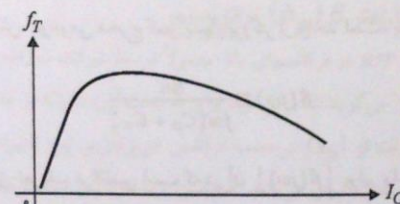
در شکل ۱۵-۷ تغییرات فرکانسی β به صورت نمودار بود نمایش داده شده است. در این شکل ω_T در حقیقت عرض باند بهره واحد و ω_{β} فرکانس قطع 3 dB است که با توجه به رابطه ۱۵-۱۵ با یکدیگر به صورت زیر به هم مربوط می‌شوند:

$$\omega_{\beta} = \frac{g_m}{\beta_0 (C_{\pi} + C_{\mu})} = \frac{\omega_T}{\beta_0} \quad (18-15)$$

پارامتر f_T ترانزیستورها معمولاً به صورت تابعی از جریان I_C داده می‌شود. برای درک این وابستگی باید به رابطه ۱۵-۱۷ توجه نمود که در آن g_m تابع I_C بوده و بخش C_D از C_{π} (خازن انتشاری) نیز وابسته به جریان I_C است. در جریانهای کوچک I_C ، مقدار f_T با کوچکتر شدن جریان کلکتور کاهش می‌یابد (شکل ۱۵-۸). کاهش f_T در جریانهای بالا را نمی‌توان بدین طریق توجیه نمود، بلکه در این محدوده، کاهش f_T به دلیل همان فرآیندی است که باعث کاهش β_0 در جریانهای بالا می‌شود.



شکل ۱۵-۷: تغییرات فرکانسی پارامتر β ترانزیستور

شکل ۱۵-۸: تغییرات f_T با جریان I_C

با در اختیار داشتن پارامتر f_T و با استفاده از رابطه ۱۵-۱۷ می‌توان مقدار $C_\pi + C_\mu$ را محاسبه نمود. مقدار C_μ با اندازه‌گیری ظرفیت خازنی بین بیس و کلکتور در ولتاژ V_{CB} مورد نظر قابل اندازه‌گیری است. مقدار f_T در محدوده صد تا هزار مگاهرتز و عموماً برای ترانزیستورهای مدار مجتمع نوع NPN برابر ۴۰۰ مگاهرتز می‌باشد.

لازم به ذکر است که مدل فرکانس بالای π نمایش داده شده در شکل ۱۵-۴ تا فرکانسهای حدود $0.2\omega_T$ نسبتاً دقیق است. برای فرکانسهای بالاتر، اضافه کردن عناصر ناخواسته دیگری به مدار ضرورت خواهد داشت.

۲-۱۵ پاسخ فرکانسی مدار آمپتر مشترک

در شکل ۱۵-۹ مدار یک طبقه آمپتر مشترک و در کنار آن مدار معادل سیگنال کوچک آن نشان داده شده است. برای تحلیل این مدار کافی است KCL را در گره‌های ۱ و ۲ به صورت زیر بنویسیم:

$$\frac{V_1}{r_\pi} + \frac{V_1 - V_s}{R_S + r_b} + SC_\pi V_1 + SC_\mu (V_1 - V_o) = 0 \quad (19-15)$$

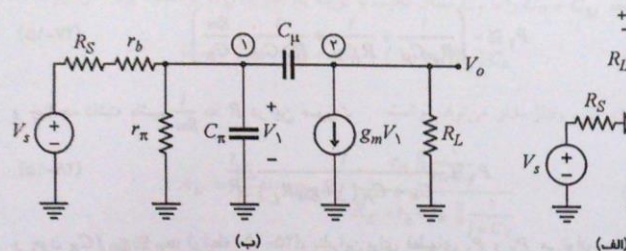
$$\frac{V_o}{R_L} + gm V_1 + SC_\mu (V_o - V_1) = 0 \quad (20-15)$$

با ترکیب معادلات مذکور برای A_V خواهیم داشت

$$A_V = \frac{V_o}{V_s} = A_V \cdot \frac{1 - \frac{C_\mu}{g_m} S}{S^2 R_L R_C C_\pi + S [C_\mu (R + R_L + g_m R R_L) + C_\pi R] + 1} \quad (21-15)$$

که در آن

۲-۱۵ پاسخ فرکانسی مدار آمپتر مشترک



شکل ۱۵-۹: مدار آمپتر مشترک و مدل سیگنال کوچک آن

$$A_{V_s} = \frac{-R_L}{\frac{1}{g_m} + \frac{R_S + r_b}{\beta}} = \frac{-g_m R_L r_\pi}{R_S + r_b + r_\pi} \quad (22-15)$$

$$R = (R_S + r_b) \parallel r_\pi \quad (23-15)$$

رابطه ۱۵-۲۱ را می‌توان به شکل زیر بازنویسی کرد:

$$A_V = A_{V_s} \cdot \frac{1 - \frac{S}{Z_o}}{(1 - \frac{S}{P_1})(1 - \frac{S}{P_2})} \quad (24-15)$$

که در آن صفر Z_o مثبت و برابر g_m / C_μ و قطبهای P_1 و P_2 هر دو حقیقی و منفی می‌باشند. با توجه به رابطه ۱۵-۱۷ پیداست که Z_o از ω_T بسیار بزرگتر است.

$$Z_o = \frac{g_m}{C_\mu} \gg \omega_T = \frac{g_m}{C_\mu + C_\pi} \cong \frac{g_m}{C_\pi} \quad (25-15)$$

قطبهای P_1 و P_2 با صفر قرار دادن مخرج A_V و با توجه به غالب بودن یکی از آنها به صورت زیر به دست می‌آیند:

$$P_1 \cong -\frac{1}{R C_\pi + C_\mu (R + R_L + g_m R R_L)} \quad (26-15)$$

$$P_T \cong - \left(\frac{1}{R_L C_\mu} + \frac{1}{R C_\pi} + \frac{1}{R_L C_\pi} + \frac{g_m}{C_\pi} \right) \quad (27-15)$$

و چنانچه داشته باشیم $R \gg \frac{1}{g_m}$ در این صورت

$$P_1 \cong - \frac{1}{C_\pi + C_\mu (1 + g_m R_L)} \cdot \frac{1}{R} \quad (28-15)$$

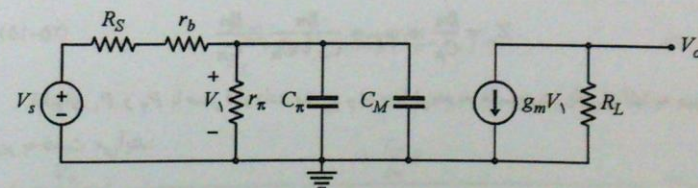
و چون $\omega_T \cong g_m / C_\pi$ (رابطه ۱۵-۲۵)، بنابراین برای قطبهای P_1 و P_T می‌توان نوشت

$$|P_1| < \omega_T \quad \text{و} \quad |P_T| \gg \omega_T \quad (29-15)$$

همان طور که ملاحظه می‌کنیم صفر $|Z_s|$ و قطب $|P_T|$ فرکانسهای بسیار بزرگی در مقایسه با ω_T هستند و در فرکانس کار ترانزیستور (زیر ω_T) تأثیر چندانی نخواهند داشت و قطب غالب مدار P_1 خواهد بود. در این صورت می‌توان مدار را یک تک‌قطبی در نظر گرفت که به صورت یک صافی پایین‌گذر عمل می‌کند و فرکانس قطع بالایی (ω_H) آن P_1 است.

تحلیل تقریبی مدار با استفاده از اثر میلر

در مدار شکل ۱۵-۹ می‌توان با استفاده از قضیه میلر اثر خازن C_μ را در طرفین آن به صورت $C_M = (1-A)C_\mu$ در ورودی و $\left(1-\frac{1}{A}\right)C_\mu$ در خروجی منظور نمود، که در آن A بهره ولتاژ بین دو گره ۱ و ۲ بوده و برابر $-g_m R_L$ است. در این صورت با صرف‌نظر از ظرفیت $\left(1-\frac{1}{A}\right)C_\mu$ که موازی خروجی قرار می‌گیرد (تقریباً برابر C_μ بوده و امپدانس آن در فرکانسهای بالا بسیار بزرگتر از R_L می‌شود)، مدار معادل به صورت شکل ۱۵-۱۰ درمی‌آید.



شکل ۱۵-۱۰: مدار معادل تقویت‌کننده امپتر مشترک با در نظر گرفتن اثر میلر C_μ در ورودی

چنانچه $C_\pi + C_M$ را با C_T نشان دهیم، با توجه به عبارت C_M برحسب C_μ خواهیم داشت

$$C_T = C_\pi + C_M = C_\pi + (1 + g_m R_L) C_\mu \quad (30-15)$$

بنابراین برای بهره ولتاژ مدار می‌توان نوشت

$$A_V = \frac{V_o}{V_s} = -g_m R_L \frac{r_\pi \parallel \frac{1}{j\omega C_T}}{R_S + r_b + r_\pi \parallel \frac{1}{j\omega C_T}} \quad (31-15)$$

و پس از ساده کردن داریم

$$A_V = \frac{-g_m R_L r_\pi}{R_S + r_b + r_\pi} \cdot \frac{1}{1 + j\omega C_T \frac{r_\pi (R_S + r_b)}{r_\pi + R_S + r_b}} \quad (32-15)$$

و یا

$$A_V = A_{V_0} \cdot \frac{1}{1 + j\omega C_T R} \quad (33-15)$$

که در آن A_{V_0} و R به ترتیب همان مقادیر تعریف شده در عبارتهای ۱۵-۲۲ و ۱۵-۲۳ می‌باشند. همان طور که ملاحظه می‌شود مدار تک‌قطبی بوده و تنها قطب آن در ω_1 قرار دارد. این قطب برابر

$$\omega_1 = \frac{1}{RC_T} = \frac{1}{R [C_\pi + C_\mu (1 + g_m R_L)]} \quad (34-15)$$

است، که در عبارت ۱۵-۲۸ در حل دقیق به دست آوردیم. ضمناً ω_1 همان فرکانس قطع ۳ dB بالایی است.

$$f_{3dB} = f_H = f_1 = \frac{1}{2\pi R [C_\pi + C_\mu (1 + g_m R_L)]} \quad (35-15)$$

در حقیقت تحلیل فوق بر این اساس است که اگر R_L در حدود کیلو اهم باشد، اثر میلر C_μ در خروجی (که تقریباً برابر C_μ است) قابل صرف‌نظر می‌باشد؛ زیرا این خازن قطبی را در فرکانسهای بسیار بالا ایجاد خواهد کرد.

علیرغم کوچک بودن C_μ (چند دهم پیکوفاراد)، به علت بزرگ بودن مقدار $g_m R_L$ ، C_M بزرگتر از C_π بوده و پاسخ فرکانسی مدار را محدود می‌کند. بنابراین برای بهبود پاسخ فرکانسی باید مقدار

R_L را کاهش داد که البته منجر به کاهش بهره باند میانی مدار می‌شود.

پاسخ فرکانسی این تقویت‌کننده در شکل ۱۵-۱۱ نمایش داده شده است. ضمناً می‌توان نشان داد که اضافه کردن مقاومت امیتر (R_E) گرچه بهره مدار را کاهش می‌دهد ولی در افزایش عرض باند مؤثر است.

مثال ۱۵-۳: با استفاده از تقریب میلر برای یک تقویت‌کننده امیتر مشترک با پارامترهای زیر فرکانس قطع 3 dB را محاسبه نمایید. $I_C = 1\text{ mA}$, $\beta = 100$, $r_b = 100\ \Omega$, $R_S = 600\ \Omega$, $R_L = 10\text{ K}\Omega$, $C_\mu = 0.3\text{ pF}$ و $f_T = 400\text{ MHz}$ (در جریان $I_C = 1\text{ mA}$).

حل:

ابتدا پارامترهای سیگنال کوچک را محاسبه می‌کنیم.

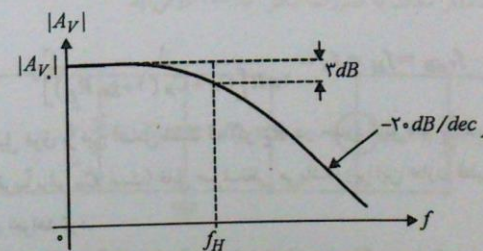
$$g_m = \frac{I_C}{V_T} = \frac{1}{26} = \frac{1}{26}\ \Omega^{-1}$$

$$r_\pi = \frac{\beta}{g_m} = \frac{100}{1/26} = 2600\ \Omega = 2.6\text{ K}\Omega$$

$$C_\pi + C_\mu = \frac{g_m}{2\pi f_T} = \frac{1/26}{2\pi \times 400 \times 10^6} \cong 15.3\text{ pF}$$

$$C_\pi = 15.3 - 0.3 = 15\text{ pF}$$

$$C_M = (1 + g_m R_L) C_\mu = \left(1 + \frac{10 \times 10^3}{26}\right) \times 0.3 \cong 115.7\text{ pF}$$



شکل ۱۵-۱۱: نمایش پاسخ فرکانسی تقویت‌کننده امیتر مشترک

مقدار C_M محاسبه شده بسیار بزرگتر از C_π می‌باشد و عملاً تعیین‌کننده پاسخ فرکانسی خواهد بود.

$$R = (R_S + r_b) \parallel r_\pi = 0.7 \parallel 2.6 \cong 0.55\text{ K}\Omega$$

بنابراین با استفاده از رابطه ۱۵-۳۵ داریم

$$f_{3\text{ dB}} = \frac{10^{12}}{2\pi \times 550 \times (15 + 115.7)} \cong 2.22\text{ MHz}$$

ضمناً برای مدار فوق بهره فرکانسهای میانی یعنی A_V از رابطه ۱۵-۲۲ برابر است با

$$A_V = \frac{-g_m R_L r_\pi}{R_S + r_b + r_\pi} \cong -30.3$$

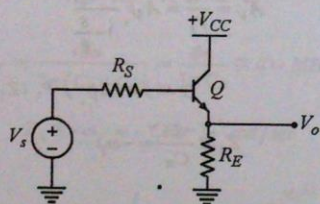
۳-۱۵ پاسخ فرکانسی مدار کلکتور مشترک

تقویت‌کننده کلکتور مشترک شکل ۱۵-۱۲ را در نظر بگیرید. مدار معادل سیگنال کوچک این تقویت‌کننده در شکل ۱۵-۱۳ نمایش داده شده است. شکل ۱۵-۱۳-ب در حقیقت همان مدار ۱۵-۱۳-الف است که به شکل دیگری نمایش داده شده است.

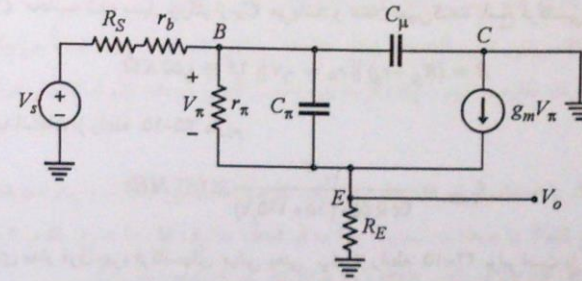
اکنون با فرض $R_b = R_S + r_b$ کوچک از خازن C_μ صرف‌نظر می‌کنیم. در این صورت با نوشتن KCL در دو گره B و E برای مدار شکل ۱۵-۱۳-ب داریم

$$\frac{V_b - V_s}{R_b} + \left(\frac{1}{r_\pi} + SC_\pi\right)(V_b - V_o) = 0 \quad (36-15)$$

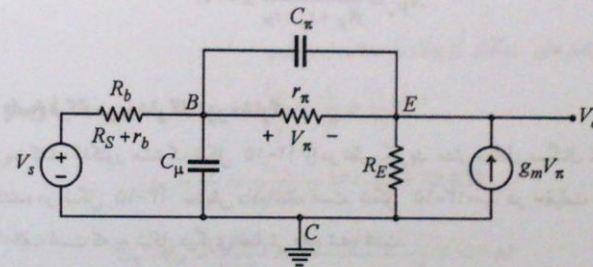
$$\frac{V_o}{R_E} - g_m(V_b - V_o) + \left(\frac{1}{r_\pi} + SC_\pi\right)(V_o - V_b) = 0 \quad (37-15)$$



شکل ۱۵-۱۲: تقویت‌کننده کلکتور مشترک



(الف)



(ب)

شکل ۱۵-۱۳: (الف) مدار معادل سیگنال کوچک تقویت‌کننده شکل ۱۵-۱۲ (ب) یک ترسیم متفاوت از همان مدار شکل (الف)

از ترکیب معادلات فوق برای $A_V = V_o/V_s$ عبارتی به صورت

$$A_V = \frac{V_o}{V_s} = A_{V_1} \cdot \frac{1 - \frac{s}{Z_1}}{1 - \frac{s}{P_1}} \quad (۳۸-۱۵)$$

به دست می‌آید که در آن Z_1 ، P_1 و A_{V_1} عبارتند از

$$Z_1 \cong \frac{-g_m}{C_\pi} = -\omega_T \quad (۳۹-۱۵)$$

$$P_1 = -\frac{1}{C_\pi \left(r_\pi \parallel \frac{R_b + R_E}{1 + g_m R_E} \right)} \quad (۴۰-۱۵)$$

۳-۱۵ پاسخ فرکانسی مدار کلکتور مشترک

$$A_{V_1} \cong \frac{R_E}{R_E + \frac{1}{g_m} + \frac{R_b + R_E}{\beta}} \quad (۴۱-۱۵)$$

که با فرض $R_b \ll R_E$ و $g_m R_E \gg 1$ عبارت P_1 به صورت زیر ساده می‌شود:

$$|P_1| \cong \frac{1}{C_\pi \left(r_\pi \parallel \frac{1}{g_m} \right)} \quad (۴۲-۱۵)$$

و چون $\frac{1}{g_m} \cong r_\pi \parallel \frac{1}{g_m}$ است، بنابراین

$$|P_1| \cong \frac{g_m}{C_\pi} \cong \omega_T = |Z_1| \quad (۴۳-۱۵)$$

که به معنی آن است که قطب و صفر نزدیک یکدیگرند و تقریباً برابر ω_T هستند. در حقیقت این صفر ناشی از انتقال مستقیم سیگنال از ورودی به خروجی از طریق C_π (در فرکانسهای بالا) است. برای محاسبه این صفر می‌توان روش دیگری را اتخاذ نمود و آن صفر قرار دادن خروجی V_o در عبارت ۳۷-۱۵ است.

مثال ۱۵-۴: برای یک تقویت‌کننده کلکتور مشترک با پارامترهای زیر مقادیر P_1 و Z_1 را حساب کنید. $r_b = 150 \Omega$ و $\beta = 100$ ، $I_C = 1 \text{ mA}$ ، $R_S = 100 \Omega$ ، $R_E = 2 \text{ K}\Omega$ ، $C_\pi = 12 \text{ pF}$ ، $C_\mu = 0$.

حل:

$$g_m = \frac{I_C}{V_T} = \frac{1}{26} \Omega^{-1}$$

$$r_\pi = \frac{\beta}{g_m} = 2600 \Omega$$

$$R_b = R_S + r_b = 250 \Omega$$

$$f_T = \frac{g_m}{2\pi(C_\pi + C_\mu)} = \frac{g_m}{2\pi C_\pi} \cong 510 \text{ MHz}$$

$$Z_1 \cong -\omega_T = -3.7 \times 10^9 \text{ rad/sec}$$

از رابطه ۴۰-۱۵ برای P_1 داریم

$$P_1 = -\frac{10^{12}}{12 \left[2600 \parallel \frac{2500 + 2000}{(1 + \frac{2000}{26})} \right]} = -2.9 \times 10^4 \text{ rad/sec}$$

تحلیل تقریبی مدار با استفاده از اثر میلر

در شکل ۱۵-۱۳ ب چنانچه اثر خازن C_π و مقاومت r_π را در ورودی مدار در نظر بگیریم (با استفاده از قضیه میلر) مدار شکل ۱۵-۱۴ حاصل می‌شود. در این شکل C_M و R_M به ترتیب اثر میلر خازن C_π و مقاومت r_π در ورودی مدار می‌باشند که به صورت زیر به دست می‌آیند:

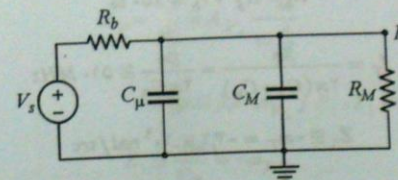
$$C_M = C_\pi (1 - A) = C_\pi \left(1 - \frac{R_E}{R_E + r_m} \right) = \frac{C_\pi}{1 + g_m R_E} \quad (۴۴-۱۵)$$

$$R_M = \frac{r_\pi}{1 - A} = \frac{r_\pi}{r_m / (r_m + R_E)} = r_\pi (1 + g_m R_E) \quad (۴۵-۱۵)$$

در عبارتهای فوق، $r_m = 1/g_m$ و A بهره ولتاژ امپتروفالوئر (با صرف نظر از R_b) برابر $\frac{R_E}{R_E + 1/g_m}$ در نظر گرفته شده است.

با نگاهی دقیق به مدار ۱۵-۱۴ درمی‌یابیم که پاسخ مدار در حقیقت پاسخ یک صافی پایین‌گذر است، که فرکانس قطع 3 dB آن برابر است با

$$f_{\text{3dB}} = f_H = \frac{1}{\pi R_{eq} C_{eq}} = \frac{1}{\pi [R_b \parallel [r_\pi (1 + g_m R_E)]] \left[C_\mu + \frac{C_\pi}{1 + g_m R_E} \right]} \quad (۴۶-۱۵)$$



شکل ۱۵-۱۴: نمایش ورودی مدار ۱۵-۱۳ ب یا اعمال اثر میلر روی خازن C_π و مقاومت r_π

۴-۱۵ پاسخ فرکانسی مدار بیس مشترک

۲۹۵

در این محاسبه اثر C_π و r_π در خروجی مدار در نظر گرفته نشده است، ولی فرکانس f_H محاسبه شده با تقریب خوبی رفتار فرکانسی مدار را مشخص می‌نماید.

مثال ۱۵-۵: برای مدار امپتروفالوئر مثال ۱۵-۴، با فرض $C_\mu = 1 \text{ pF}$ فرکانس f_H را به دست آورید.

حل:

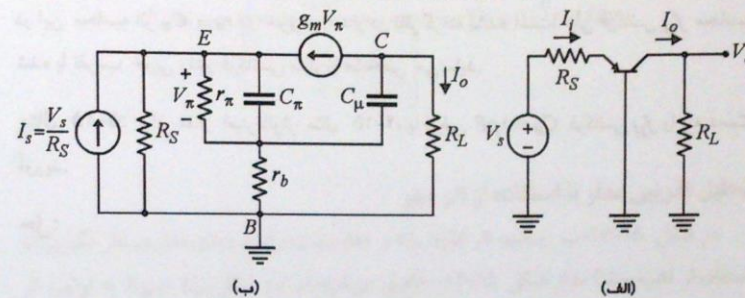
$$f_H = \frac{10^{12}}{2\pi \left[\left\{ (1000 + 1500) \parallel \left[2600 \left(1 + \frac{2000}{26} \right) \right] \right\} \left(1 + \frac{12}{1 + \frac{2000}{26}} \right) \right]} \cong 551 \text{ MHz}$$

همان طور که مشاهده می‌شود تقویت‌کننده کلکتور مشترک از عرض باند نسبتاً وسیعی برخوردار است. البته میزان این عرض باند به نحو قابل ملاحظه‌ای به اندازه مقاومت R_S بستگی دارد. مثلاً چنانچه در این مثال، مقدار $R_S = 1 \text{ K}\Omega$ در نظر گرفته شود، فرکانس f_H برابر با 120 MHz به دست می‌آید. همچنین افزایش R_E در شرایطی که R_S کوچک باشد باعث افزایش عرض باند خواهد شد (چرا؟)

۴-۱۵ پاسخ فرکانسی مدار بیس مشترک

همان طور که می‌دانیم تقویت‌کننده بیس مشترک دارای مقاومت ورودی کم، مقاومت خروجی زیاد، بهره جریان کوچکتر از یک و بهره ولتاژ نسبتاً بزرگ است. در این بخش نشان خواهیم داد که این تقویت‌کننده همچنین از عرض باند وسیعی نیز برخوردار است. در شکل ۱۵-۱۵ مدار یک تقویت‌کننده بیس مشترک به همراه مدار معادل سیگنال کوچک آن نشان داده شده است.

در این مدار به جای منبع V_s و مقاومت منبع، مدار معادل نورتن آن جایگزین شده است. در این مدار همان‌گونه که از شکل پیداست C_μ بین ورودی و خروجی قرار نمی‌گیرد تا اثر میلر آن در ورودی دیده شود. برای ساده‌تر شدن تحلیل مدار می‌توان با تقریب خوبی از r_π و R_S صرف نظر نمود (با استفاده از دوگان قضیه میلر موضوع را اثبات کنید). مقاومت R_S معمولاً بسیار بزرگتر از مقاومت ورودی ترانزیستور از دید امپتر می‌باشد. در این صورت با نوشتن KCL در گره E خواهیم داشت



شکل ۱۵-۱۵: الف) تقویت‌کننده بیس مشترک ب) مدار معادل سیگنال کوچک آن

$$I_s + g_m V_{\pi} + \frac{V_{\pi}}{z_{\pi}} = 0 \quad (۴۷-۱۵)$$

که در آن z_{π} امپدانس ناشی از r_{π} و C_{π} بوده و برابر است با

$$z_{\pi} = \frac{r_{\pi}}{1 + sC_{\pi}r_{\pi}} \quad (۴۸-۱۵)$$

با استفاده از معادلات فوق داریم

$$I_s = -V_{\pi} \left(g_m + \frac{1}{r_{\pi}} + sC_{\pi} \right) \quad (۴۹-۱۵)$$

همچنین با توجه به قابل صرف‌نظر بودن جریان گذرنده از C_{μ} خواهیم داشت

$$I_o \cong -g_m V_{\pi}$$

بنابراین بهره جریان به صورت زیر به دست می‌آید:

$$A_i = \frac{I_o}{I_s} \cong \frac{g_m}{g_m + \frac{1}{r_{\pi}} + sC_{\pi}} = \frac{\beta}{1 + \beta + \frac{s\beta C_{\pi}}{g_m}} \quad (۵۰-۱۵)$$

که با تقسیم صورت و مخرج بر $1 + \beta$ و با فرض $\beta \gg 1$ خواهیم داشت

$$A_i \cong \frac{\beta / (1 + \beta)}{1 + \frac{sC_{\pi}}{g_m}} = \frac{\alpha}{1 + \frac{sC_{\pi}}{g_m}} \quad (۵۱-۱۵)$$

از معادله فوق پیداست که بهره جریان مدار بیس مشترک در فرکانسهای پایین ($s = 0$) تقریباً برابر

α بوده و بهره مزبور دارای قطبی برابر

$$P_1 = -g_m / C_{\pi} \cong -\omega_T \quad (۵۲-۱۵)$$

می‌باشد. بنابراین تقویت‌کننده از عرض باند وسیعی برخوردار است و مقاومت بار (R_L) در تعیین عرض باند تأثیری ندارد. این در حالی است که در مدار آمپتر مشترک، مقادیر بزرگ مقاومت R_L به عنوان یک عامل محدودکننده عرض باند محسوب می‌شد.

۵-۱۵ پاسخ فرکانسی تقویت‌کننده‌های چند طبقه

در تقویت‌کننده‌های چند طبقه بهره را می‌توان در حالت کلی به صورت زیر نوشت:

$$A(S) = \frac{a_0 + a_1 S + a_2 S^2 + \dots + a_m S^m}{1 + b_1 S + b_2 S^2 + \dots + b_n S^n} \quad (۵۳-۱۵)$$

در اکثر موارد صفرها (ریشه‌های چندجمله‌ای صورت کسر) در فرکانسهای بالاتری نسبت به قطبها (ریشه‌های چندجمله‌ای مخرج) قرار دادند و می‌توان آنها را در تحلیل فرکانسی نادیده گرفت، بنابراین رابطه ۵۳-۱۵ را می‌توان به صورت زیر در نظر گرفت:

$$A(S) = \frac{K}{\left(1 - \frac{S}{P_1}\right) \left(1 - \frac{S}{P_2}\right) \dots \left(1 - \frac{S}{P_n}\right)} \quad (۵۴-۱۵)$$

که در آن K مقدار ثابت و $P_1, P_2, \dots, P_n$ قطبهای تابع شبکه $A(S)$ می‌باشند. با دقت در رابطه اخیر می‌توان دریافت که

$$b_1 = \sum_{i=1}^n \left(-\frac{1}{P_i}\right) \quad (۵۵-۱۵)$$

چنانچه قطبهای مختلط هم در فرکانسهای بالاتری نسبت به سایر قطبها باشند، می‌توان از آنها نیز صرف‌نظر نموده و فقط قطبهای حقیقی را که در عمل همواره مقادیر منفی دارند در نظر گرفت.

$$P_1 = -\omega_1, \quad P_2 = -\omega_2, \quad P_3 = -\omega_3, \dots$$

که با استفاده از آنها می‌توان $A(S)$ را به صورت زیر نوشت:

$$A(S) = \frac{K}{\left(1 + \frac{S}{\omega_1}\right) \left(1 + \frac{S}{\omega_2}\right) \left(1 + \frac{S}{\omega_3}\right) \dots} \quad (۵۶-۱۵)$$

بنابراین

$$|A(j\omega)| = \frac{K}{\left[\left(1 + \frac{\omega^2}{\omega_1^2}\right) \left(1 + \frac{\omega^2}{\omega_2^2}\right) \left(1 + \frac{\omega^2}{\omega_3^2}\right) \dots \right]^{1/2}} \quad (57-15)$$

برای محاسبه فرکانس قطع 3dB (ω_H) باید اندازه $|A(j\omega_H)|$ را مساوی $\frac{1}{\sqrt{2}}$ برابر مقدار حداکثر $|A(j\omega)|$ قرار داد. یعنی

$$|A(j\omega_H)| = \frac{1}{\sqrt{2}} |A(j\omega)|_{\max} = \frac{1}{\sqrt{2}} K \quad (58-15)$$

البته این روش محاسبه چندان آسان نیست و در بیشتر موارد مستلزم به کارگیری روشهای عددی است. برای محاسبه تقریبی ω_H می‌توان از رابطه زیر استفاده نمود:

$$\frac{1}{\omega_H} = \alpha \sqrt{\frac{1}{\omega_1^2} + \frac{1}{\omega_2^2} + \frac{1}{\omega_3^2} + \dots} \quad (59-15)$$

مقدار پارامتر α بستگی به وضعیت قطبها نسبت به یکدیگر دارد. در صورتی که قطبها از هم دور باشند $\alpha = 1$ و چنانچه به هم نزدیک باشند $\alpha = 1/2$ می‌توان نشان داد که برای n طبقه مشابه داریم

$$\omega_{Hn} = \omega_{H1} \sqrt{1/n - 1} \quad (60-15)$$

که در آن ω_{Hn} مربوط به کل تقویت‌کننده و ω_{H1} فرکانس قطع هر طبقه می‌باشد. با توجه به رابطه اخیر بدیهی است که عرض باند کل تقویت‌کننده همواره از عرض باند هر طبقه کوچکتر است.

روش تقریب قطب غالب

اگر یکی از قطبها مثلاً P_1 از سایر قطبها خیلی کوچکتر باشد (حداقل چهار برابر) آنگاه P_1 قطب غالب محسوب گردیده و مدار تک‌قطبی فرض می‌شود $\left[|b_1| \cong \left| \frac{1}{P_1} \right| \right]$ برای این حالت داریم

$$|A(j\omega)| \cong \frac{K}{\sqrt{1 + \left(\frac{\omega}{\omega_1}\right)^2}} \quad (61-15)$$

به عبارت دیگر، در این شرایط ω_H توسط P_1 تعیین می‌شود و برابر است با

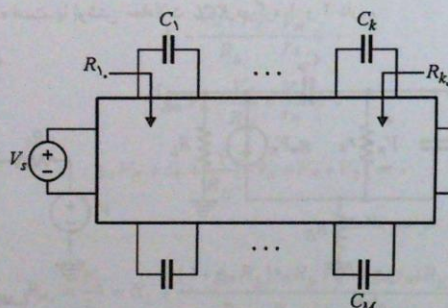
$$\omega_H \cong \omega_1 = |P_1| \cong \frac{1}{b_1} \quad (62-15)$$

این تقریب حداقل برای فرکانسهای کمتر از $|P_1| = \omega_1$ تقریب کاملاً خوبی است.

روش محاسبه ثابت زمانی صفر

آموختیم که یکی از راههای یافتن فرکانس ω_H ، محاسبه قطب غالب است. در حالت کلی برای رسیدن به قطب غالب باید همه قطبهای مدار محاسبه شوند. معمولاً به تعداد عناصر ذخیره‌کننده انرژی در هر مدار قطب خواهیم داشت و بنابراین در یک تقویت‌کننده سه طبقه متشکل از سه ترانزیستور، فقط با احتساب خازنهای C_{π} و C_{μ} ترانزیستورها ۶ قطب وجود دارد که محاسبه دستی آنها همواره ساده نبوده و مستلزم استفاده از روشهای عددی و کاربرد کامپیوتر می‌باشد. در روشی که در این بخش معرفی می‌کنیم نیازی به تحلیل کل مدار نمی‌باشد، بلکه فقط با محاسبه ثابت زمانهای صفر مدار که در مورد آنها توضیح خواهیم داد، قطب غالب مشخص می‌شود. در شکل ۱۵-۱۶ یک مدار تقویت‌کننده چند طبقه کلی که در آن خازنهای ناخواسته C_1 تا C_M از درون مدار بیرون کشیده شده و مجزا شده‌اند، نمایش داده شده است.

در این شکل مقاومت R_k مقاومت دیده شده از دو سر خازن C_k است وقتی که V_s اتصال کوتاه شده و سایر خازنهای مدار جدا شوند. می‌توان نشان داد که مقدار b_1 از رابطه زیر قابل محاسبه است:



شکل ۱۵-۱۶: نمایش مدار معادل یک تقویت‌کننده چند طبقه با خازنهای ناخواسته C_1 تا C_M

$$b_1 = \sum_k \tau_{k_1} = \sum_k R_{k_1} C_k \quad (۶۳-۱۵)$$

که در آن $\tau_{k_1} = R_{k_1} C_k$ ثابت زمانی صفر خازن k ام، یعنی ثابت زمانی دیده شده از دو سر خازن k در حالتی که ورودی مدار و مقادیر سایر خازن‌ها صفر در نظر گرفته شده، می‌باشد. از آنجا که بهره کلی این تقویت‌کننده عبارتی مشابه ۵۳-۱۵ خواهد داشت، همان طور که در بخش قبل دیدیم چنانچه مدار دارای قطب غالب باشد، فرکانس قطع ۳ dB، فرکانس همان قطب غالب خواهد بود (۶۲-۱۵). بنابراین در شرایط قطب غالب برای مدار شکل ۱۵-۱۶ می‌توان نوشت

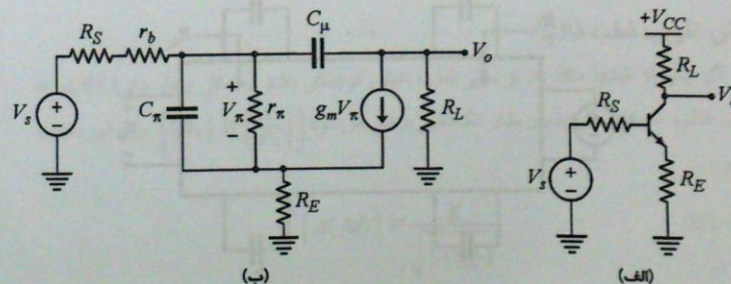
$$\omega_H \cong \frac{1}{b_1} = \frac{1}{\sum_k \tau_{k_1}} = \frac{1}{\sum_k R_{k_1} C_k} \quad (۶۴-۱۵)$$

برای محاسبه R_{k_1} در صورتی که از ظاهر هر مدار واضح نباشد، باید با اعمال یک منبع جریان (I_x) به دو سر C_k و محاسبه ولتاژ ایجاد شده (V_x) مقدار $R_{k_1} = \frac{V_x}{I_x}$ را به دست آورد.

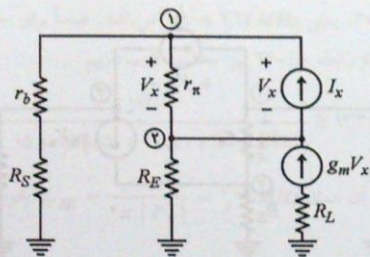
مثال ۱۵-۶: یک تقویت‌کننده امیتر مشترک با مقاومت امیتر $R_E = 100 \Omega$ و با پارامترهای داده شده در مثال ۱۵-۳ را در نظر گرفته و به روش ثابت زمانی صفر فرکانس قطع ۳ dB (ω_H) آن را به دست آورید.

حل:

ابتدا باید R_{π_1} و R_{μ_1} مقاومت‌های دیده شده از دو سر خازن‌های C_{π} و C_{μ} را به دست آورد. مدار معادل مورد نظر برای محاسبه R_{π_1} در شکل ۱۵-۱۸ نشان داده شده و جریان I_x به مدار اعمال گردیده است. با نوشتن معادلات KCL در گره ۱ و ۲ داریم



شکل ۱۵-۱۷: الف) تقویت‌کننده امیتر مشترک با مقاومت امیتر (ب) مدار معادل سیگنال کوچک آن



شکل ۱۵-۱۸: مدار مورد نظر برای محاسبه R_{π_1}

$$I_x = \frac{V_x + V_T}{R_b} + \frac{V_x}{r_{\pi}}, \quad R_b = r_b + R_S$$

$$I_x = g_m V_x + \frac{V_x}{r_{\pi}} - \frac{V_T}{R_E}$$

از معادله دوم V_T را به دست آورده و در معادله اول قرار می‌دهیم و V_x را برحسب I_x محاسبه می‌کنیم.

$$R_{\pi_1} = \frac{V_x}{I_x} = \frac{r_{\pi}(R_b + R_E)}{(R_b + R_E) + r_{\pi}(1 + g_m R_E)} \quad (۶۵-۱۵)$$

برای محاسبه R_{μ_1} مدار لازم در شکل ۱۵-۱۹ نمایش داده شده است. در این مدار به ترتیب در گره‌های ۱، ۲ و ۳ معادلات KCL را می‌نویسیم.

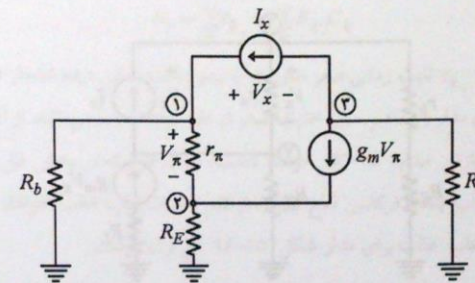
$$I_x - \frac{V_{\pi} + V_T}{R_b} - \frac{V_{\pi}}{r_{\pi}} = 0$$

$$g_m V_{\pi} - \frac{V_T}{R_E} + \frac{V_{\pi}}{r_{\pi}} = 0$$

$$g_m V_{\pi} + I_x + \frac{1}{R_L}(-V_x + V_{\pi} + V_T) = 0$$

از حل معادلات فوق خواهیم داشت

$$R_{\mu_1} = \frac{V_x}{I_x} = R_L + \frac{(1 + g_m R_L)r_{\pi}R_b + (1 + g_m r_{\pi})R_E R_b}{R_E + R_b + (1 + g_m R_E)r_{\pi}} \quad (۶۶-۱۵)$$

شکل ۱۵-۱۹: مدار مورد نظر برای محاسبه R_{μ}

به ازای مقادیر داده شده در مثال ۳-۱۵ برای R_{π} و R_{μ} داریم

$$R_{\pi} \cong 155.2 \Omega, \quad R_{\mu} \cong 62.9 K\Omega$$

بنابراین از رابطه ۶۴-۱۵ برای ω_H داریم

$$\omega_H \cong \frac{1}{\sum \tau} = \frac{10^{12}}{155.2 \times 15 + 62.9 \times 10^3 \times 0.3} \cong 47.1 \times 10^6 \text{ rad/sec}$$

$$f_H = \frac{47.1}{2\pi} \cong 7.5 \text{ MHz}$$

اکنون برای اینکه بتوانیم نتایج این روش را با روش تقریب میلر مقایسه کنیم در روابط ۶۵-۱۵ و ۶۶-۱۵ مقدار R_E را برابر صفر فرض می‌کنیم و مقادیر جدید R_{π} و R_{μ} را به دست می‌آوریم.

$$R_{\pi} \cong 55.5 \Omega$$

$$R_{\mu} \cong 222.6 K\Omega$$

$$f_H = \frac{1}{2\pi} \omega_H = \frac{1}{2\pi} \frac{10^{12}}{55.5 \times 15 + 222.6 \times 10^3 \times 0.3} \cong 7.12 \text{ MHz}$$

از مقایسه دو محاسبه فوق ملاحظه می‌کنیم که گرچه افزایش R_E بهره ولتاژ مدار امیتر مشترک را کاهش می‌دهد، ولی باعث افزایش عرض باند می‌شود. از طرف دیگر پاسخ به دست آمده به ازای $R_E = 0$ با استفاده از روش ثابت زمانی صفر بسیار نزدیک به پاسخ به دست آمده از تقریب میلر به

کار رفته در مثال ۳-۱۵، یعنی $f_H = 7.12 \text{ MHz}$ می‌باشد. ضمناً برای حالت $R_E = 0$ چنانچه قطب P_1 را با استفاده از رابطه ۲۶-۱۵ نیز محاسبه کنیم، داریم

$$|P_1| \cong \frac{10^{12}}{55.5 \times 15 + 0.3(55.5 + 10000 + \frac{55.5 \times 10000}{26})} \cong 13.3 \times 10^6 \text{ rad/sec}$$

که فرکانس قطع ۳ dB آن همان 7.12 MHz می‌باشد. $f_{c\text{dB}} = \frac{1}{2\pi |P_1|}$ خواهد شد.

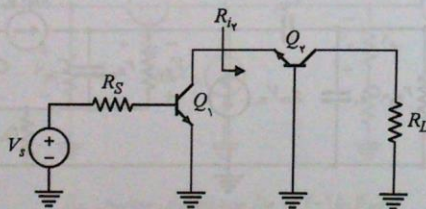
ترکیب کاسکود

ترکیب کاسکود در اکثر تقویت‌کننده‌های فرکانس بالا خصوصاً در مدارهای مجتمع مورد استفاده قرار می‌گیرد. این مدار از اتصال یک طبقه امیتر مشترک و یک طبقه بیس مشترک تشکیل می‌شود. همان طور که در بخشهای قبل دیدیم مدار بیس مشترک از عرض باند وسیعی برخوردار است. اما در مدار امیتر مشترک مقاومت بار بزرگ می‌تواند به صورت یک عامل محدودکننده عرض باند عمل نماید. در ترکیب کاسکود مقاومت بار از دید کلکتور ترانزیستور اول در حقیقت مقاومت ورودی طبقه بیس مشترک می‌باشد که بسیار کوچک است. در شکل ۲۰-۱۵ یک مدار کاسکود (بدون بایاس) نشان داده شده است. مقاومت ورودی Q_2 در فرکانسهای پایین برابر

$$R_{i_2} = \frac{1}{g_m} + \frac{r_b}{\beta + 1} \quad (67-15)$$

است که با تقریب برابر $\frac{1}{g_m}$ می‌باشد.

حال چنانچه جریانهای بایاس دو ترانزیستور برابر باشند، هدایت انتقالی Q_1 نیز برابر g_m بوده و در نتیجه بهره ولتاژ طبقه امیتر مشترک برابر واحد خواهد شد. (چرا؟) در این صورت اثر میلر C_{μ}



شکل ۲۰-۱۵: مدار ترکیب کاسکود

ترانزیستور Q_1 ، حتی به ازای مقادیر بزرگ R_L ، تقریباً حذف می‌شود. یک مزیت مهم این ترکیب حذف انتقال سیگنال از خروجی به ورودی است که توسط مدار بیس مشترک ایجاد می‌شود؛ زیرا در این مدار بین خروجی و ورودی خازنی وجود ندارد. از این نظر ترکیب کاسکود برای استفاده در تقویت‌کننده‌های تطبیق شده بسیار مناسب است. از طرف دیگر مقاومت خروجی بزرگ این مدار (β برابر مقاومت خروجی امیتر مشترک) یک مزیت دیگر است که در کاربرد آن در طراحی مدارهای منبع جریان مطرح می‌باشد.

مثال ۷-۱۵: برای مدار کاسکود شکل ۱۵-۲۰ فرکانس قطع بالای ω_H را به روش محاسبه ثابت زمانی صفر به دست آورید و مقدار آن را به ازای مقادیر پارامترهای زیر محاسبه نمایید:

$$R_S = 600 \Omega, \quad r_{b1} = r_{b2} = 100 \Omega, \quad C_{\pi1} = C_{\pi2} = 15 pF, \quad C_{\mu1} = C_{\mu2} = 3 pF, \\ V_T = 26 mV \text{ و } \beta_1 = \beta_2 = 100, \quad I_{C1} = I_{C2} = 1 mA, \quad R_L = 10 K\Omega$$

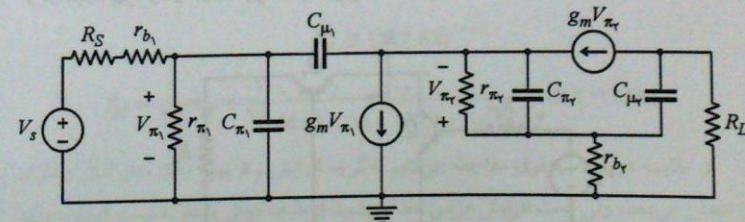
حل:

مدار معادل سیگنال کوچک در شکل ۱۵-۲۱ نمایش داده شده است. لازم است با توجه به مدار سیگنال کوچک برای چهار خازن موجود مقاومت‌های ثابت زمانی صفر را محاسبه نماییم.

الف) محاسبه $\tau_{\pi1}$

$$R_{\pi1} = r_{\pi1} \parallel (R_S + r_{b1}) = \frac{r_{\pi1}(R_S + r_{b1})}{r_{\pi1} + R_S + r_{b1}}$$

$$\tau_{\pi1} = R_{\pi1} C_{\pi1} = \frac{r_{\pi1}(R_S + r_{b1}) C_{\pi1}}{r_{\pi1} + R_S + r_{b1}}$$



شکل ۱۵-۲۱: مدار معادل سیگنال کوچک ترکیب کاسکود

ب) محاسبه $\tau_{\mu1}$

برای محاسبه $\tau_{\mu1}$ باید از شکل ۱۵-۲۲ استفاده نمود. در این مدار معادلات KCL در گره‌های ۱ و ۲ را می‌نویسیم

$$I_x = \frac{V_1}{R_{\pi1}}$$

$$I_x = -g_m V_{\pi1} + g_m V_{\pi2} - \frac{V_2}{r_{\pi2} + r_{b2}}$$

همچنین برای $V_{\pi2}$ داریم

$$V_{\pi2} = -\frac{V_2 r_{\pi2}}{r_{b2} + r_{\pi2}}$$

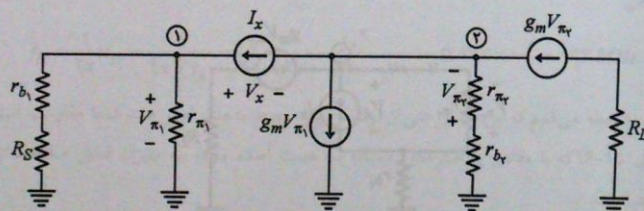
با استفاده از سه معادله اخیر مقدار V_2 به صورت زیر به دست می‌آید:

$$V_2 = \frac{-(1 + g_m R_{\pi1})(r_{\pi2} + r_{b2})}{1 + g_m r_{\pi2}} I_x$$

$$V_x = V_1 - V_2 = R_{\pi1} I_x + \frac{(1 + g_m R_{\pi1})(r_{\pi2} + r_{b2})}{1 + g_m r_{\pi2}} I_x$$

که با استفاده از آن $R_{\mu1}$ برابر است با

$$R_{\mu1} = \frac{V_x}{I_x} = R_{\pi1} + \frac{(1 + g_m R_{\pi1})(r_{\pi2} + r_{b2})}{1 + g_m r_{\pi2}}$$



شکل ۱۵-۲۲: مدار مورد نظر برای محاسبه $R_{\mu1}$

و در نتیجه

$$\tau_{\mu,1} = R_{\mu,1} C_{\mu,1} = R_{\pi,1} C_{\mu,1} + \frac{(1 + g_m R_{\pi,1})(r_{\pi,1} + r_{b,1})}{1 + \beta_F} C_{\mu,1}$$

ج) محاسبه $\tau_{\pi,2}$

در این حالت مدار معادل در شکل ۱۵-۲۳ نشان داده شده است. در این مدار با توجه به

$$V_x = -V_{\pi_2} \text{ با نوشتن معادله KCL در گره ۱ خواهیم داشت}$$

$$I_x = \frac{V_x}{r_{\pi_2}} - g_m(-V_x)$$

$$R_{\pi,2} = \frac{V_x}{I_x} = \frac{r_{\pi_2}}{1 + g_m r_{\pi_2}} = \frac{r_{\pi_2}}{1 + \beta_F}$$

که با استفاده از آن

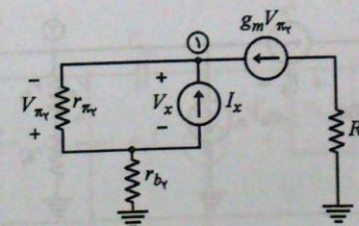
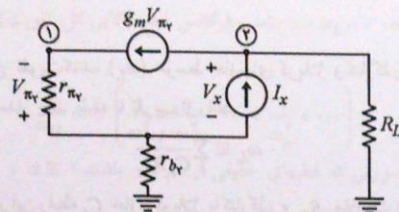
$$\tau_{\pi,2} = R_{\pi,2} C_{\pi_2} = \frac{r_{\pi_2} C_{\pi_2}}{1 + \beta_F}$$

د) محاسبه $\tau_{\mu,2}$ برای محاسبه $R_{\mu,2}$ مدار معادل لازم به صورت شکل ۱۵-۲۴ خواهد بود. در این مدار با

نوشتن معادله KCL در گره ۱ داریم

$$\frac{V_{\pi_2}}{r_{\pi_2}} + g_m V_{\pi_2} = 0$$

که از آن $V_{\pi_2} = 0$ به دست می‌آید. به عبارت دیگر منبع جریان $g_m V_{\pi_2}$ حذف می‌شود و بنابراین خواهیم داشت

شکل ۱۵-۲۴: مدار مورد نظر برای محاسبه $R_{\pi,2}$ شکل ۱۵-۲۵: مدار مورد نظر برای محاسبه $R_{\mu,1}$

$$R_{\mu,1} = \frac{V_x}{I_x} = R_L + r_{b,1}$$

و در نتیجه

$$\tau_{\mu,1} = R_{\mu,1} C_{\mu,1} = (R_L + r_{b,1}) C_{\mu,1}$$

با جایگذاری مقادیر پارامترهای داده شده، مقادیر زیر برای مقاومتها و ثابت زمانهای صفر مورد بحث به دست می‌آید:

$$R_{\pi,1} \cong 551 \, \Omega, \quad \tau_{\pi,1} \cong 8.77 \times 10^{-9} \, \text{sec}$$

$$R_{\mu,1} \cong 1144 \, \Omega, \quad \tau_{\mu,1} \cong 0.734 \times 10^{-9} \, \text{sec}$$

$$R_{\pi,2} \cong 25.7 \, \Omega, \quad \tau_{\pi,2} \cong 0.38 \times 10^{-9} \, \text{sec}$$

$$R_{\mu,2} = 10100 \, \Omega, \quad \tau_{\mu,2} \cong 3 \times 10^{-9} \, \text{sec}$$

بنابراین

$$f_H = \frac{1}{2\pi} \omega_H = \frac{1}{2\pi \sum_k \tau_k} = \frac{1}{2\pi (8.77 + 0.734 + 0.38 + 3)} \cong 13.3 \times 10^6 = 13.3 \, \text{MHz}$$

ملاحظه می‌کنیم که این مقدار حتی از فرکانس f_H مربوط به مدار آمپتر مشترک با مقاومت آمپتر (مثال ۱۵-۶) که با مقادیر پارامترهای مشابه به دست آمده بود، به میزان قابل ملاحظه‌ای بیشتر است.

۱۵-۶ خلاصه فصل

- فرکانس قطع پایین تقویت‌کننده (ω_L) توسط خازنهای کوپلاژ و کناگذر تعیین می‌شود. این فرکانس برای یک مدار چند طبقه با تقریب از رابطه

$$\omega_L \cong \sum \frac{1}{C_i R_{is}}$$

به دست می‌آید. در این رابطه C_i خازن کوپلاژ یا کناگذر و R_{is} مقاومت دیده شده از دو سر آن است در حالتی که سایر خازنها اتصال کوتاه شده و منابع مستقل متحد با صفر قرار داده شوند.

- β ترانزیستور تابع فرکانس بوده و رابطه تقریبی آن برحسب پارامترهای g_m ، C_μ و C_π به صورت زیر است:

$$\beta(j\omega) \cong \frac{g_m}{j\omega(C_\mu + C_\pi)}$$

- یکی از پارامترهای مهم ترانزیستور که توسط شرکت سازنده داده می‌شود، فرکانس قطع f_T است. f_T فرکانسی است که در آن $|\beta(j\omega)|$ برابر واحد می‌باشد.

$$f_T = \frac{1}{2\pi} \omega_T = \frac{1}{2\pi} \frac{g_m}{C_\pi + C_\mu}$$

به عبارت دیگر ω_T عرض باند بهره واحد ترانزیستور خواهد بود. با در اختیار داشتن g_m و مقدار $C_\pi + C_\mu$ برای ترانزیستور قابل محاسبه است.

- عرض باند تقویت‌کننده امپتر مشترک توسط مقاومت بار R_L محدود می‌شود. به عبارت دیگر افزایش مقاومت R_L ، موجب کاهش عرض باند می‌شود.

- تقویت‌کننده امپتر فالوئر دارای عرض باند نسبتاً وسیعی است. این عرض باند به نحو قابل ملاحظه‌ای به اندازه مقاومت منبع (R_S) بستگی دارد و با افزایش آن کاهش می‌یابد. همچنین افزایش مقاومت امپتر (R_E) عرض باند را وسیعتر خواهد کرد.

- به کارگیری مقاومت امپتر (R_E) باعث افزایش عرض باند تقویت‌کننده امپتر مشترک می‌شود.
- تقویت‌کننده بیس مشترک از عرض باند وسیعی برخوردار است و مقدار مقاومت R_L تأثیری در این عرض باند ندارد.

- در یک تقویت‌کننده چند طبقه که در آن صفرها و قطبهای مختلط تابع شبکه در فرکانسهای بالاتری نسبت به قطبهای حقیقی قرار داشته باشند، چنانچه فرکانسهای متناظر با قطبهای

حقیقی را $\omega_1, \omega_2, \dots, \omega_k, \dots$ بنامیم، فرکانس قطع بالایی کل تقویت‌کننده از رابطه زیر قابل محاسبه است:

$$\frac{1}{\omega_H} = \alpha \left(\frac{1}{\omega_1} + \frac{1}{\omega_2} + \dots + \frac{1}{\omega_k} + \dots \right)$$

در این رابطه در صورتی که قطبهای حقیقی از هم دور باشند $\alpha \cong 1$ و چنانچه به هم نزدیک باشند $\alpha \cong 1/2$ در نظر گرفته می‌شود.

- یکی از روشهای متداول محاسبه ω_H روش ثابت زمانی صفر است. در این روش برای ω_H داریم

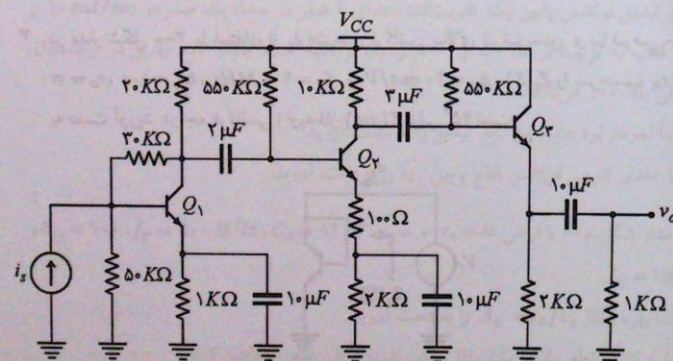
$$\omega_H \cong \frac{1}{\sum \tau_k} = \frac{1}{\sum R_k C_k}$$

که در آن C_k یکی از خازنهای ناخواسته ترانزیستور و R_k مقاومت دیده شده از دو سر آن خازن است، در حالی که سایر خازنها را باز کرده و منابع نابسته مدار را متحد با صفر قرار داده باشیم.

- تقویت‌کننده کاسکود یکی از مدارهایی است که به دلیل عرض باند وسیع و مقاومت خروجی بزرگ، مورد استفاده فراوانی در مدارهای مجتمع دارد.

۱۵-۷ مسائل

۱. در مدار شکل م-۱ با فرض $I_{C_1} = I_{C_2} = 1\text{ mA}$ ، $I_{C_1} = 0.5\text{ mA}$ و $h_{fe} = 200$ ، مقادیر فرکانس f_L ، بهره v_o/i_s در فرکانسهای میانی و مقاومت ورودی مدار را محاسبه کنید.



شکل م-۱

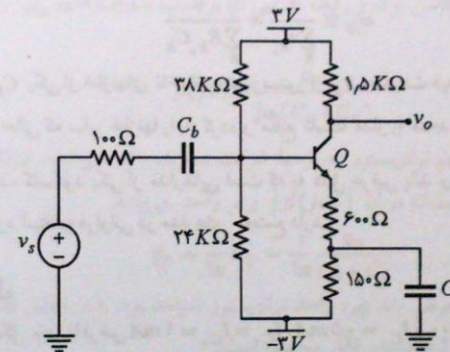
۲. در مدار شکل م-۲ با فرض $V_{BE} = 0.6V$ و $h_{fe} = 200$

(الف) جریان نقطه کار و مقدار DC ولتاژ خروجی را به دست آورید.

(ب) بهره ولتاژ $A_V = v_o/v_s$ را در فرکانسهای میانی محاسبه نمایید.

(ج) با فرض اینکه C_e به اندازه کافی بزرگ باشد، مقدار C_b را طوری انتخاب کنید که $f_L = 20Hz$ شود.

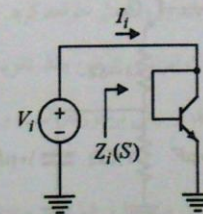
(د) با فرض اینکه C_b به اندازه کافی بزرگ باشد، مقدار C_e را طوری انتخاب کنید که $f_L = 20Hz$ شود.



شکل م-۲

۳. در مدار شکل م-۳ با استفاده از پارامترهای فرکانس بالای ترانزیستور و با فرض $r_b = 0$

$r_o = \infty$, $h_{fe} = 100$, $f_T = 400MHz$, $g_m = 40mA/V$ و $Z_i(s)$ را برحسب r_π و C_π به دست آورید. در چه فرکانسی زاویه فاز $Z(j\omega)$ برابر 45° است.



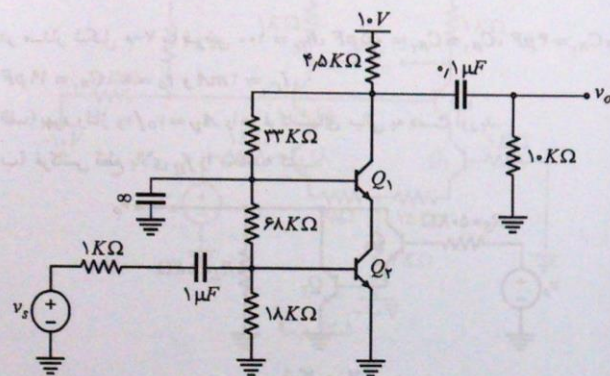
شکل م-۳

۴. در مدار شکل م-۴ ترانزیستورهای Q_1 و Q_2 دارای $h_{fe} = 100$ و $V_{BE} = 0.7V$ هستند.

(الف) نقاط کار ترانزیستورها را به دست آورید.

(ب) بهره ولتاژ $A_V = v_o/v_s$ را در فرکانسهای میانی محاسبه نمایید.

(ج) فرکانس قطع پایین مدار را با استفاده از روش تقریبی ثابت زمانی و همچنین روش دقیق به دست آورده و مقایسه کنید.



شکل م-۴

۵. تابع تبدیل فرکانس پایین یک تقویت‌کننده دارای ۲ صفر در مبدأ، یک صفر در $10 rad/sec$ و

سه قطب به ترتیب در ۵۰، ۵ و ۱۰۰ رادیان بر ثانیه است. مقدار تابع تبدیل در فرکانسهای خیلی بالا ۱۰۰ می‌باشد.

(الف) نمودار بود دامنه این تابع تبدیل را به دست آورید.

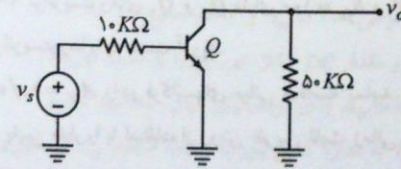
(ب) مقدار تقریبی فرکانس قطع پایین ω_L را به دست آورید.

۶. در مدار شکل م-۶ با فرض $r_b = 0$, $r_o = \infty$, $C_\pi = 12pF$, $f_T = 500MHz$ و $h_{fe} = 200$

$I_C = 1mA$

(الف) بهره ولتاژ $A_V = v_o/v_s$ را به دست آورید.

(ب) فرکانس قطع بالایی مدار را از روش ثابت زمانی صفر محاسبه کنید.

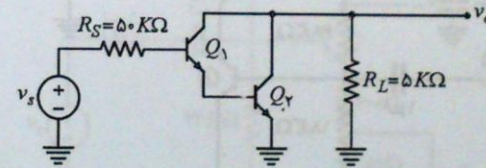


شکل م-۶

۷. در مدار شکل م-۷ با فرض $r_b = 0$, $C_{\pi 1} = 3 pF$, $C_{\mu 1} = C_{\mu 2} = 0.5 pF$, $h_{fe} = 100$, $I_{C_1} = 1 mA$ و $r_o = \infty$, $C_{\pi 2} = 19 pF$

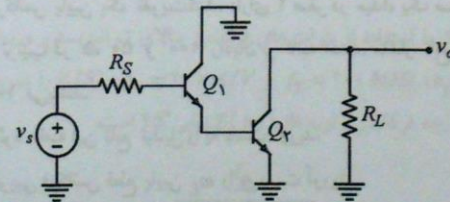
الف) بهره ولتاژ $A_V = v_o/v_s$ را در فرکانسهای میانی به دست آورید.

ب) فرکانس قطع بالای f_H را محاسبه کنید.



شکل م-۷

۸. مسأله ۷ را با همان فرضیات برای مدار شکل م-۸ تکرار کنید.



شکل م-۸

۹. در مدار شکل م-۹ با فرض $V_{BE} = 0.7 V$, $r_b = 200 \Omega$, $C_{\pi} = 12 pF$, $C_{\mu} = 0.6 pF$ و $h_{fe} = 200$

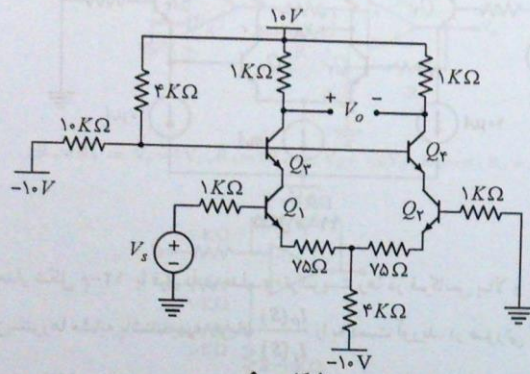
الف) جریانه‌ها و ولتاژهای DC مدار را به دست آورید.

ب) بهره ولتاژ $A_V = v_o/v_s$ را در فرکانسهای میانی به دست آورید.

ب) تابع تبدیل $A_V(S) = \frac{V_o(S)}{V_s(S)}$ را محاسبه کنید.

ج) بهره ولتاژ را در فرکانسهای میانی به دست آورید.

د) f_H را به طور تقریبی به دست آورید.

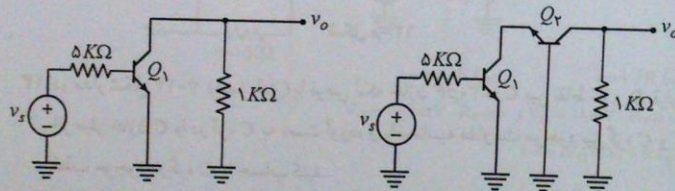


شکل م-۹

۱۰. مدار معادل ac یک طبقه آمپتر مشترک و یک طبقه ترکیب کاسکود در شکل م-۱۰ دیده می‌شود. با فرض $r_b = 0$, $C_{\mu} = 0.5 pF$, $f_T = 400 MHz$, $I_{C_1} = 1 mA$ و $h_{fe} = 100$

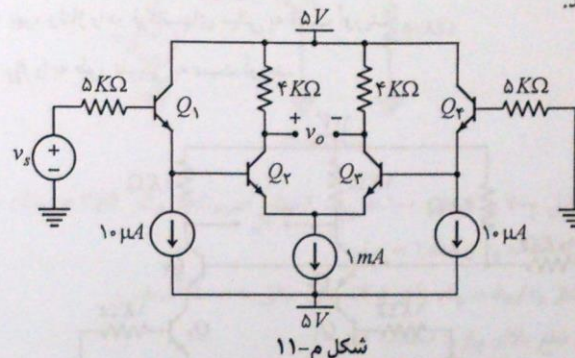
الف) بهره ولتاژ $A_V = v_o/v_s$ را در فرکانسهای میانی حساب کنید.

ب) f_H را برای دو مدار با استفاده از روش ثابت زمانی صفر محاسبه کنید و آنها را با یکدیگر مقایسه نمایید.



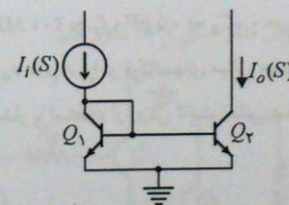
شکل م-۱۰

۱۱. با فرضهای مسئله ۱۰، f_H را با استفاده از روش ثابت زمانی صفر برای مدار شکل م-۱۱ محاسبه کنید.



شکل م-۱۱

۱۲. در مدار شکل م-۱۲ با قرار دادن مدل π ترانزیستورها در فرکانس بالا و با فرض اینکه ترانزیستورها مشابه باشند، بهره جریان $\frac{I_o(s)}{I_i(s)}$ را به دست آورید. در صورتی که جریان بایاس $\frac{I_o(s)}{I_i(s)}$ $h_{fe} = \infty$ ، $C_{\mu} = 1 pF$ ، $f_T = 500 MHz$ ، $1 mA$ باشد، صفرها و قطبهای تابع انتقال را به دست آورید.



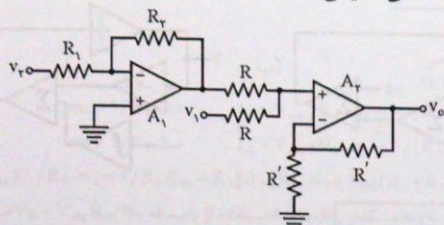
شکل م-۱۲

۱۳. در مدار شکل ۱۴-۳ (فصل قبل) با فرض آنکه خازن $C = 30 pF$ بین نقاط C و D قرار گیرد، اثر میلر خازن C را در گره C به دست آورده و با محاسبه مقاومت موجود بین گره C و زمین، قطب موجود در گره C را حساب کنید.

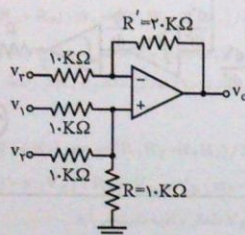
۱۴. با داشتن بهره $741 \mu A$ از مسئله ۶ فصل ۱۴ و قطب فرکانس پایین آن از مسئله ۱۳ و با فرض اینکه تقویت‌کننده عملیاتی تک قطبی باشد، f_T را برای $741 \mu A$ حساب کنید.

پاسخ مسائل

فصل هشتم: تقویت‌کننده‌های عملیاتی



$$R_1 = R_2 \Rightarrow V_o = 2V_1, R_1 = 2R_2 \Rightarrow V_o = 1/2 V_1, R_1 = \infty, R_2 = 0 \Rightarrow V_o = V_1$$

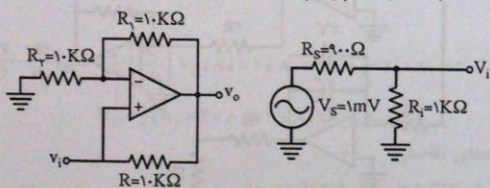


$$R^- = 10 K\Omega, R^+ = 110 K\Omega, \frac{R_2}{R_1} = 10 K\Omega, R_{id} = 2R_1 = 20 K\Omega, R_1 = 10 K\Omega$$

$$V_o = 253 mV$$

$$< A_V = -174/29^\circ, |A_V| = 99/50, R_2 = 100 K\Omega, R_1 = 1 K\Omega$$

$$V_o = 110 mV$$



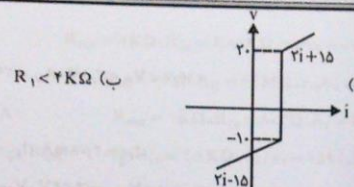
$$i = -v/R \quad \text{ب)} \quad i = v/R \quad \text{الف)}$$

$$V_o = 207.5 mV, R_2 = 0, V_o = 18 mV, R_2 \neq 0$$

$$i = 0, V_o = V_1 + R I_B$$

$$I_o = \frac{V_i}{R_1} \left(1 + \frac{R_F}{R_1} \right) \quad \text{الف)} \quad I_o = 2 mA \quad \text{ب)}$$

$$I_o = \left(1 + \frac{R_F}{R_1} \right) I_i \quad \text{الف)}$$



(ب) $R_1 < 4K\Omega$

(الف) $I_B = V_{sat}/R_T, m_0 = 1/(R_1 + R_T) + 1/R_T$ (ب) $m_0 > 1/R_T$

(الف) $I_B = V_{sat}/R_T, m_0 = 1/(R_1 + R_T) + 1/R_T$ (ب) $m_0 > 1/R_T$

(الف) $V_B = V_{sat} R_1 / (R_1 + R_T), m_1 = 1/R_1 R_{eq} = R_1 / (R_1 + R_T) R_T, m_0 = R_{eq} (R_1 + R_T) / (R_1 R_T R_T)$

(ب) از رابطه $m_1 = 1/R_1$ مقدار R_1 با استفاده از رابطه $V_B = V_{sat} R_1 / (R_1 + R_T)$ مقدار R_T و از رابطه $V_B = V_{sat} R_1 / (R_1 + R_T), m_1 = 1/R_1 R_{eq} = R_1 / (R_1 + R_T) R_T, m_0 = R_{eq} (R_1 + R_T) / (R_1 R_T R_T)$ مقدار m_0 به دست می‌آید.

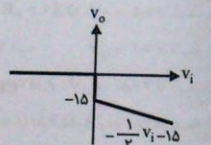
(الف) $V_B = V_{sat} R_1 / (R_1 + R_T), m_1 = (R_1 R_T - R_T R_T) / (R_1 R_T R_T), m_0 = 1/R_1 + 1/R_T$

(ب) ابتدا از رابطه $V_B = m_0 V_B + V_{sat} / R_T$ مقدار m_0 مقدار R_T به دست می‌آید. شرط $m_0 > 1/R_T$ باید برقرار باشد. با انتخاب دلخواه R_1 از رابطه مقدار R_T حاصل می‌شود. شرط $R_1 R_T > R_T R_T$ باید برقرار باشد.

(الف) $V_B = V_{sat} R_1 / (R_1 + R_T), m_1 = (R_1 R_T - R_T R_T) / (R_1 R_T R_T), m_0 = 1/R_T + 1/R_T$

(ب) از ترکیب روابط بند (الف) داریم $[m_0 (V_{sat} - V_B) + m_1 V_B], R_T = V_{sat} / V_B (m_0 - m_1)$

با انتخاب مقدار دلخواه برای R_T از رابطه V_B مقدار R_T به دست می‌آید.



(الف) $V_O = -\frac{1}{24} \left(\frac{R_T}{R} \right) V_R (A_0 \times 2 + A_1 \times 2^1 + A_2 \times 2^2 + A_3 \times 2^3)$

(ب) $V_O = \frac{1}{24} (A_0 \times 2 + A_1 \times 2^1 + A_2 \times 2^2 + A_3 \times 2^3)$

فصل نهم: تقویت‌کننده‌های تفاضلی

۱. $I_{C_T} = 0.98 \text{ mA}, V_{CE_T} = 5/23 \text{ V}$ و $I_{C_1} \approx 0, V_{CE_1} = 6.7 \text{ V}$

۲. $V_{BB} + 2V_T \leq V_{I_1} \leq V_{BB} - 4V_T$ $V_{I_1} = V_T \ln 9 \approx 57 \text{ mV}$

۳. $R_{ic} = 10.10 \text{ M}\Omega, R_{id} = 263/2 \text{ K}\Omega$ (ب) $\text{CMRR} = 84.7 \text{ dB}, A_c = -0.007, A_d = -114$

۴. $R_o = 5 \text{ K}\Omega, R_i = 2 \text{ h}_{ie}, A_V = 89$ (الف)

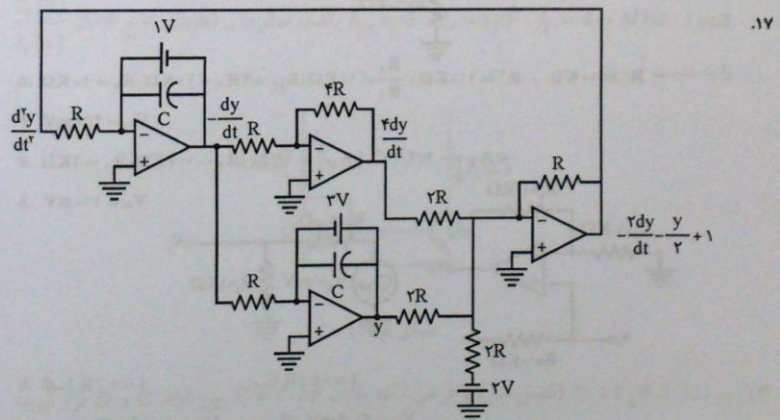
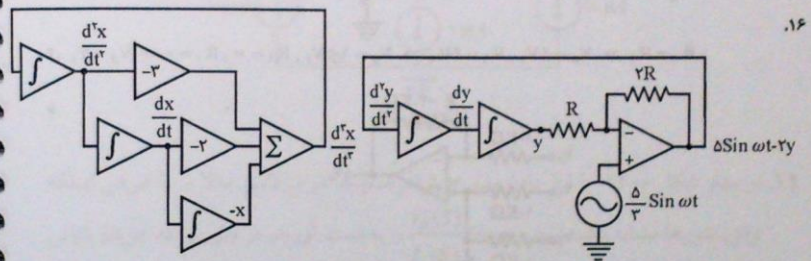
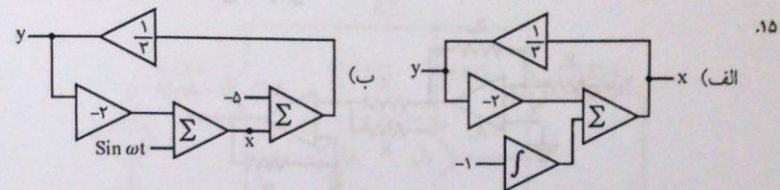
۵. $V_{O_1} \approx 1.9 \text{ V}$ (ب) $A_d = -142/3$ $V_{C_T} = V_{C_1} = -1.0 \text{ V}$ (الف)

۶. $V_{B_1} = V_{B_T} = -0.6 \text{ V}, I_{E_1} = I_{E_T} = 2 \text{ mA}, I_{B_1} = I_{B_T} \approx 2 \mu\text{A}$ (الف)

(ب) $V_{O_T} = -2/1 \sin \omega t + 0.26 \cos \omega t, V_{O_1} = 2/1 \sin \omega t - 0.26 \cos \omega t$

(ج) $\text{CMRR} = 100.7 \text{ dB}$

۱۴. (الف) $V_O = 2 \text{ V}, V_{CE} = 7 \text{ V}, I = 0.25 \text{ mA}$ (ب) $V_{CE} = 9 \text{ V}$, بقیه مقادیر تغییر نمی‌کنند.



۱۸. $V_O = -5/8 \text{ V}$ لومن: 0.7×0.5 $V_O = -10/8 \text{ V}$ لومن: 0.7×0.5

۱۹. (الف) $V_O = \left(1 + \frac{R_T}{R_1} \right) (v_{i_1} - v_{i_2})$

(ب) $\left\{ \begin{array}{l} V_{i_1} < V_{i_2} + \frac{R_1}{R_1 + R_T} V_{CC} \\ V_{i_1} > V_{i_2} - \frac{R_1}{R_1 + R_T} V_{CC} \end{array} \right., \frac{R_T}{R_1 + R_T} V_{CC} < V_{i_2} < \frac{R_T}{R_1 + R_T} V_{CC}$

$$R_{in} = 2K\Omega, A_V = 22/22 \quad A$$

$$-16/V < V_O < 2/1V, A_V = 29, I_{E_T} = 2/228mA, I_{E_1} = I_{E_T} \approx 0/494mA \quad 10$$

$$A_V \text{ از هر دو راه به یک جواب می‌رسیم.} \quad 11$$

$$I_{C_0} = 4/08mA, I_{C_T} = I_{C_T} = 0/86mA, I_{C_1} = I_{C_T} = 0/5mA \quad 12$$

$$V_{CE_2} = 4/54V, V_{CE_T} = V_{CE_T} = 4/22V, V_{CE_1} = V_{CE_T} = 2/3V$$

$$V_{Omax} \approx 3/95V \quad \text{ج} \quad CMRR = 80/3dB, A_c = 0/26, A_d = 2724/5 \quad \text{ب}$$

$$A_d = h_{fe} \frac{(R_C \| R_L / 2)}{R_S + h_{ie} + (1 + h_{fe})(R_{EE} \| \frac{R_E}{2})}, A_c = \frac{-R_C h_{fe}}{R_S + h_{ie} + (1 + h_{fe})R_{EE}} \quad 13$$

$$R_{id} = 2(R_S + h_{ie}) + 2(R_{EE} \| \frac{R_E}{2}), R_{ic} = \frac{R_S + h_{ie}}{2} + (1 + h_{fe})R_{EE}$$

$$V_{CE_T} = V_{CE_T} = 2/22V, I_{C_T} = I_{C_T} = 0/24mA, V_{CE_1} = V_{CE_T} = 1/2V, I_{C_1} = I_{C_T} = 0/2mA \quad 14$$

$$CMRR = 120/5, A_c = 0/016, A_d = 5250 \quad \text{ب}$$

$$R_{in} \approx R_{id} = 28K\Omega, R_{ic} = 404K\Omega, R_{id} = 28K\Omega \quad \text{ج}$$

د) حداکثر نوسان متقارن بدون اعوجاج خروجی، $1/95V$ است. حداکثر نوسان متقارن خروجی از نظر قطع و اشباع $3/52V$ است.

$$I_{C_1} = I_{C_T} = 0/965mA, V_{EC_1} = V_{EC_T} = 1/05V, A_V = -17251, V_{EC_1} = V_{EC_T} = 1/05V, I_{C_T} = I_{C_T} = 4/5mA \quad 16$$

$$V_{CE_T} = -11V, V_{CE_T} = 0/4V$$

$$A_d = -18/9 \quad \text{ب} \quad V_{GS_1} = V_{GS_T} = -1/29V \quad 17$$

$$CMRR = \infty, A_c = 0, A_d = -825 \quad \text{ب} \quad -1/4V \leq V_{ic} \leq 0/6V \quad 18$$

فصل دهم: فیدبک

$$1. -1 < x_1 < 1 \Rightarrow -2 < x_s < 2, -2 < x_1 < -1 \Rightarrow -3/5 < x_s < 2, 1 < x_1 < 2 \Rightarrow -2 < x_s < 3/5$$

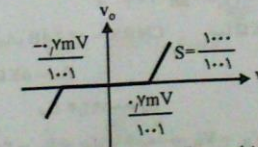
$$x_1 > -2 \Rightarrow x_s > -3/5, x_1 > 2 \Rightarrow x_s > 3/5$$

$$x_0 = 5 \cos \omega t \quad 2$$

$$-3/5 < x_s < -2 \Rightarrow 2 < x_s < 3/5 \rightarrow v_0 = \frac{4}{3} \cos \omega t + \frac{1}{3}, -2 < x_s < 2 \rightarrow v_0 = 2 \cos \omega t \quad \text{ب}$$

$$-4 < x_s < -3/5 \text{ یا } 3/5 < x_s < 4 \rightarrow v_0 = 15$$

3



$$R_{out} = 1/7K\Omega, R_{in} = 514\Omega, v_o/v_s = -16/26 \quad 4$$

$$R_{of} = 0/42K\Omega, R_{if} = 1/05M\Omega, A_f = 9/52 \quad 5$$

$$R_{out} = 8K\Omega, R_{in} = 1/88K\Omega, v_o/v_s = -0/18$$

$$R_{of} = 1/6\Omega, R_{if} = 624M\Omega, v_o/v_s = 1/5$$

$$R_{of} = 6V(1 + 0/78)K\Omega \quad A \quad R_{out} = 1K\Omega, R_{in} = 802\Omega, A_f = 2/21$$

$$R_{out} = 11/5\Omega, R_{in} = 262\Omega, v_o/v_s = -6/9 \quad \text{ب} \quad R_{out} = 110\Omega, R_{in} = 2/8K\Omega, v_o/v_s = -5/3$$

$$v_o/v_s = -22 \quad 12 \quad R_{out} = 1/6K\Omega, R_{in} = \infty, v_o/v_s = -5/73$$

$$R_{out} = 2V\Omega, R_{in} = 241K\Omega, v_o/v_s = 1/91 \quad 13$$

$$R_o = 42\Omega, R_i = 64/5M\Omega, A_V = 0/75, I_{C_1} = 7/22mA, I_{C_1} = 0/142mA \quad 14$$

$$A_{VT} = -2/93 \quad 15$$

$$R_{out} = 74/5\Omega, R_{in} = 2/47K\Omega, A_{VT} = 0/8 \quad \text{ب} \quad I_{C_1} = 4/97mA, I_{C_1} = 6/23mA, I_{C_1} = 0/142mA \quad 16$$

$$0/08 \sin \omega t \quad \text{ج} \quad \text{د) در این حالت فیدبک مثبت داریم}$$

$$R_{out} \approx 0/6K\Omega, R_{in} \approx 0/6K\Omega, v_o/v_s = -9/8 \quad 17$$

$$R_{of} = 24/2\Omega, R_{if} = 117/5K\Omega, A_{VT} = -19 \quad \text{ب} \quad I_{C_T} = I_{C_T} = 2/7mA, I_{C_1} = I_{C_T} = 7mA \quad 18$$

فصل یازدهم: تنظیم‌کننده‌های ولتاژ

$$1. R_L < 1/93K\Omega < R_L < 205\Omega \text{ با فرض ایده‌آل بودن زئیر، رپل خروجی صفر است.}$$

$$v_{o,min} = V_c(16/825) = 8/6V, v_{o,max} = V_c(0) = 16/2V$$

$$R_n = 0/09\% \quad \text{ب} \quad R_d = 9\%, 275\Omega < R_S < 6K\Omega, V_O = 5/5V \quad 2$$

$$109\Omega < R_S < 537\Omega \quad \text{ب} \quad V_O = 2/7V \quad 3$$

$$P = 1/77W, I_L = 787mA, V_O = 15/73V \quad \text{الف} \quad 4$$

$$V_{I,min} = 11/25V, R_T = 50/6K\Omega, R = 100\Omega \text{ با فرض } R_T = 1/15K\Omega, R_1 = 182\Omega \quad 5$$

$$(R_L = \infty \text{ به ازای } R_{n,max} = 0/225\% \quad \text{ب})$$

$R = 50K\Omega, R_T = 28K\Omega, R_T = 2/45K\Omega, R_1 = 550\Omega$ برای حساس‌تر شدن مدار، نسبت R/R_1 باید کوچک‌تر شود تا $\Delta V_O / \Delta V_1$ بزرگ گردد.

$$V_O = 22/07V \quad \text{ع} \quad 6$$

$$I_{T/7K\Omega} = 6/01mA, I_{B_1} = 0/015mA, I_{E_1} = 7/7mA, I_{T/7K\Omega} = 4/9mA, I_{R_1} = I_{R_T} = 2/78mA \quad \text{ب}$$

$$V_{CE_T} = 16/95V, V_{CE_1} = 16/93V, I_{Z_1} = 10/9mA, I_{E_1} = 5/98mA, I_{C_1} = 5/86mA$$

$$R_{L,min} = 7/8\Omega, R_1 = R_T = 50K\Omega \quad (500K\Omega \text{ پتانسیومتر و } V_{ref} = 5V \text{ با فرض } V_{I,min} = 10/2V \quad 7$$

$$P_{max} = 6/2W$$

$$R_T = 70K\Omega, R_1 = 180K\Omega, R_1/R_T = 18/7, R_{SC} = 65\Omega: 25-11 \quad 8$$

پتانسیومتر $80K\Omega$ تشکیل می‌شود.

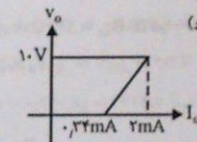
$$R_T = 70K\Omega, R_1 = 180K\Omega, R_1/R_T = 18/7, R_{SC} = 65\Omega: 25-11 \quad 9$$

$$R_{SC} = 2/16 \Omega, R_T = 452 K \Omega, R_T = 52 K \Omega, R_1 = 7 K \Omega, R = R' = 2/5 K \Omega \quad ۱۰$$

$$V_O = 10 V \text{ به ازای } I_{Omax} = 2 mA \text{ و } V_O = 0 \text{ به ازای } I_{Omax} = 0.224 mA \quad ۱۱$$

$$R_{SC} = 2/5 \Omega, R_T = 70.7 \Omega, R_1 = 243 \quad ۱۲$$

$$R_T = 360 \Omega, R_T = 1/62 K \Omega \quad ۱۳$$



$$C = 312.5 \mu F, L = 1/2 mH, D = 1/3 \quad ۱۴$$

$$\Delta i_{L1} = \frac{V_{IL1} - M V_O}{L_1 L_T - M^2} t_{on}, V_T = \frac{1}{\Delta f C} \frac{(M V_1 - L_1 V_O)}{L_1 L_T - M^2} t_{on}, V_O = V_1 \frac{M}{L_1} (2D - 1) \quad ۱۵$$

فصل دوازدهم: طبقات خروجی (قدرت) در تقویت‌کننده‌ها

$$\eta = 14\%, \eta = 17\% \quad ۱$$

$$P_C = 0 \text{ است ولی برای ورودی سینوسی } P_C = \frac{2}{\pi} V_{CC} I_{Omax} \quad ۲$$

$$R_E = 8 \Omega \quad ۳$$

$$V_{CC} = 8 V \quad ۴$$

$$\eta = 67.25\% \quad ۵$$

$$\text{الف) برای} \quad ۶$$

$$\eta = 47.8\%, V_{Omax} = 9.8 V, V_{Omin} = 2 V, R_L = 2 K \Omega \quad ۷$$

$$\text{برای } \eta = 77.6\%, V_{Omax} = 9.8 V, V_{Omin} = 8 V, R_L = 20 K \Omega \quad ۸$$

$$V_O = \pm 5 V \quad ۹$$

$$V_{BB} = 0.77 V \quad \text{الف) } V_{BB} = 0.64 V \quad \text{ب) } V_{BB} = 0.66 V \quad \text{ج) } V_{BB} = 0.66 V \quad ۱۰$$

$$i_{D1} = 0.1 mA, i_{C2} = 2 \mu A, i_{C1} = 5 \mu A, i_{C1} = 0.1 mA \quad \text{الف) } ۱۱$$

$$\eta = 66.8\%, P_{Lmax} = 184.9 mW, R_L = 0.2 K \Omega, \eta = 60.8\%, P_{Lmax} = 189.5 mW, R_L = 2 K \Omega \quad \text{ب) } ۱۲$$

$$R_{Lmin} = 36/5 \Omega \quad \text{ب) } R_{Lmax} = 4 K \Omega \quad \text{الف) } ۱۳$$

$$-11.2 V < v_o < 11.2 V \quad \text{الف) } ۱۴$$

$$I_{D0} = I_{D1} = 0.145 mA, I_{C1} = 0.46 mA, I_{C2} = 4.6 \mu A, I_{C1} = 0.46 mA, I_{C1} = 0.144 mA \quad ۱۵$$

$$I_{C1} = I_{C2} = 0.15 mA \quad ۱۶$$

$$P_{Lmax} = 50 mW \quad \text{ج) } P_{Lmax} = 50 mW \quad \text{الف) } ۱۷$$

$$R = 69 \Omega \quad \text{ب) } P_{Lmax} = 79.5/22 mW \quad ۱۸$$

$$P_d(Q_T) = 12.72 mW, P_d(Q_1) = P_d(Q_2) = 50 mW \quad \text{ج) } ۱۹$$

$$\theta_{SA} = 100^\circ C/W \quad ۲۰$$

$$I_{D1} = I_{D2} = 6/9 mA, I_{CQ1} = I_{CQ2} = 2/36 mA \quad \text{الف) } ۱$$

$$\eta = 31.4\% \quad \text{ج) } P_S = 725/4 mW \quad ۲$$

$$V_{Omax} = V_{Omin} = 10/2 V \quad \text{الف) } ۳$$

$$P_{max}(Q_2) = 2/5 W, P_{max}(Q_1) = 2/95 W \quad \text{د) } P_{Lmax} = 6/76 W, \eta = 67.2\% \quad \text{ج) } ۴$$

$$\theta_{SA1} = 52 R_L / 5 - 90, \theta_{SA1} = 52 R_L / 5 - 15 \quad \text{ب) } \eta = 90\%, P_S = 90 / R_L, P_L = 81 / R_L \quad \text{الف) } ۵$$

$$V_m = 10 V \quad \text{ب) } R = 100 \Omega \quad \text{الف) } ۶$$

$$P_{max}(Q_1) = P_{max}(Q_2) = 5/2 W, \eta_{max} = 49\%, P_{Lmax} = 5 W \quad \text{ج) } ۷$$

$$T_c = 123^\circ C, T_a = 53^\circ C \quad \text{د) } ۸$$

الف) D_1 و D_2 برای مقابله با اعوجاج cross over و مقاومت‌های 0.22Ω برای پایداری حرارتی و جلوگیری از پدیده گرین حرارتی به کار رفته‌اند.

ب) Q_1 و Q_2 به منظور تأمین نیم‌سیکل خروجی Q_2 و Q_1 به منظور افزایش I_D در طبقه دارلینگتون خروجی به کار رفته‌اند. Q_2 و Q_1 ترانزیستورهای ورودی هستند که در کلاس A کار می‌کنند و تغییرات خروجی و قطع و وصل ترانزیستورهای Q_1 تا Q_2 را کنترل می‌کنند. Q_2 منبع جریان هم هست که باعث افزایش A_V می‌شود.

$$V_{Omax} = 24.8 V \quad \text{د) } R = 127 \Omega \quad \text{ج) } ۹$$

فصل سیزدهم: منابع جریان و بارهای فعال

$$I_O = 0.1 mA \quad ۱$$

$$R_{out} = r_{O1} = 45 K \Omega, I_O = 2/22 mA \quad \text{الف) } ۲$$

$$V_O = 1 V \Rightarrow I_O = 2/23 mA, V_O = 3 V \Rightarrow I_O = 2/27 mA, V_O = 10 V \Rightarrow I_O = 2/23 mA \quad \text{ب) } ۳$$

$$R_S = \infty \Rightarrow V_A = 2 V, R_{out} = 25/86 K \Omega, R_S = 1/11 K \Omega \quad \text{ج) } ۴$$

$$R_{out} = 9/2 M \Omega, I_O = 1/1 mA \quad \text{د) } R_{out} = 820/85 K \Omega \quad ۵$$

۶. $R_{out} = 2222 G \Omega, I_O = 1/1 mA$ مقاومت خروجی این مدار بسیار بزرگ است که مزیت بزرگی می‌باشد ولی جریان آن در بیشترین حالت برابر با $I_{DSS} = 5 mA$ می‌شود.

$$R_{out} = 4/G \Omega \quad \text{الف) } ۷$$

$$R_{out} \approx \beta r_{O1} / 2, 10 \quad \frac{\Delta R_1}{\Delta T} = 2/3 \Omega / ^\circ C \quad \text{ا) } S = 0.2 \quad ۸$$

$$I_{C1} = 0.71 mA, I_{C1} = I_{C2} = I_{C3} = I_{C4} = I_{C5} = I_{C6} = I_{C7} = I_{C8} = 0.5 mA \quad \text{الف) } ۱۱$$

محاسبات پیچیده می‌شود. باید با داشتن I_{S1} و V_{CC} و ولتاژ کلکتور Q_2 را که همان ولتاژ بیس Q_5 است، به دست آورد. با توجه به ولتاژ بیس Q_5 جریان آن هم به دست می‌آید.

$$I_{C1} = 0.71 mA, I_{C1} = I_{C2} = I_{C3} = I_{C4} = I_{C5} = I_{C6} = I_{C7} = I_{C8} = 0.5 mA \quad \text{الف) } ۱۲$$

$$I_{C11} = 0.2 mA, I_{C11} = I_{C12} = 1 mA, I_{C1} = 0.2 mA \quad ۱۳$$

$$A_V = 1446 \quad \text{ج) } \text{حداکثر نوسان خروجی } 47.2 V \text{ است.} \quad ۱۴$$

$$R_O = 1 M \Omega, R_1 = 208, A_V = -462 \quad ۱۵$$

فصل چهاردهم: تحلیل مدارهای داخلی تقویت‌کننده عملیاتی

$$-5/1V < V_c < 5/1V, A_v = 616.37, A_{v_T} = -1923, A_{v_i} = -2327, R_{in} = 520K\Omega$$

$$I_{O,max} = 1mA \quad \Delta \quad -6/4V < V_O < 6/4V \quad \text{ج} \quad V_{ref} = 1/5V \Rightarrow R_E = 40K\Omega$$

$$I_{C_1} = I_{C_2} = 19\mu A, I_{C_3} = 14/4\mu A, I_{C_4} = I_{C_5} = 9/2\mu A, I_{C_6} = I_{C_7} = I_{C_8} = 9/5\mu A$$

$$I_{C_{10}} = I_{C_{15}} = 46\mu A, I_{C_{16}} = 165\mu A, I_{C_{17}} = 14\mu A, I_{C_{18}} = 180\mu A, I_{C_{19}} = 550\mu A, I_{C_{20}} = 20/6\mu A$$

$$A_v = 277128/8, A_{v_i} = -14207, A_{v_o} = -20272, R_{in} = 1024K\Omega$$

فصل پانزدهم: رفتار فرکانسی تقویت‌کننده ترانزیستوری

$$R_{in} = 182\Omega, v_o/i_s, f_L = 172Hz$$

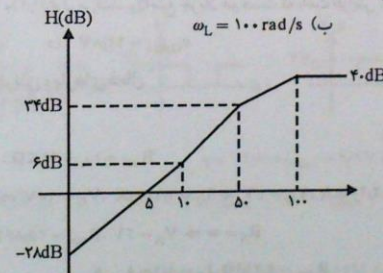
$$C_c = 66/3\mu F \quad \Delta \quad C_b = 0/6\mu F \quad \text{ج} \quad A_v = -2/42 \quad \text{ب} \quad V_O = 0, I_C = 2mA \quad \text{الف}$$

$$Z_i(s) = \frac{r_\pi}{sC_\pi r_\pi + 1}, f = 400MHz$$

$$V_{CE_T} = 2/5V, V_{CE_2} = 2/3V, I_{C_1} = I_{C_2} \approx 0/88mA \quad \text{الف}$$

$$f_L = 131Hz \text{ روش دقیق } f_L = 162Hz \text{ روش تقریبی} \quad \text{ج} \quad A_v = -70$$

$$\omega_L = 100rad/s \quad \text{ب} \quad \text{الف}$$



$$f_H = 62KHz \quad \text{ب} \quad A_v = -92/3 \quad \text{الف} \quad f_H = 32KHz \quad \text{ب} \quad A_v = -667$$

$$f_H = 614/8KHz \quad \text{ب} \quad A_v = -91/4$$

$$f_H = 31/4MHz \quad \Delta \quad A_v = -9/64 \quad \text{ج} \quad I_{C_1} = I_{C_2} \approx I_{C_3} = I_{C_4} \approx 1/15mA \quad \text{الف}$$

$$A_v = -13/2 \quad \text{الف} \quad \text{برای هر دو مدار}$$

$$f_H = 5/64MHz \quad \text{ب} \quad \text{مدار تک ترانزیستوری: } f_H = 2/64MHz, \text{ مدار دو ترانزیستوری: } f_H = 5/64MHz$$

$$138/2MHz \quad \Delta \quad P = \frac{-10^{11} (12/2G_L + 0/04 \pm \sqrt{(12/2G_L + 0/04)^2 - 0/936})}{23/4}, Z = 4 \times 10^{10}$$

$$P = -19/1rad/s, C_{M_1} = 22/5nF$$

$$\omega_T = |R_1| \sqrt{A_0 - 1}$$

مراجع

1. P. E. Gray and C. L. Searle, *Electronic Principles*, Wiley, 1969.
2. P. R. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, Wiley, 1993.
3. J. Milliman and C. Halkias, *Integrated Electronics, Analog and Digital Circuits and Systems*, McGraw-Hill, 1985.
4. A. S. Sedra and K. C. Smith, *Microelectronic Circuits*, HRW, 1987.
5. Horowitz and Hill, *Art of Electronics*, 2d Edition, Assison Wesley, 1989.
6. Jacob, *Applications and Design with Analog Integrated Circuits*, 2d Edition, Prentice-Hall, 1993.
7. U. Tietze, C. Schenk, *Advanced Electronic Circuits*, 4th Edition, Springer-Verlag Berlin, 1978.
8. *Voltage Regulator Handbook, Theory and Practice*, Motorola Semiconductor Products, 1976.
9. M. H. Rashid, *Power Electronics*, 2d Edition, Prentice-Hall, 1991.

واژه‌نامه فارسی به انگلیسی

Bootstrap	بوت استرپ	الف	
Gain	بهره	Detector	آشکارساز
Loop-Gain	بهره حلقه	Current Mirror	آینه جریان
Positive Peak	بیشترین مقدار مثبت	Virtual Short Circuit	اتصال کوتاه مجازی
Frequency Response	پاسخ فرکانسی	Miller Effect	اثر میلر
Stability	پایداری	Distortion	اعوجاج
Push-Pull	پوش-پول	Crossover Distortion	اعوجاج عبور از صفر
Bandwidth	پهنای باند - عرض باند	Noise	اغتشاش
Preamplifier	پیش تقویت‌کننده	Generative	افزاینده
ت ث		Miller Integrator	انتگرال‌گیر میلر

تابع انتقال، تابع شبکه، تابع تبدیل

Transfer Function		ب پ	
Fold Back	تا شده	Load	بار
Analys	تحلیل	Active Load	بار فعال
Choke	ترانسفورماتور سیگنال	Efficiency	بازده
Approximation	تقریب	Case	بدنه

Dual Tracking	دنباله‌روی دوگانه	تقویت‌کننده با بهره مثبت
Current Source	دهنده جریان	Noninverting Amplifier
Ripple	ریپل	Inverting Amplifier
Complementary Pair	زوج مکمل	Differential Amplifier
Sziklai	زیکلای	Operational Amplifier
		تنظیم خط
		Regulator
		تنظیم کننده

س - ع

Series	سری	تنظیم کننده ولتاژ دوگان
Duty Cycle	سیکل کاری	Dual Voltage Regulator
Large Signal	سیگنال بزرگ	تنظیم کننده ولتاژ کلیدی
Small Signal	سیگنال کوچک	Switching Voltage Regulator
Tuned Filter	صافی تطبیق شده	Zero Value time Constant
Zero	صفر	ثابت زمانی صفر
Temperature Coefficient (TC)	ضریب دما	
Output Stage	طبقه خروجی	
	عرض باند قدرت کامل	
Full-Power Bandwidth		
Unity Gain Bandwidth	عرض باند بهره واحد	

ف ق

Band Gap	فاصله باند	
High Frequency	فرکانس بالا	
Cut off Frequency	فرکانس قطع	
Feedback	فیدبک - بازخورد	
Positive Feedback	فیدبک مثبت	
Local Feedback	فیدبک محلی (موضعی)	
Pole	قطب	
Dominant-Pole	قطب غالب	
		دروازه منطقی
		Gate Logic

د - ز

ک

Cascode	کاسکود
Power Derating	کاهش توان
Current Sink	کشنده جریان
Negative Peak	کمترین مقدار منفی
Heatsink	گرم‌ماخور

م

Convertor	مبدل
Current Limiter	محدود کننده جریان
Virtual Open Circuit	مدار باز مجازی
Integrated Circuit	مدار مجتمع - تراشه
Reference	مرجع
Match	مشابه - یکسان
Mixing	مقایسه کردن
Comparator	مقایسه کننده
Current Source	منبع جریان
Shunt	موازی
Sawtooth Waveform	موج دندانه اره‌ای
Bode Diagram	نمودار بُود
Sampling	نمونه برداری
Swing	نوسان متقارن

و - ی

Differential Mode	وجه تفاضل
Common Mode	وجه مشترک
	ولتاژ انحراف از میزان ورودی
Input Offset Voltage	
Transconductance	هدایت انتقالی
Unilateral	یک طبقه

Differential Mode	وجه تفاضل	Inverting Amplifier	تقویت‌کننده با بهره منفی
Diffusion Capacitor	خازن انتشاری	L	
Distortion	اعوجاج	Large Signal	سیگنال بزرگ
Dominant-Pole	قطب غالب	Line Regulation	تنظیم خط
Dual Tracking	دنباله‌روی دوگانه	Load	بار
Dual Voltage Regulator	تنظیم‌کننده ولتاژ دوگان	Local Feedback	فیدبک محلی (موضعی)
Duty Cycle	سیکل کاری	Loop-Gain	بهره حلقه

E F

Efficiency	بازده
Feedback	فیدبک - بازخورد
Fold Back	تا شده
Frequency Response	پاسخ فرکانسی
Full-Power Bandwidth	عرض باند قدرت کامل

G

Gain	بهره
Gate Logic	دروازه منطقی
Generative	افزاینده

H I

Heatsink	گرماخور
High Frequency	فرکانس بالا
Input Bias Current	جریان بایاس ورودی
Input Offset Current	جریان انحراف از میزان ورودی
Input Offset Voltage	ولتاژ انحراف از میزان ورودی
Integrated Circuit	مدار مجتمع - تراشه

M N

Match	مشابه - یکسان
Miller Effect	اثر میلر
Miller Integrator	انتگرالگیر میلر
Mixing	مقایسه کردن
Negative Peak	کمترین مقدار منفی
Noise	اغتشاش
Noninverting Amplifier	تقویت‌کننده با بهره مثبت

O P

Open Loop	حلقه باز
Operational Amplifier	تقویت‌کننده عملیاتی
Output Stage	طبقه خروجی
Parasitic Capacitor	خازن ناخواسته
Pole	قطب
Positive Feedback	فیدبک مثبت
Positive Peak	بیشترین مقدار مثبت
Power Derating	کاهش توان
Preamplifier	پیش‌تقویت‌کننده
Push-Pull	پوش‌پول

واژه‌نامه انگلیسی به فارسی

A

Active Load	بار فعال	Common Mode	وجه مشترک
Analys	تحلیل	Comparator	مقایسه‌کننده
Approximation	تقریب	Compensator	جبران‌ساز
		Complementary Pair	زوج مکمل
		Convertor	مبدل

B

Band Gap	فاصله باند	Coupling Capacitor	خازن کوپلاژ
Bandwidth	پهنای باند - عرض باند	Crossover Distortion	اعوجاج عبور از صفر
Bode Diagram	نمودار بود	Current Limiter	محدود کننده جریان
Bootstrap	بوت استرپ	Current Mirror	آینه جریان
Bypass Capacitor	خازن کنارگذر	Current Sink	کشنده جریان
		Current Source	دهنده جریان - منبع جریان
		Cut off Frequency	فرکانس قطع

C

Cascode	کاسکود	Depletion Capacitor	خازن تهی
Case	بدنه	Desensitivity	حساسیت‌زدایی
Choke	ترانسفورماتور سیگنال	Detector	آشکارساز
Closed Loop	حلقه بسته	Differential Amplifier	تقویت‌کننده تفاضلی

R S

Zero

صفر

Zero Valuetime Constant ثابت زمانی صفر

Reference	مرجع
Regulator	تنظیم کننده
Ripple	ریپل
Sampling	نمونه برداری
Sawtooth Waveform	موج دندان اره ای
Series	سری
Shunt	موازی
Small Signal	سیگنال کوچک
Stability	پایداری
Superposition	جمع آثار - برهم نهی
Swing	نوسان متقارن
Switching Voltage Regulator	تنظیم کننده ولتاژ کلیدی
Sziklai	زیکلای

T U

Temperature Coefficient (TC)	ضریب دما
Transconductance	هدایت انتقالی
Transfer Function	تابع انتقال، تابع شبکه، تابع تبدیل
Tuned Filter	صافی تطبیق شده
Unilateral	یک طبقه
Unity Gain Bandwidth	عرض باند بهره واحد

V Z

Virtual Open Circuit	مدار باز مجازی
Virtual Short Circuit	اتصال کوتاه مجازی

نمایه

الف

اصوجاج عبور از صفر، ۱۹۲، ۱۹۶، ۲۰۰، ۲۰۹، ۲۱۳، ۲۱۹، ۲۲۰	آشکارساز عبور از سطح صفر، ۱۸، ۱۹
اغتشاش، ۱۳، ۲۰، ۹۶، ۱۳۱، ۱۳۸	آینه جریان، ۲۲۹، ۲۳۳، ۲۳۵، ۲۴۰، ۲۴۵
انتگرالگیر	۲۴۸، ۲۵۷، ۲۵۸، ۲۵۹، ۲۶۲، ۲۶۳، ۲۶۴
- مثبت، ۱۶، ۱۷	۲۶۶، ۲۷۴
- میلر، ۱۱، ۱۶، ۱۷	ابرز - مول، ۵۴
ب	اتصال کوتاه مجازی، ۴، ۷، ۲۳، ۲۸، ۳۲
بارگذاری، ۹۳، ۹۹، ۱۰۲، ۱۰۷، ۱۱۵، ۱۱۶	اشباع
۱۱۷، ۱۱۹، ۱۲۱، ۱۲۴، ۱۲۵، ۱۲۷	- مثبت، ۱۴، ۱۸
بازده، ۱۴۶، ۱۴۷، ۱۶۸، ۱۶۹، ۱۷۲، ۱۷۴	- منفی، ۱۴، ۱۸
۱۷۵، ۱۸۲، ۱۸۵، ۱۸۷، ۱۸۸، ۱۸۹، ۱۹۰، ۱۹۳، ۱۹۴	اصوجاج، ۳۳، ۵۲، ۵۴، ۵۶، ۵۷، ۹۵، ۹۶
باقر، ۷، ۹، ۳۸، ۱۳۵، ۲۵۶، ۲۵۸، ۲۶۰، ۲۶۳	۱۳۱، ۱۸۲، ۱۸۳، ۱۸۸، ۱۹۲، ۱۹۵، ۱۹۶
	۱۹۹، ۲۰۹، ۲۲۵

بوت استرپ، ۲۰۶، ۲۰۷

بهره

- حلقه، ۳۱، ۹۳، ۱۱۷، ۱۳۱

- ولتاژ مدار باز، ۲۶، ۲۹

- ولتاژ وجه تفاضل، ۵۲، ۷۴، ۸۰، ۸۲

- ولتاژ وجه مشترک، ۵۲، ۷۴، ۸۲

ت

تطبیق امپدانس، ۱۸۱، ۱۸۴، ۱۸۶، ۱۸۷

تقویت کننده

- عملیاتی، ۱، ۲، ۳، ۴، ۵، ۶، ۷، ۸

- ۹، ۱۱، ۱۳، ۱۴، ۱۶، ۱۹، ۲۱، ۲۲

- ۱۵۰، ۱۵۲، ۱۵۵، ۱۵۸، ۱۵۹، ۱۶۰

- ۲۵۰، ۲۵۵، ۲۵۶، ۲۵۷، ۲۵۹، ۲۶۰

- ۲۶۱، ۲۶۳، ۲۷۳، ۲۷۴، ۳۱۴

- فیدبک ولتاژ - سری، ۱۰۰، ۱۰۱

- ۱۱۷، ۱۱۸

- کوپلاژ امپتری، ۵۲

تنظیم

- بار، ۱۴۲، ۱۴۴، ۱۷۴، ۱۷۵

- خط، ۱۴۲، ۱۴۵، ۱۷۳، ۱۷۶

تنظیم کننده

- ساده، ۱۴۳، ۱۴۴، ۱۴۶

- سری، ۱۴۳، ۱۷۴

- کلیدی، ۱۶۹

- کلیدی ثانویه، ۱۶۹

- موازی، ۱۴۳، ۱۷۴

- ولتاژ پیشرفته، ۱۴۸، ۱۴۹، ۱۵۲

- ۱۵۳، ۱۵۵، ۱۶۲، ۱۷۴

- ولتاژ سه سر، ۱۵۴

- ولتاژ کلیدی اولیه، ۱۶۹، ۱۷۲، ۱۷۳

- ولتاژ دوگان، ۱۶۴

ج

جریان

- انحراف از میزان ورودی، ۲۷، ۴۱، ۲۵۹

- بایاس ورودی، ۲۷، ۴۰، ۷۶، ۲۵۹

- جریان دهی، ۱۷۸، ۲۰۹

- جمع آثار (برهم نهی)، ۸، ۵۲

- جمع کننده، ۷، ۱۹، ۲۱، ۳۸

ح

حساسیت بهره، ۹۴

- حلقه باز، ۲۹، ۳۰، ۳۶، ۳۸، ۹۲، ۹۳، ۱۳۲

خ

خازن

- کنارگذر، ۵۰، ۲۰۴، ۲۸۰، ۲۸۱، ۲۸۲

- کوپلاژ، ۴۹، ۸۲، ۲۷۸، ۲۷۹، ۲۸۰

- ۲۸۲، ۳۰۸

خط بار

- DC ، ۶۳، ۶۵، ۶۷، ۲۴۲- ac ، ۶۵، ۶۷، ۶۸

د

دارلینگتون، ۱۴۷، ۱۵۰، ۱۵۳، ۱۵۶، ۲۰۱

- ۲۰۲، ۲۲۰، ۲۵۸

- دمای پیوند، ۲۱۵، ۲۱۶، ۲۱۷، ۲۲۰

- دنباله روی دوگانه، ۱۵۳

- دهنده جریان، ۲۳۵

ر

ریپل، ۱۳۸، ۱۴۱، ۱۷۳، ۱۷۵، ۱۸۰

- زاویه هدایت، ۱۸۳، ۲۱۹

- $3dB$ ، ۳۰، ۳۴

فیدبک

- افزایشده، ۹۴

- جریان - سری، ۱۰۶، ۱۰۸، ۱۲۵

- ۱۲۶، ۱۲۸، ۱۳۰

- جریان - موازی، ۱۰۴، ۱۰۵، ۱۰۶

- ۱۰۸، ۱۲۲

- مثبت، ۹۳، ۹۴، ۱۵۸

- محلی، ۱۲۸، ۱۲۹

- منفی، ۵۰، ۹۲، ۹۳، ۹۴، ۹۵، ۹۶

- ۹۸، ۹۹، ۱۰۱، ۱۰۳، ۱۰۶، ۱۳۳

- ۱۴۸، ۱۵۰، ۱۵۸، ۱۵۹

- ولتاژ - سری، ۱۰۰، ۱۰۱، ۱۰۲

- ۱۱۷، ۱۱۸

- ولتاژ - موازی، ۱۰۲، ۱۰۳، ۱۱۳

ک

- کاسکود، ۲۳۷، ۲۳۸، ۲۳۹، ۲۴۸، ۲۵۲

- ۲۷۷، ۳۰۳، ۳۰۴، ۳۰۹، ۳۱۳

- کامپیوتر آنالوگ، ۱، ۱۹، ۲۰، ۲۱، ۲۲، ۲۳

- ۳۸، ۴۲

- کشنده جریان، ۲۳۵، ۲۳۶

کلاس

- A ، ۱۸۲، ۱۸۳، ۱۸۴، ۱۸۸، ۱۹۶

- ۲۱۹، ۲۲۰

- B ، ۱۸۲، ۱۸۳، ۱۹۱، ۱۹۲، ۱۹۶

- ۱۹۷، ۲۲۲، ۲۵۸، ۲۶۳، ۲۶۵، ۲۷۵

- AB ، ۱۸۲، ۱۸۳، ۱۹۶، ۱۹۸، ۱۹۹- C ، ۱۸۲، ۱۸۳، ۲۱۹

- گرم‌ماخور، ۲۱۵، ۲۱۶، ۲۱۷، ۲۱۸، ۲۲۰

- ۲۲۵، ۲۲۷

زمین مجازی، ۱۵۳

زوج

- ترکیبی، ۲۰۳، ۲۰۵

- مکمل، ۱۹۶، ۱۹۷، ۲۱۲، ۲۲۰، ۲۷۵

- زیگلای، ۲۰۱، ۲۰۲، ۲۲۰

س

سیکل کاری، ۱۷۳، ۱۸۰

سیگنال

- خطا، ۳۲، ۱۳۳

- وجه تفاضل، ۳۱، ۵۱، ۵۲، ۵۴، ۵۵

- ۶۵، ۶۷

- وجه مشترک، ۳۱، ۳۲، ۵۱، ۵۲، ۶۹

- ۸۸، ۲۵۶

ش

شبیه سازی، ۱۹، ۲۰، ۳۸، ۲۱۶، ۲۶۰، ۲۷۶

ضریب

- دما، ۱۴۲، ۱۴۷، ۱۵۶، ۱۶۰، ۲۱۲

- فیدبک، ۹۲، ۹۳، ۹۹

ع

عرض باند

- بهره واحد، ۲۶، ۳۰، ۳۸، ۲۸۵، ۳۰۸

- تقویت کننده، ۳۱، ۳۴، ۲۷۸، ۳۰۸

- قدرت کامل، ۲۶، ۳۳

غیر معکوس کننده، ۲

ف

فازور، ۱۱، ۱۲

فرکانس قطع

- بالایی، ۲۷۸، ۲۸۸، ۳۰۹، ۳۱۱

- پایین، ۲۷۸، ۲۷۹، ۲۸۰، ۲۸۱، ۳۱۱

م	مبدل امیدانس، ۳۸، ۲۴، ۱۳
و	متوازن کننده، ۷۳
ولتاژ	محدود کننده جریان تا شده، ۱۶۲، ۱۶۱
- ازل، ۲۳۳، ۲۳۴، ۲۴۰	مدار باز مجازی، ۴
- انحراف از میزان خروجی، ۲۶، ۳۹، ۴۱	مدار پوش پول، ۱۹۳، ۱۹۲، ۱۹۱، ۱۳۳
- انحراف از میزان ورودی، ۲، ۳، ۲۶	۲۵۸، ۲۰۴، ۱۹۹، ۱۹۶، ۱۹۵، ۱۹۴
۴۰، ۳۸، ۳۷، ۲۷	مدار کنترل، ۱۷۴، ۱۷۲، ۱۷۱، ۱۶۹، ۱۵۶
- بی باری، ۱۴۲	۱۸۰
- حداکثر بار، ۱۴۲	مدار
- مرجع، ۱۴۹، ۱۵۰، ۱۵۵، ۱۵۶، ۱۵۷	- A، ۱۰۷، ۱۰۸، ۱۰۹، ۱۱۰، ۱۱۳
۱۵۸، ۱۵۹، ۱۶۰، ۱۶۹، ۱۷۴، ۱۷۸	۱۱۷، ۱۱۸، ۱۲۲، ۱۲۵، ۱۲۶، ۱۳۲
ولتاژ فالوئر، ۷، ۳۴، ۳۵	- مشتگیر، ۱۲، ۱۳
ویدلر، ۲۳۶، ۲۴۸	- β ، ۱۰۸، ۱۰۹، ۱۱۴، ۱۱۶، ۱۱۸
ویلسون، ۲۳۸، ۲۴۸	معکوس کننده، ۲، ۲۱
ه	مقاومت منفی، ۱۳، ۱۴، ۱۵، ۴۰
هارمونیک، ۵۵، ۵۶، ۵۷	مقایسه کننده، ۱۸، ۱۹، ۱۵۵، ۱۷۴
CMRR، ۲۶، ۳۱، ۳۲، ۳۸، ۵۲، ۶۲، ۶۶	مقایسه
۶۹، ۷۰، ۷۴، ۸۰، ۸۲، ۸۳، ۸۵، ۸۷، ۸۸	- سری، ۹۹، ۱۰۵، ۱۰۶، ۱۰۷، ۱۰۹
۲۵۶، ۲۴۵، ۹۰	۱۱۰، ۱۱۲، ۱۱۸، ۱۲۶، ۱۳۱، ۱۳۲
SR، ۲۹، ۳۳، ۳۴، ۳۷، ۳۸، ۲۰۹، ۲۶۱	- موازی، ۹۹، ۱۰۴، ۱۰۵، ۱۰۹، ۱۱۱
۲۶۲	۱۱۲، ۱۳۲
	منحنی کاهش توان، ۲۱۸، ۲۲۶
	ن
	ناحیه اشباع، ۷۶، ۷۸، ۹۶، ۲۴۳
	ناحیه مرده، ۱۹۲
	نمودار بُود، ۲۸۵، ۳۱۱
	نمونه برداری